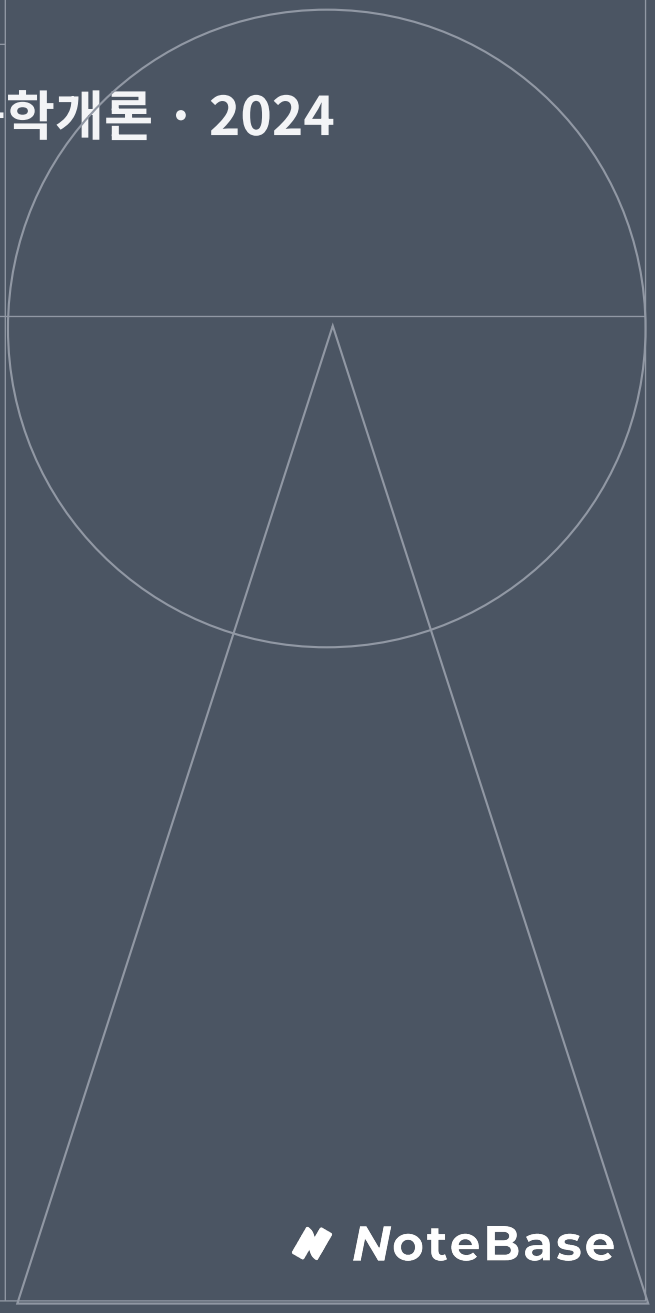
기출OX 해설집

공무원/지방직/9급 · 전자공학개론 · 2024



NoteBase

기출OX 해설집

공무원/지방직/9급 · 전자공학개론 · 2024

공무원/지방직/9급 · 전자공학개론 · 2024

문 1. 15 [Ω]의 내부 등가 저항을 갖는 전기기기에 $v(t) = 120\sqrt{2}\sin(\omega t)$ [V]의 교류 전압을 인가할 때, 전기기기에 흐르는 전류의 실횻값[A]과 순시 전류[A]는?

① 실효값: 8, 순시 전류: 8sin(ωt)

② 실효값: 8, 순시 전류: 8√2sin(ωt)

③ 실효값: 8√2, 순시 전류: 8sin(ωt)

④ 실효값: 8√2, 순시 전류: 8√2sin(ωt)

정답 2번

간단한 해설

저항에 흐르는 전류는 전압을 저항으로 나누므로 순시 전류는 $i(t) = 8\sqrt{2}\sin(\omega t)$ A이다. 사인파 전류의 **실효값은 최댓값을 $\sqrt{2}$로 나눈 값**이므로 8 A이다.

계산 과정

순시 전류: 등가 저항은 R = 15 Ω이다. 저항에 걸린 전압과 흐르는 전류에는 옴의 법칙 $i(t) = \frac{v(t)}{R}$이 적용되며, 전류는 전압과 **위상이 같다**. 주어진 전압을 15 Ω으로 나누면 $i(t) = 8\sqrt{2}\sin(\omega t)$ A이다. 여기서 사인 함수 앞의 계수인 $8\sqrt{2}$ A가 전류의 최댓값이다.

실효값: 교류 전류의 실효값은 같은 저항에서 동일한 평균 전력을 발생시키는 직류 전류의 크기이다. 사인파에서는 **실효값이 최댓값의 $\frac{1}{\sqrt{2}}$배**이므로, 전류의 실효값은 $I = \frac{8\sqrt{2}}{\sqrt{2}} = 8$ A이다.

실효값 8 A와 순시 전류 $8\sqrt{2}\sin(\omega t)$ A의 조합은 ②에 해당한다.

NoteBase

문 2. 최대 260개를 계수할 수 있는 카운터를 설계할 때, 필요한 플립플롭(flip-flop)의 최소 개수는?

① 6

② 7

③ 8

④ 9

정답 4번

간단한 해설

플립플롭 n개로 구별할 수 있는 상태 수는 2^n개이다. 8개로는 256개 상태만 표현하여 260개를 계수하기에 부족하므로, **최소 9개**가 필요하다.

계산 과정

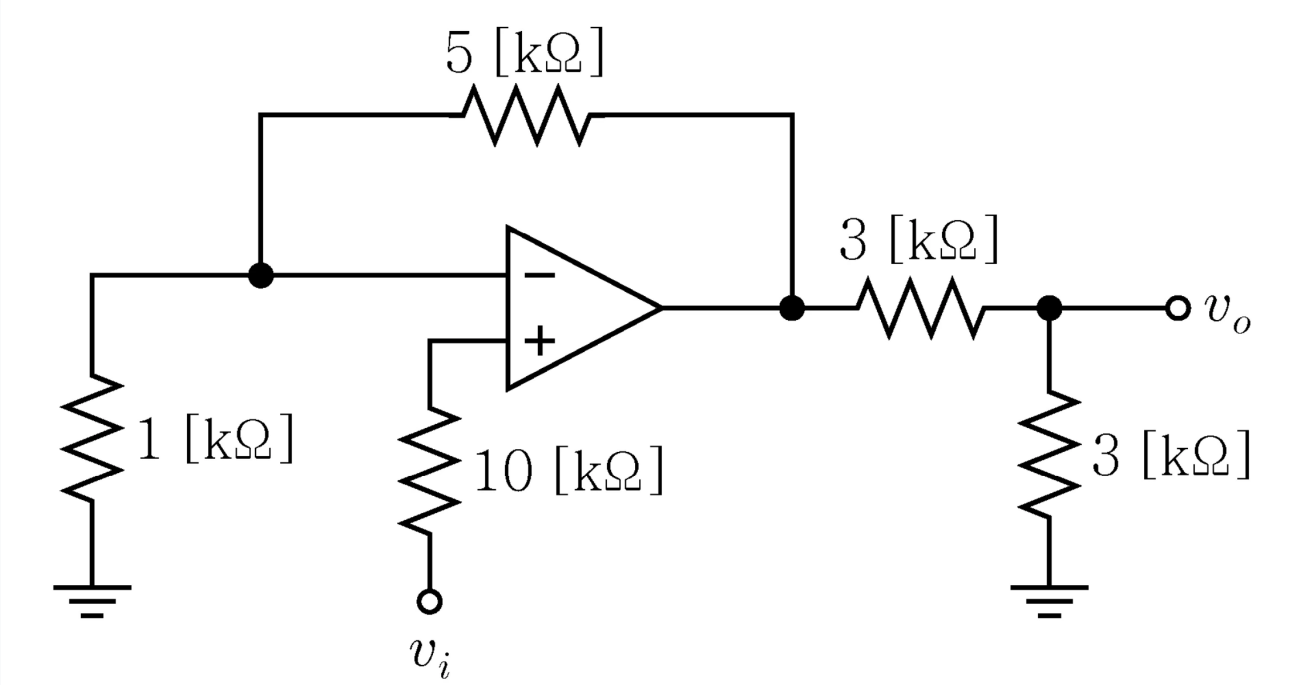
플립플롭 하나는 0 또는 1의 두 상태를 저장한다. 따라서 플립플롭 n개를 조합하면 2^n개의 서로 다른 상태를 표현할 수 있다. 260개를 계수하려면 **260개 이상의 상태**가 필요하므로 $2^n \geq 260$을 만족하는 최소 정수 n을 구한다.

8개일 때는 $2^8 = 256$개 상태이므로 부족하다. 9개일 때는 $2^9 = 512$개 상태이므로 260개를 구별할 수 있다. 즉, $2^8 < 260 \leq 2^9$이므로 필요한 최소 개수는 9개이다.

따라서 플립플롭의 최소 개수는 9개이며, ④의 값과 일치한다.

NoteBase

문 3. 다음 연산증폭기에서 전압이득 $\frac{V_o}{V_i}$는? (단, 연산증폭기는 이상적이다)



① 2

② 3

③ 4

④ 5

정답 2번

간단한 해설

연산증폭기 자체의 비반전 이득은 6이고, 최종 출력은 두 3 kΩ 저항에 의해 **절반으로 분압**된다. 따라서 전체 전압이득은 3이다.

NoteBase

계산 과정

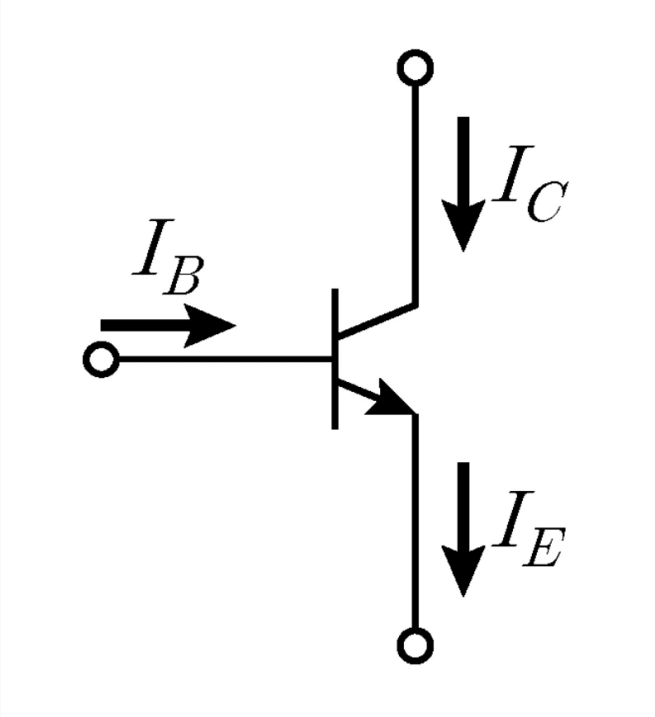
입력 조건: 이상적 연산증폭기는 **입력 단자로 전류가 흐르지 않으므로** 10 kΩ 저항의 전압강하는 0이다. 따라서 비반전 입력 전압은 $v_+ = v_i$이다. 음귀환이 걸린 선형 동작에서는 두 입력 전압이 같아 $v_- = v_+ = v_i$가 된다.

연산증폭기 출력: 3 kΩ 직렬 저항 앞의 출력 전압을 v_a라 하자. 5 kΩ 귀환 저항은 최종 출력점이 아니라 **직렬 저항 앞의 출력점**에 연결되어 있다. 반전 입력으로 전류가 흐르지 않으므로 5 kΩ과 1 kΩ은 이 출력 전압을 분압한다. 따라서 $v_- = \frac{1}{5+1} v_a = \frac{v_a}{6}$이고, $v_- = v_i$를 대입하면 $v_a = 6v_i$이다.

최종 출력과 전압이득: v_a에서 접지까지 연결된 두 3 kΩ 저항 중 아래쪽 저항에 걸리는 전압이 v_o이다. 두 저항의 값이 같으므로 $v_o = \frac{3}{3+3} v_a = \frac{v_a}{2}$이다. 여기에 $v_a = 6v_i$를 대입하면 $v_o = 3v_i$, 즉 $\frac{v_o}{v_i} = 3$이다. 전압이득은 전압끼리의 비이므로 단위가 없으며, 이 값은 ②의 3에 해당한다.

NoteBase

문 4. BJT 전류를 표기한 회로가 다음과 같을 때, 직류모드에서 이미터 전류 I_E와 컬렉터 전류 I_C의 관계식으로 옳은 것은? (단, $\alpha = \frac{\beta}{\beta+1}$, $\beta = \frac{I_C}{I_B}$이다)



① $I_E = \alpha I_C$

② $I_E = \frac{1}{\alpha} I_C$

③ $I_E = (\alpha + 1) I_C$

④ $I_E = \frac{1}{\alpha+1} I_C$

정답 2번

간단한 해설

α는 **이미터 전류에 대한 컬렉터 전류의 비**이므로 $I_C = \alpha I_E$이다. 이를 이미터 전류에 대해 정리하면 $I_E = \frac{1}{\alpha} I_C$가 된다.

공통 해설

그림에서 베이스 전류 I_B와 컬렉터 전류 I_C는 BJT로 들어가고, 이미터 전류 I_E는 밖으로 나간다. 따라서 키르히호프의 전류 법칙에 따라 **들어오는 두 전류의 합이 나가는 이미터 전류**와 같아 $I_E = I_C + I_B$이다.

주어진 $\beta = \frac{I_C}{I_B}$에서 $I_B = \frac{I_C}{\beta}$이므로, 전류 관계는 $I_E = I_C + \frac{I_C}{\beta} = \frac{\beta+1}{\beta} I_C$로 표현된다. 여기서 $\alpha = \frac{\beta}{\beta+1}$이므로 $\frac{\beta+1}{\beta} = \frac{1}{\alpha}$이다. 따라서 직류모드에서 두 전류의 관계는 $I_E = \frac{1}{\alpha} I_C$이다. 이는 $\alpha = \frac{I_C}{I_E}$, 즉 이미터 전류 중 컬렉터로 흐르는 전류의 비율을 뜻한다.

NoteBase

문 5. 다음 카르노 맵(Karnaugh map)과 일치하는 논리식은?

BC \ A	0	1
00	0	1
01	0	0
11	1	0
10	1	1

① $A\overline{B} + A\overline{C}$
② $A\overline{B} + B\overline{C}$
③ $\overline{A}B + B\overline{C}$
④ $\overline{A}B + A\overline{C}$

정답 4번

간단한 해설

A=0인 열은 B와 출력이 같고, A=1인 열은 C를 반전한 값이 출력된다. 이 두 조건을 **논리합으로 연결**하면 $\overline{A}B + A\overline{C}$가 된다.

공통 해설

카르노 맵의 각 칸은 해당 입력 조합에서의 출력을 나타낸다. 열은 A=0, 1이고, 행은 BC=00, 01, 11, 10 순서이다. 일치하는 논리식은 **모든 칸에서 맵과 같은 출력**을 내야 한다.

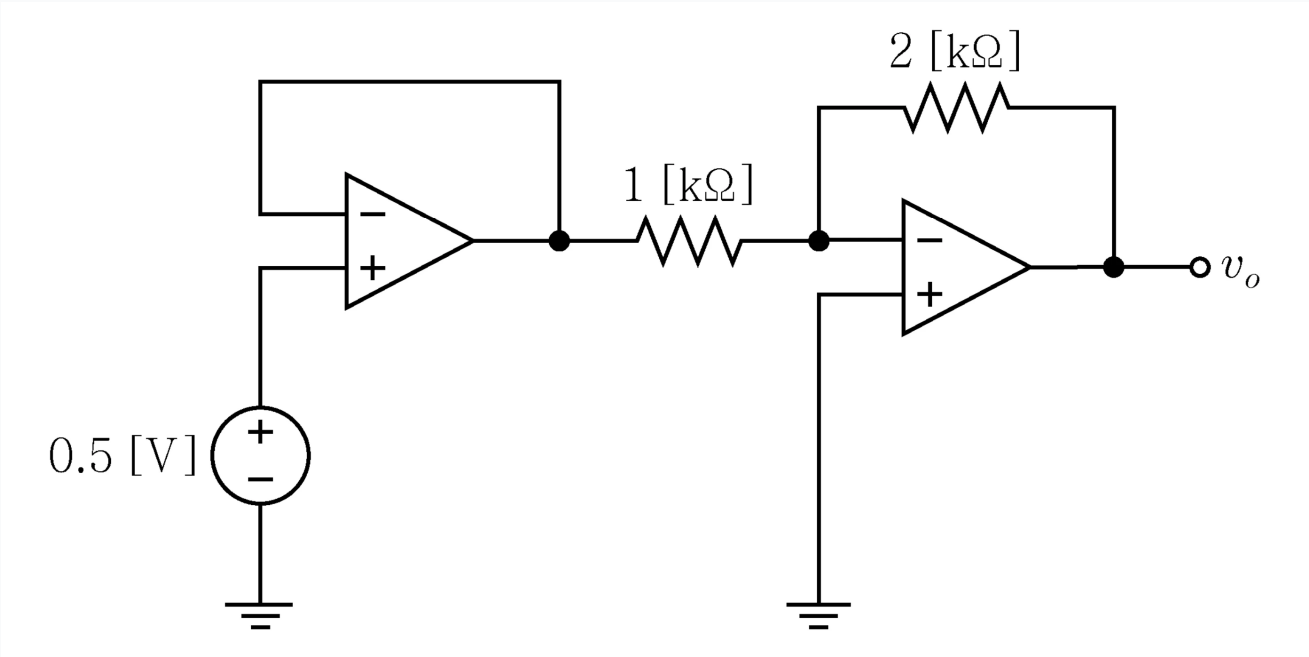
A=0인 열에서는 B=0인 두 행의 출력이 0이고, B=1인 두 행의 출력이 1이다. 즉 C의 값과 관계없이 출력은 B와 같다. 이 조건에서만 작동하는 항은 $\overline{A}B$이다. A=0이면 $\overline{A} = 1$이므로 B가 출력되고, A=1이면 이 항은 0이 된다.

A=1인 열에서는 C=0인 행 BC=00, 10의 출력이 1이고, C=1인 행 BC=01, 11의 출력이 0이다. 즉 B의 값과 관계없이 출력은 $\overline{C}$와 같다. 이 조건에서만 작동하는 항은 $A\overline{C}$이다.

두 항을 논리합으로 연결한 $F = \overline{A}B + A\overline{C}$는 A=0일 때 B를, A=1일 때 $\overline{C}$를 출력하므로 맵 전체와 일치한다. 여기서 변수의 곱은 논리곱(AND), +는 논리합(OR), 윗줄은 반전(NOT)을 뜻한다.

NoteBase

문 6. 다음 연산증폭기 회로에서 출력전압 V_o [V]는? (단, 연산증폭기는 이상적이다)



① −1.5

② −1.0

③ 1.0

④ 1.5

정답 2번

간단한 해설

첫 번째 회로는 전압 팔로어이므로 0.5 V를 그대로 출력한다. 두 번째 회로는 **전압이득이 −2인 반전 증폭기**이므로 최종 출력전압은 −1.0 V이다.

NoteBase

계산 과정

이상적인 연산증폭기가 음의 되먹임으로 선형 동작하면 **두 입력 단자의 전압은 같고 입력 전류는 0**이다. 그림의 두 회로는 모두 출력이 반전 입력 단자로 되돌아가므로 이 조건을 적용한다.

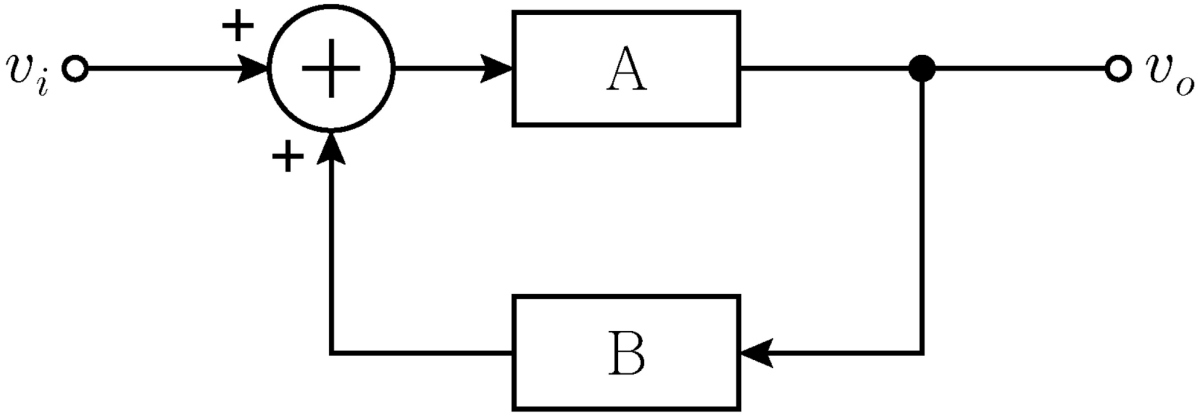
첫 번째 회로: 출력이 반전 입력 단자에 직접 연결된 전압 팔로어이다. 비반전 입력 단자가 0.5 V이므로 반전 입력과 출력도 0.5 V이다. 이 출력전압을 v_1이라 하면 $v_1 = 0.5\ \text{V}$이며, 이것이 두 번째 회로의 입력이 된다.

두 번째 회로: 비반전 입력 단자가 접지되어 있으므로 반전 입력 단자도 0 V인 **가상 접지**가 된다. 따라서 1 kΩ 저항에 흐르는 전류는 $I = \frac{0.5\ \text{V}}{1\ \text{k}\Omega} = 0.5\ \text{mA}$이다. 연산증폭기의 입력 전류가 0이므로 이 전류는 모두 2 kΩ 되먹임 저항을 통해 출력 쪽으로 흐른다. 따라서 $0 - v_o = 0.5\ \text{mA} \cdot 2\ \text{k}\Omega = 1.0\ \text{V}$이고, 출력전압은 $v_o = -1.0\ \text{V}$이다.

계산한 출력전압 −1.0 V는 ②의 값과 일치한다.

NoteBase

문 7. 다음 궤환회로에서 발진조건은? (단, V_i는 입력, V_o는 출력, A, B는 각 부분의 전달함수이다)



① $AB = 1\angle -180^\circ$

② $AB = 1\angle 0^\circ$

③ $AB = 0\angle -180^\circ$

④ $AB = 0\angle 0^\circ$

정답 2번

간단한 해설

그림은 궤환 신호가 입력에 더해지는 정궤환 회로이다. 발진이 지속되려면 신호가 회로를 한 바퀴 돌아왔을 때 **크기와 위상이 원래대로 유지**되어야 하므로, 루프 이득은 $AB = 1\angle 0^\circ$이어야 한다.

공통 해설

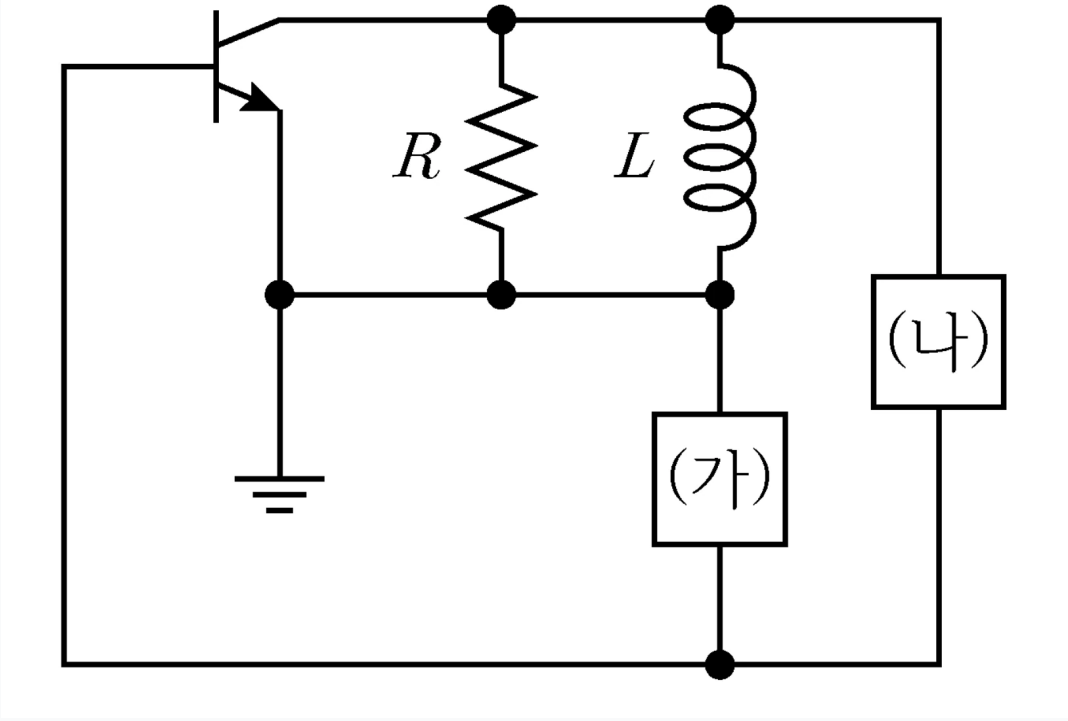
그림에서 B를 거쳐 돌아온 신호는 합산점의 '+' 단자로 들어간다. 따라서 외부 입력이 없어도 출력의 일부가 B와 A를 거쳐 다시 출력을 만드는 정궤환 구조이며, 이때 한 바퀴의 전달함수인 AB를 루프 이득이라고 한다.

지속 발진의 바르크하우젠 조건은 발진 주파수에서 **루프 이득의 크기가 1이고 위상 변화가 0° 또는 360°의 정수배**인 것이다. 크기가 1이면 한 바퀴 순환한 신호의 진폭이 유지되고, 위상이 같으면 돌아온 신호가 기존 진동을 같은 방향으로 보강한다. 이를 복소수로 나타내면 $AB = 1\angle 0^\circ$이다.

루프 이득의 크기가 0이면 신호가 돌아오지 않아 진동을 유지할 수 없다. 크기가 1이어도 위상이 −180°이면 돌아온 신호의 부호가 반대가 되어 기존 신호를 보강하지 못한다. 따라서 제시된 회로에서는 크기 1과 위상 0°를 함께 만족해야 한다.

NoteBase

문 8. 다음 하틀리(Hartley) 발진기를 구성하기 위한 회로에서 (가)와 (나)에 알맞은 소자는? (단, R, L, C는 각각 저항, 인덕터, 커패시터이다)



① (가): L, (나): L

② (가): C, (나): C

③ (가): L, (나): C

④ (가): C, (나): L

정답 3번

간단한 해설

하틀리 발진기는 **두 인덕터로 전압을 나누어 되먹임**하는 LC 발진기이다. 그림의 L과 (가)가 두 인덕터를 이루고, (나)의 커패시터가 이들과 공진 회로를 구성한다.

NoteBase

빈칸별 해설

하틀리 발진기의 공진 회로는 직렬로 연결한 두 인덕터와, 그 전체 양단에 병렬로 연결한 커패시터로 구성된다. 두 인덕터의 연결점을 이용하여 출력 신호의 일부를 입력으로 되먹임한다.

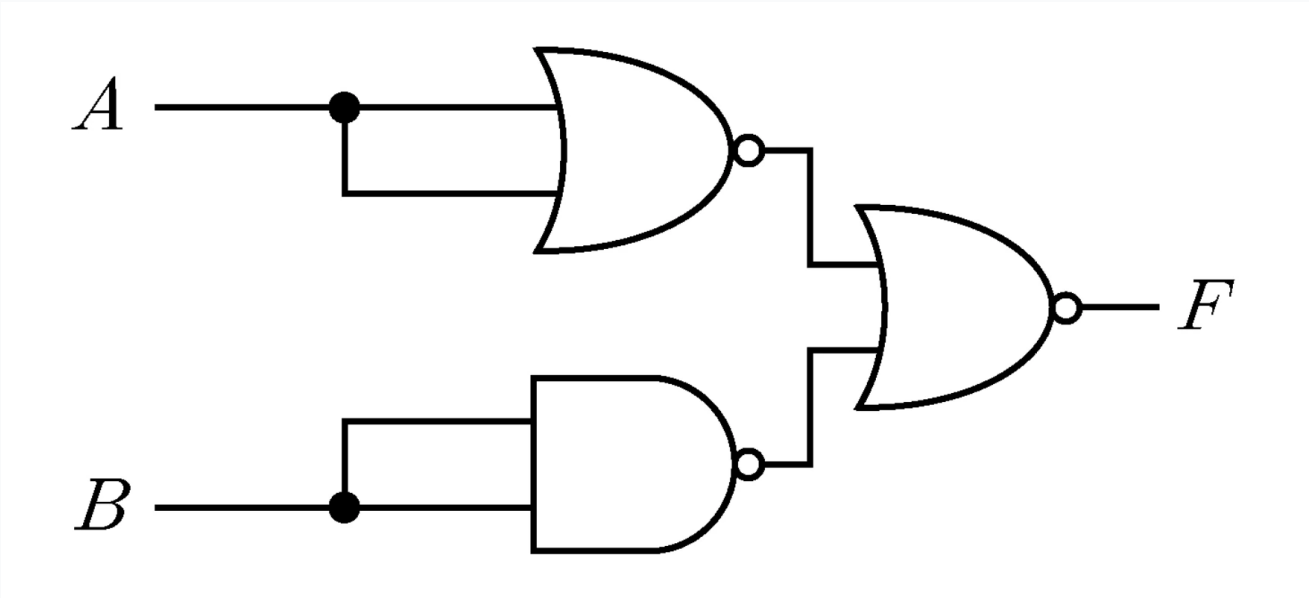
(가): 인덕터 L. 그림에서 (가)는 이미 표시된 인덕터 L의 아래쪽에 이어지고, 두 소자의 연결점은 트랜지스터의 이미터 및 접지에 연결되어 있다. 따라서 (가)에 인덕터를 넣어 **두 인덕터로 나뉜 유도성 분압 회로**를 만들어야 한다.

(나): 커패시터 C. (나)의 위쪽 단자는 기존 인덕터 L의 위쪽에, 아래쪽 단자는 (가)의 아래쪽에 연결되어 있다. 즉, (나)는 **두 인덕터 전체 양단에 병렬**로 연결되는 자리이다. 여기에 커패시터를 넣으면 인덕터의 자기장과 커패시터의 전기장 사이에서 에너지를 주고받는 LC 공진 회로가 형성된다.

따라서 (가)는 L, (나)는 C이며, 이 조합은 ③에 해당한다.

NoteBase

문 9. 다음 논리회로에서 출력 F의 논리식은?



① AB

② $\overline{AB}$

③ $A + B$

④ $\overline{A} + \overline{B}$

정답 1번

간단한 해설

앞의 두 게이트는 각각 입력을 반전하고, 마지막 NOR 게이트는 두 반전값이 모두 0일 때만 1을 출력한다. 따라서 전체 회로는 **두 입력이 모두 1일 때만 출력이 1인 AND 회로**로 동작한다.

NoteBase

공통 해설

NOR 게이트는 OR 연산 결과를 반전하고, NAND 게이트는 AND 연산 결과를 반전한다. 그림에서 위쪽 게이트는 OR 모양의 출력에 반전을 뜻하는 작은 원이 있으므로 NOR 게이트이고, 아래쪽 게이트는 AND 모양의 출력에 작은 원이 있으므로 NAND 게이트이다. 오른쪽의 마지막 게이트는 NOR 게이트이다.

위쪽 NOR 게이트의 두 입력은 모두 A에 연결되어 있다. 같은 값끼리 OR 연산하면 그 값이 그대로 나오므로, 이 게이트의 출력은 $\overline{A+A}=\overline{A}$이다. 아래쪽 NAND 게이트의 두 입력은 모두 B에 연결되어 있으며, 같은 값끼리 AND 연산해도 그 값이 그대로 나오므로 출력은 $\overline{B\cdot B}=\overline{B}$이다. 즉, 앞의 두 게이트는 각각 **입력을 반전하는 역할**을 한다.

마지막 NOR 게이트는 이 두 반전값을 OR 연산한 뒤 다시 반전한다. 드모르간 법칙을 적용하면 $F=\overline{\overline{A}+\overline{B}}=A\cdot B$이다. 이는 두 반전값이 모두 0, 즉 **A와 B가 모두 1일 때만 F가 1**이라는 뜻이다. 따라서 출력의 논리식은 AB이다.

NoteBase

문 10. 정보신호 $m(t) = 8\cos(100\pi t)$를 반송파 $f_c(t) = 10\cos(1000\pi t)$에 진폭변조할 때, 진폭변조된 신호의 변조지수와 하측파대 신호 주파수[Hz]는? (단, 진폭변조된 신호는 DSB-LC이다)

① 변조지수: 0.1, 하측파대 신호 주파수: 450

② 변조지수: 0.1, 하측파대 신호 주파수: 900

③ 변조지수: 0.8, 하측파대 신호 주파수: 450

④ 변조지수: 0.8, 하측파대 신호 주파수: 900

정답 3번

간단한 해설

DSB-LC의 변조지수는 **정보신호 진폭을 반송파 진폭으로 나눈 값**이므로 $\frac{8}{10} = 0.8$이다. 정보신호와 반송파의 주파수는 각각 50 Hz, 500 Hz이므로, **하측파대 주파수**는 $500 - 50 = 450$ Hz이다.

계산 과정

변조지수: DSB-LC는 반송파와 양쪽 측파대를 함께 전송하는 진폭변조 방식이다. 단일 정현파 정보신호에서 변조지수 μ는 반송파 진폭에 대한 진폭 변화의 비율로, **정보신호 진폭과 반송파 진폭의 비**이다. 정보신호 진폭 $A_m = 8$, 반송파 진폭 $A_c = 10$이므로 $\mu = \frac{A_m}{A_c} = \frac{8}{10} = 0.8$이다. 변조지수는 단위가 없는 값이며, 여기서는 반송파 진폭의 80%만큼 진폭이 변한다는 뜻이다.

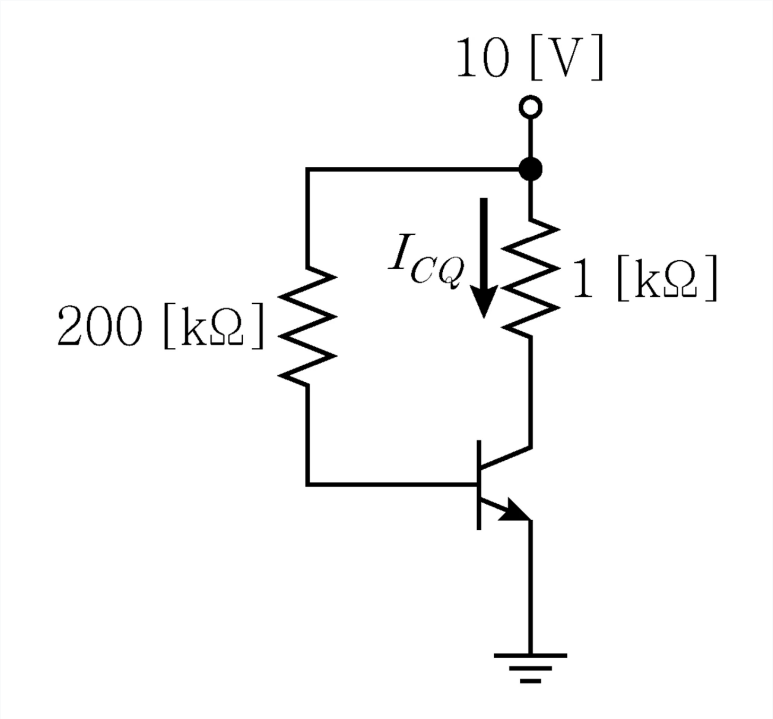
주파수 환산: 정현파 $\cos(2\pi ft)$에서 f는 Hz 단위의 주파수이다. 따라서 코사인 안의 t 계수는 주파수 자체가 아니라 **각주파수**이다. 정보신호 주파수는 $f_m = \frac{100\pi}{2\pi} = 50$Hz, 반송파 주파수는 $f_c = \frac{1000\pi}{2\pi} = 500$Hz이다.

하측파대 주파수: 정보신호와 반송파의 곱에 의해 반송파 주파수의 위아래로 정보신호 주파수만큼 떨어진 측파대가 생긴다. 하측파대는 **반송파보다 낮은 쪽**이므로 $f_L = f_c - f_m$를 적용하여 $500 - 50 = 450$ Hz를 얻는다.

변조지수 0.8과 하측파대 주파수 450 Hz의 조합은 ③에 해당한다.

NoteBase

문 11. 다음 BJT 증폭기 회로에서 컬렉터 전류 I_{CQ} [mA]는? (단, 베이스-이미터 턴온 전압 $V_{BE(ON)} = 0.7$ [V], 직류 전류 이득 $\beta = 100$이고, 저항성분은 무시한다)



① 0.55

② 2.55

③ 4.65

④ 5.05

정답 3번

간단한 해설

베이스 저항에 걸리는 전압은 10 − 0.7 = 9.3 V이므로 베이스 전류는 46.5 μA이다. 활성영역에서 **컬렉터 전류는 베이스 전류의 100배**이므로 4.65 mA가 흐른다.

NoteBase

계산 과정

회로 조건: 이미터가 접지된 NPN 트랜지스터에서 베이스는 200 kΩ, 컬렉터는 1 kΩ 저항을 통해 10 V 전원에 연결되어 있다. 베이스-이미터 전압을 0.7 V로 두면 베이스 전압도 0.7 V이다.

베이스 전류: 200 kΩ 저항의 양단 전압은 전원 전압에서 베이스 전압을 뺀 9.3 V이다. 옴의 법칙을 적용하면 $I_B = \frac{10 - 0.7}{200}\text{mA} = 0.0465\text{mA}$이다. V를 kΩ으로 나누면 mA가 되므로, 이는 46.5 μA에 해당한다.

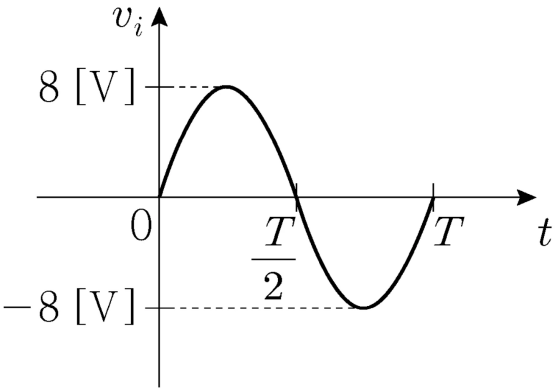
컬렉터 전류: **활성영역에서는** 직류 전류 이득의 정의에 따라 $I_{CQ} = \beta I_B$이다. 따라서 $I_{CQ} = 100 \times 0.0465 = 4.65\text{mA}$이다.

동작영역 확인: 컬렉터의 1 kΩ 저항에 걸리는 전압은 4.65 V이므로 컬렉터 전압은 10 − 4.65 = 5.35 V이다. **컬렉터 전압이 베이스 전압 0.7 V보다 높아** 베이스-컬렉터 접합이 역바이어스되므로 활성영역을 가정한 계산이 타당하다.

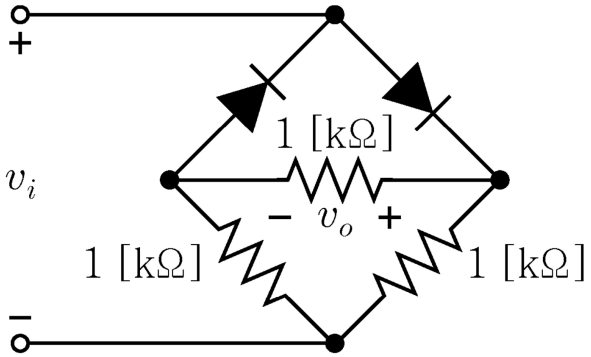
계산된 컬렉터 전류 4.65 mA는 ③의 값과 일치한다.

NoteBase

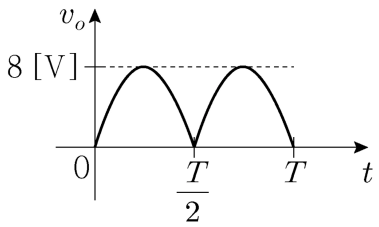
문 12. 다음 (가) 입력 V_i를 (나) 회로에 인가하였을 때, 출력 V_o의 파형은? (단, 다이오드는 이상적이다)

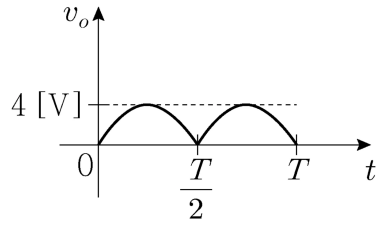


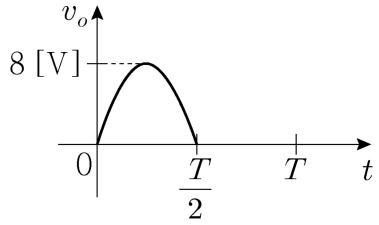
(가)

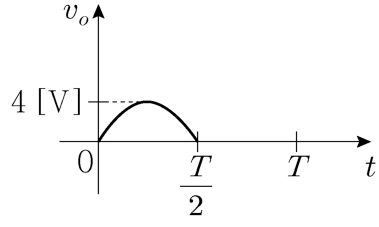


(나)

① 

② 

③ 

④ 

정답 2번

NoteBase

간단한 해설

양의 반주기와 음의 반주기에서 서로 다른 다이오드가 도통하지만, 출력은 모두 입력 전압 크기의 절반인 $v_o = \frac{|v_i|}{2}$이 된다. 따라서 **최댓값이 4 V인 전파 정류 파형**이 나타난다.

계산 과정

회로의 맨 아래 노드를 기준 전위 0 V로 두고, 가운데 저항의 왼쪽과 오른쪽 노드 전압을 각각 v_L, v_R라 하면 출력은 $v_o = v_R - v_L$이다. 입력은 최댓값 8 V, 최솟값 −8 V인 정현파이며 주기는 T이다. 이상적 다이오드는 **도통할 때 전압 강하가 0 V**이고, 차단될 때 전류가 흐르지 않는다.

양의 반주기: 위쪽 입력 노드에서 오른쪽 노드로 향하는 다이오드가 도통하고, 왼쪽 위 다이오드는 차단된다. 따라서 $v_R = v_i$이다. 가운데 1 kΩ 저항과 왼쪽 아래 1 kΩ 저항이 입력 전압을 나누므로 $v_L = v_i \frac{1}{1+1} = \frac{v_i}{2}$이다. 즉, 왼쪽 노드 전압은 **같은 크기의 두 저항에 의한 분압**으로 정해진다. 출력은 $v_o = v_i - \frac{v_i}{2} = \frac{v_i}{2}$로 양수이다.

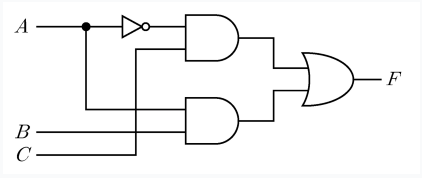
음의 반주기: 왼쪽 노드에서 위쪽 입력 노드로 향하는 다이오드가 도통하고, 오른쪽 위 다이오드는 차단된다. 따라서 $v_L = v_i$이다. 가운데 1 kΩ 저항과 오른쪽 아래 1 kΩ 저항이 입력 전압을 나누므로 $v_R = \frac{v_i}{2}$이다. 출력은 $v_o = \frac{v_i}{2} - v_i = -\frac{v_i}{2}$이다. 이때 입력이 음수이므로 출력은 **음의 반주기에도 양수**가 된다.

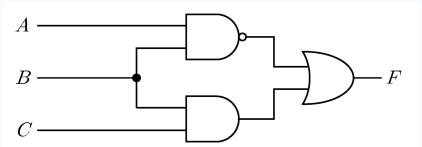
두 반주기를 합치면 $v_o = \frac{|v_i|}{2}$이다. 출력의 최댓값은 $\frac{8}{2} = 4$ V이고, 두 반주기마다 같은 양의 파형이 나타나므로 출력 주기는 $\frac{T}{2}$이다. 이는 ②의 파형과 일치한다.

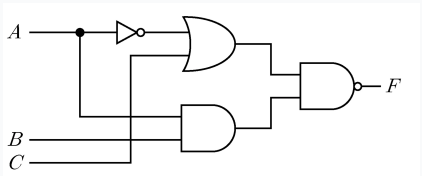
NoteBase

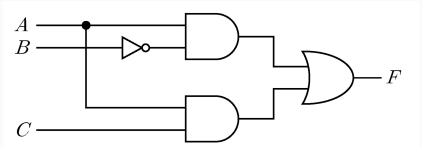
문 13. 입력 A, B, C에 대하여 다음 논리식 F와 동일한 논리회로는?

$F = ABC + \overline{A}BC + AB\overline{C} + \overline{A}\overline{B}C$

① 

② 

③ 

④ 

정답 1번

간단한 해설

주어진 식은 $F = \overline{A}C + AB$로 나타낼 수 있으므로, **A를 반전한 신호와 C의 AND**, A와 B의 AND를 OR로 합친 회로에 대응한다.

NoteBase

공통 해설

두 논리회로가 동일하다는 것은 **모든 입력 조합에서 출력이 같다**는 뜻이다. 이 식은 A의 값에 따라 출력이 B 또는 C와 같아지는 하나의 공통 동작 관계로 판단할 수 있다.

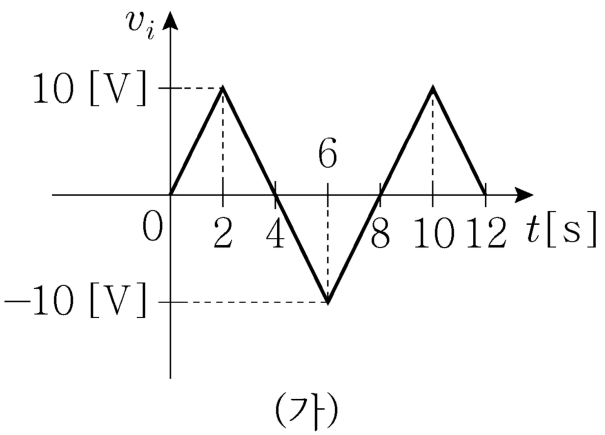
A가 0이면 A가 곱해진 항은 모두 0이 되어 $F = BC + \overline{B}C = C$이다. B가 0이든 1이든 두 항 중 하나가 C를 출력하므로, 이때 출력은 C와 같다. A가 1이면 A의 반전값이 곱해진 항은 모두 0이 되어 $F = BC + B\overline{C} = B$이다. 따라서 A가 0일 때는 C를, A가 1일 때는 B를 출력해야 한다.

이를 구현하는 식은 $F = \overline{A}C + AB$이다. 그림에서 A의 가지 중 하나는 NOT 게이트를 거쳐 C와 함께 위쪽 AND 게이트로 들어가고, 다른 가지는 B와 함께 아래쪽 AND 게이트로 들어간다. 두 AND 출력을 마지막 OR 게이트로 합치면 A가 0일 때 위쪽 경로로 C가 전달되고, A가 1일 때 아래쪽 경로로 B가 전달된다. 접속점 표시가 없는 배선의 교차는 신호가 연결된 것으로 읽지 않는다.

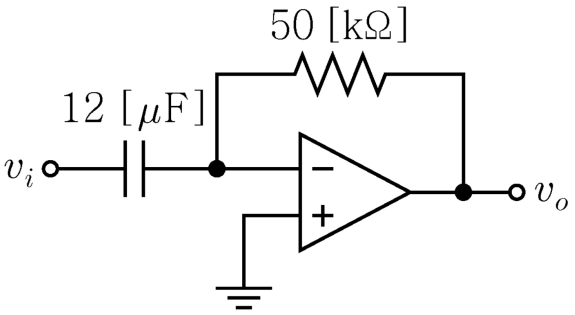
같은 기준으로 나머지 회로도 구별된다. AND 게이트 출력에 반전 원이 붙은 두 회로는 A가 0일 때 C와 관계없이 최종 출력이 1이다. B를 반전하여 위쪽 AND에 넣고 A와 C를 아래쪽 AND에 넣은 회로는 A가 0일 때 최종 출력이 0이다. 이들은 모두 A가 0일 때 출력이 C를 따라야 한다는 조건을 만족하지 않는다.

NoteBase

문 14. 다음 (가) 입력 v_i를 (나) 회로에 인가했을 때, $4 < t[\mathrm{s}] < 6$ 구간에서 출력전압 v_o[V]는? (단, 연산증폭기는 이상적이다)



(가)



(나)

① 2

② 3

③ 5

④ 6

정답 2번

간단한 해설

회로는 입력전압의 기울기에 비례하는 **반전 미분기**이다. 4초와 6초 사이에서 입력의 기울기는 −5 V/s이고 RC = 0.6 s이므로, 출력전압은 **3 V로 일정하다**.

NoteBase

계산 과정

회로의 관계식: (나)는 입력에 커패시터 C, 피드백 경로에 저항 R이 연결된 반전 미분기이다. 이상적 연산증폭기의 음의 피드백에 의해 반전 입력단은 **가상접지로 0 V**이며, 입력단으로 흐르는 전류는 0이다. 따라서 커패시터 전류가 모두 피드백 저항으로 흐르므로 $C\frac{dv_i}{dt} = -\frac{v_o}{R}$, 즉 $v_o = -RC\frac{dv_i}{dt}$이다.

입력의 기울기: (가)에서 t = 4 s일 때 입력은 0 V, t = 6 s일 때 입력은 −10 V이며 두 점 사이가 직선이다. 따라서 구하는 구간에서 입력의 시간당 변화량은 $\frac{dv_i}{dt} = \frac{-10-0}{6-4} = -5\text{V/s}$로 일정하다.

RC 계산: R = 50 kΩ, C = 12 μF이므로 $RC = (50 \cdot 10^3)(12 \cdot 10^{-6}) = 0.6\text{s}$이다. RC는 입력의 기울기에 곱해져 출력전압의 크기를 결정한다.

출력전압: $v_o = -(0.6\text{s})(-5\text{V/s}) = 3\text{V}$이다. 입력이 일정한 기울기로 감소하므로 **반전 작용에 의해 양의 일정한 전압**이 출력된다. 이는 ②의 3 V에 해당한다.

NoteBase

문 15. 64-QAM(quadrature amplitude modulation)으로 변조된 신호를 15 [MHz]의 나이퀴스트(Nyquist) 대역폭을 사용한 이상적인 시스템에서 전송할 경우, 전송속도[Mbps]는?

① 90

② 108

③ 120

④ 150

정답 1번

간단한 해설

64-QAM은 **한 심벌에 6비트**를 전송한다. 이상적인 QAM 시스템에서는 나이퀴스트 대역폭 15 MHz가 심벌 전송률 15 Mbaud에 대응하므로, 비트 전송속도는 15 × 6 = 90 Mbps이다.

계산 과정

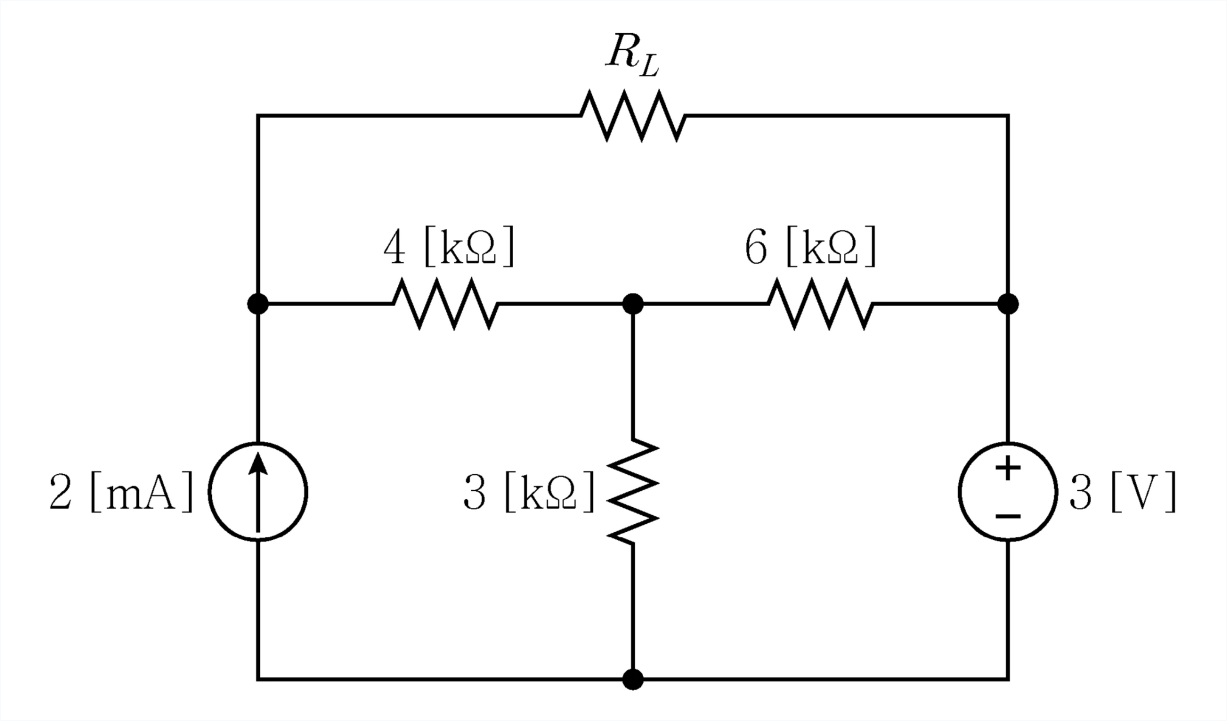
심벌당 비트 수: 64-QAM은 64개의 서로 다른 신호 상태 중 하나를 한 심벌로 전송한다. 한 심벌이 나타내는 비트 수를 k라 하면 $k = \log_2 64 = 6$이다. 즉, 6비트씩 묶어 하나의 심벌에 대응시킨다.

심벌 전송률: QAM 신호의 통과대역 대역폭을 B, 초당 전송하는 심벌 수를 R_s라 하자. **이상적인 나이퀴스트 조건**에서는 $B = R_s$이다. 각 기저대역 성분의 최소 대역폭은 $R_s/2$이지만, 반송파로 변조한 신호의 통과대역 폭은 그 두 배이기 때문이다. 따라서 주어진 대역폭 15 MHz에 대응하는 심벌 전송률은 15 Mbaud이며, 이는 초당 1,500만 개의 심벌을 뜻한다.

비트 전송속도: 심벌 전송률에 심벌당 비트 수를 곱한다. 비트 전송속도를 R_b라 하면 $R_b = R_s \cdot k$이므로, 15 Mbaud × 6비트/심벌 = 90 Mbps이다. 이 값은 ①의 90에 해당한다.

NoteBase

문 16. 다음 회로에서 부하 R_L에 최대 전력 전달을 위한 부하 R_L [kΩ]과 이 부하에 전달되는 최대 전력 P_L [mW]은?



① R_L: 3, P_L: $\frac{25}{3}$
② R_L: 3, P_L: $\frac{25}{6}$
③ R_L: 6, P_L: $\frac{25}{3}$
④ R_L: 6, P_L: $\frac{25}{6}$

정답 4번

간단한 해설

저항성 부하에는 **부하저항이 테브난 등가저항과 같을 때** 최대 전력이 전달된다. 이 회로의 등가저항은 6 kΩ, 개방전압은 10 V이므로 최대 전력은 $\frac{25}{6}$ mW이다.

NoteBase

계산 과정

1. 테브난 등가저항: 부하 R_L을 떼어 낸 두 단자에서 나머지 회로를 바라본다. 독립 전원을 0으로 만들 때 **전류원은 개방하고 전압원은 단락**한다. 그러면 오른쪽 부하 단자는 아래쪽 공통선과 연결되고, 3 kΩ과 6 kΩ이 병렬이 된다. 이 병렬저항에 4 kΩ이 직렬로 연결되므로 $R_{\text{th}} = \left(4 + \frac{3 \cdot 6}{3+6}\right)\text{k}\Omega = 6\text{k}\Omega$이다.

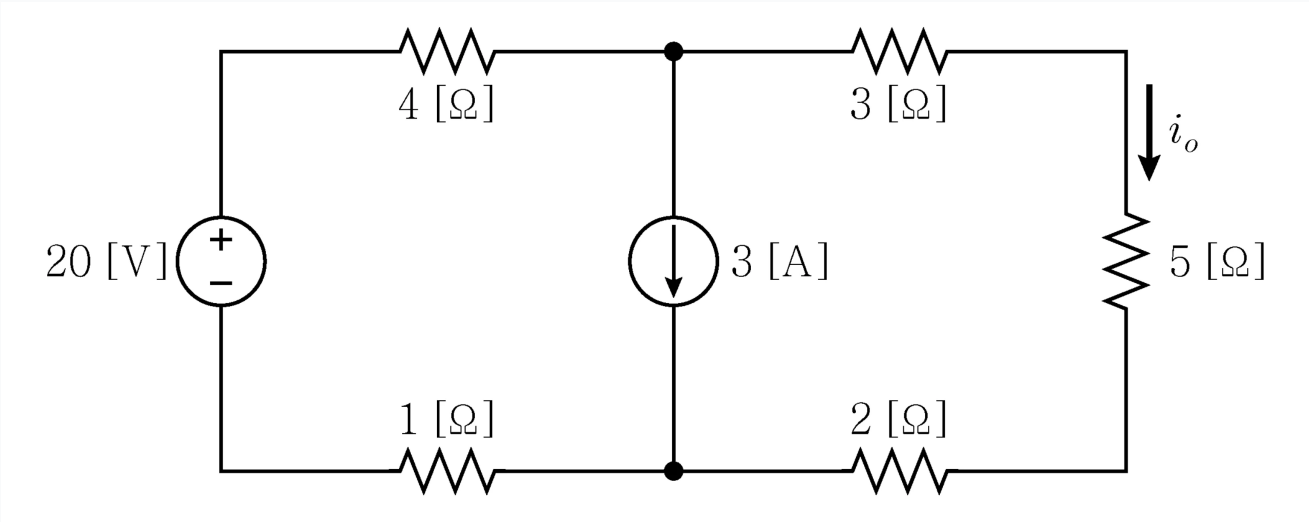
2. 테브난 등가전압: 전원을 원래대로 두고 부하만 개방한다. 아래쪽 공통선을 0 V, 왼쪽·가운데·오른쪽 접점의 전압을 각각 V_A, V_C, V_B라 하면 전압원의 극성에 따라 $V_B = 3\text{V}$이다. 왼쪽으로 들어오는 2 mA는 모두 4 kΩ을 거쳐 가운데로 흐르므로 왼쪽 전압은 가운데보다 8 V 높다. 가운데 접점에서 2 mA가 3 kΩ과 6 kΩ 쪽으로 나뉜다. 전압을 V, 저항을 kΩ으로 넣으면 전류는 mA가 되므로 $\frac{V_C}{3} + \frac{V_C - 3}{6} = 2$이다. 이를 풀면 $3V_C - 3 = 12$, $V_C = 5\text{V}$이다. 따라서 $V_A = 13\text{V}$이고, 부하 두 단자의 개방전압은 $V_{\text{th}} = V_A - V_B = 10\text{V}$이다.

3. 최대 전력 조건: 이 선형 직류 회로를 테브난 등가회로로 바꾸면 10 V 전압원과 6 kΩ 저항에 부하가 직렬로 연결된다. 부하전력은 $P_L = \frac{V_{\text{th}}^2 R_L}{(R_{\text{th}} + R_L)^2}$이며, 양의 부하저항에 대해 **부하저항과 등가저항이 같을 때** 최대가 된다. 따라서 $R_L = R_{\text{th}} = 6\text{k}\Omega$이다.

4. 최대 부하전력: 두 저항이 같으므로 부하에는 등가전압의 절반인 5 V가 걸린다. 부하에 실제로 걸리는 전압을 이용하면 $P_{L,\,\text{max}} = \frac{5^2}{6} = \frac{25}{6}\text{mW}$이다. 여기서 V^2을 kΩ으로 나누면 mW가 된다. 부하저항 6 kΩ과 최대 전력 $\frac{25}{6}$ mW의 조합은 ④와 일치한다.

NoteBase

문 17. 다음 회로에서 저항 5 [Ω]에 흐르는 전류 i_o [A]는?



① $\frac{1}{3}$
② $\frac{2}{3}$
③ $\frac{4}{3}$
④ $\frac{5}{3}$

정답 1번

간단한 해설

오른쪽의 3 Ω·5 Ω·2 Ω은 직렬이므로 합성저항은 10 Ω이다. 위쪽 접점에서 **왼쪽 가지의 전류는 오른쪽 가지의 전류와 전류원 전류 3 A의 합**이므로, 이를 전압 관계식에 대입하면 $i_o = \frac{1}{3}$A를 얻는다.

NoteBase

계산 과정

1. 가지별 저항과 전류: 중앙의 위·아래 두 접점 사이에서 왼쪽 가지의 4 Ω과 1 Ω에는 같은 전류가 흐르므로 합성저항은 4 + 1 = 5 Ω이다. 오른쪽 가지의 3 Ω·5 Ω·2 Ω도 중간에 분기점이 없는 직렬 연결이므로 합성저항은 3 + 5 + 2 = 10 Ω이다. 왼쪽 가지에서 위쪽 접점으로 들어오는 전류를 I, 오른쪽 가지를 따라 아래쪽으로 흐르는 전류를 i_o로 둔다. 오른쪽 세 저항에 흐르는 전류는 모두 i_o이다.

2. 위쪽 접점의 전류 관계: 키르히호프 전류 법칙에 따라 접점으로 들어오는 전류의 합과 나가는 전류의 합은 같다. 중앙 전류원의 화살표가 아래쪽이므로 **전류원은 위쪽 접점에서 3 A를 내보낸다**. 따라서 전류를 A 단위의 수치로 나타내면 $I = i_o + 3$이다.

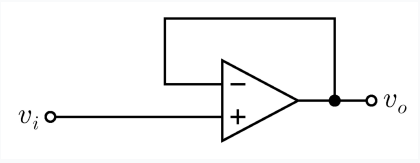
3. 바깥쪽 폐회로의 전압 관계: 왼쪽 전원을 아래에서 위로 지나면 20 V의 전압 상승이 생긴다. 이 방향으로 바깥쪽 회로를 돌면 왼쪽 저항에서는 $5I$, 오른쪽 저항에서는 $10i_o$만큼 전압이 강하한다. 키르히호프 전압 법칙에 따라 전압 상승과 전압 강하의 합이 같으므로 $20 = 5I + 10i_o$이다. 전류 관계를 대입하면 $20 = 5(i_o + 3) + 10i_o$, 즉 $15i_o = 5$를 얻는다.

4. 전류의 크기와 방향: $i_o = \frac{5}{15} = \frac{1}{3}$A이다. 양수이므로 실제 전류는 그림의 화살표와 같은 아래쪽으로 흐르며, 이 값은 ①에 해당한다.

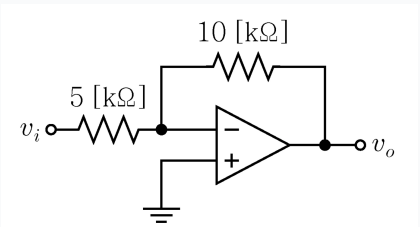
NoteBase

문 18. 연산증폭기 회로에서 슈미트 트리거(Schmitt trigger) 회로는? (단, 연산증폭기는 이상적이다)

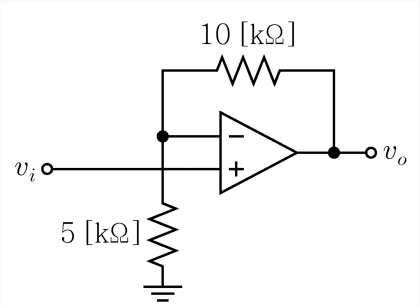
①



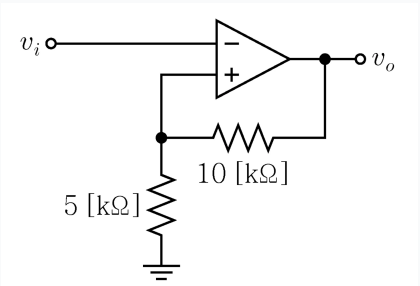
②



③



④



정답 4번

간단한 해설

④는 출력의 일부를 **비반전 입력(+)으로 되돌리는 양귀환** 회로이다. 출력 상태에 따라 전환 문턱이 달라지는 **히스테리시스**가 생기므로 슈미트 트리거로 동작한다.

NoteBase

도식 해설

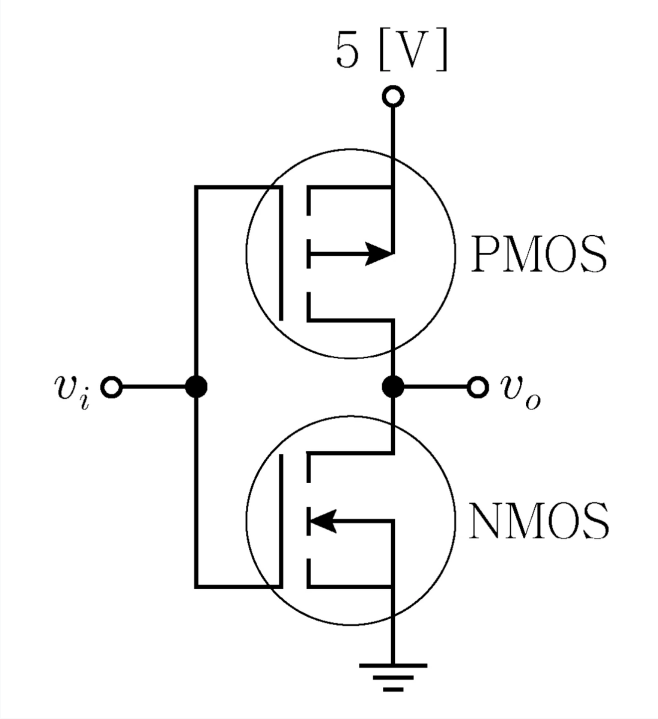
④의 연결: 입력 신호는 반전 입력(−)에 들어가고, 출력은 10 kΩ 저항을 거쳐 비반전 입력(+)으로 되돌아간다. 비반전 입력과 접지 사이에는 5 kΩ 저항이 있으므로 **출력의 일부가 비반전 입력에 전달되는 양귀환** 구조이다. 이상적 연산증폭기의 입력 전류는 0이므로 두 저항은 분압기를 이루며, 비반전 입력 전압은 $v_+ = \frac{5}{10+5} v_o = \frac{v_o}{3}$ 이다.

동작 원리: 출력이 높은 상태이면 비반전 입력의 기준 전압도 높다. 입력 전압이 이 기준을 넘어가면 반전 입력 전압이 더 커져 출력이 낮은 상태로 전환되고, 양귀환에 의해 기준 전압도 함께 낮아진다. 이후에는 입력이 낮아진 기준 전압 아래로 내려가야 출력이 다시 높은 상태로 바뀐다. 이처럼 **입력이 증가할 때와 감소할 때의 전환 문턱이 다른 특성**을 히스테리시스라고 하며, 이것이 슈미트 트리거의 핵심이다.

다른 회로와의 구분: ①은 출력을 반전 입력에 직접 연결한 전압 팔로어이고, ②는 입력 저항과 귀환 저항을 갖춘 반전 증폭기, ③은 입력을 비반전 입력에 넣는 비반전 증폭기이다. 세 회로 모두 **출력이 반전 입력으로 되돌아가는 음귀환** 구조이므로, ④의 양귀환에 의한 슈미트 트리거와 구별된다.

NoteBase

문 19. 다음 CMOS 회로에 대한 설명으로 옳지 않은 것은? (단, PMOS, NMOS는 이상적인 스위치로 동작한다)



① v_i = 0 [V]일 때, NMOS는 OFF된다.

② v_i = 0 [V]일 때, PMOS는 ON된다.

③ v_i = 5 [V]일 때, NMOS는 OFF된다.

④ v_i = 5 [V]일 때, PMOS는 OFF된다.

정답 3번

간단한 해설

입력이 5 V이면 NMOS의 게이트는 5 V, 소스는 0 V이므로 NMOS는 **OFF가 아니라 ON**된다. 이때 출력은 NMOS를 통해 접지에 연결되어 0 V가 된다.

NoteBase

선지별 해설

그림에서 위쪽 PMOS의 소스는 5 V 전원에, 아래쪽 NMOS의 소스는 접지인 0 V에 연결되어 있다. 두 게이트에는 같은 입력 v_i가 인가된다. 이상적인 스위치에서 ON은 전류가 흐를 수 있도록 닫힌 상태이고, OFF는 경로가 끊어진 상태이다.

① O: 입력이 0 V이면 NMOS의 게이트와 소스가 모두 0 V이므로 게이트·소스 간 전압은 $V_{GS} = 0\text{V}$이다. NMOS는 **OFF되어 출력과 접지 사이의 경로를 끊는다**.

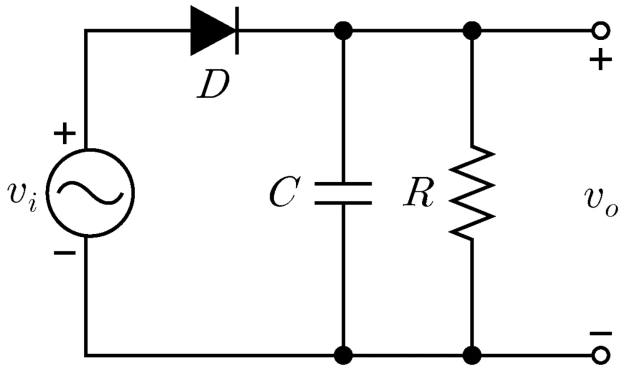
② O: 입력이 0 V이면 PMOS의 게이트는 0 V, 소스는 5 V이다. 소스가 게이트보다 5 V 높아 $V_{SG} = 5\text{V}$이므로 PMOS는 **ON되어 출력을 5 V 전원에 연결**한다.

③ X: 입력이 5 V이면 NMOS의 게이트는 5 V, 소스는 0 V이므로 $V_{GS} = 5\text{V}$이다. 따라서 NMOS는 **OFF가 아니라 ON**되며, 출력과 접지 사이에 도통 경로가 생겨 출력은 0 V가 된다.

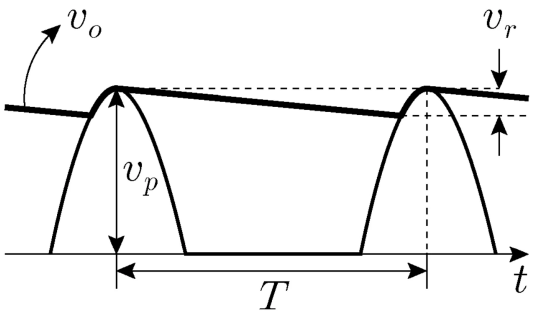
④ O: 입력이 5 V이면 PMOS의 게이트와 소스가 모두 5 V이므로 $V_{SG} = 0\text{V}$이다. PMOS는 **OFF되어 5 V 전원과 출력 사이의 경로를 끊는다**.

NoteBase

문 20. 다음 (가) 정류회로의 출력값 V_o가 (나)와 같이 최대 전압 V_p와 리플전압 V_r로 출력되도록 설계할 경우, C값에 가장 가까운 값[μF]은? (단, V_r값이 V_p의 1%가 되고 $R = 2[k\Omega]$, 입력 사인파 주파수 $f = 60[Hz]$, $RC \gg T$이며, 다이오드는 이상적이다)



(가)



(나)

① 12

② 83.3

③ 120

④ 833

정답 4번

간단한 해설

이 회로는 **반파 정류회로**이므로 축전기가 입력 한 주기마다 충전된다. 작은 리플 조건에서 $v_r/v_p \approx 1/(fRC)$ 이므로, 리플전압을 최대 전압의 1%로 제한하는 용량은 약 833 μF이다.

NoteBase

계산 과정

충전 주기: (가)는 다이오드 한 개를 사용하는 반파 정류회로이다. 이상적인 다이오드를 통해 축전기가 입력의 양의 최대 전압 V_p까지 충전되고, 다이오드가 차단된 동안에는 저항 R을 통해 방전한다. (나)의 연속된 충전 피크 사이 간격은 **입력의 한 주기**이므로 $T = 1/f = 1/60$s이다.

리플전압 근사: $RC \gg T$이면 한 주기 동안 축전기 전압의 감소가 작아 부하 전류를 $I \approx V_p/R$로 볼 수 있다. 충전 시간이 짧으므로 방전 시간을 약 T로 두면, 축전기가 잃는 전하량은 $\Delta Q \approx IT$이다. 리플전압 V_r는 최대 출력 전압과 다음 충전 직전의 최소 출력 전압의 차이이므로 $V_r = \Delta Q/C$이다. 따라서 $V_r \approx V_p T/(RC)$가 된다.

리플 비율 적용: 위 관계를 최대 전압 V_p로 나누고 $T = 1/f$를 대입하면 $\frac{V_r}{V_p} \approx \frac{1}{fRC}$이다. 문제에서 주어진 **최대 전압에 대한 리플전압의 비율**은 1%이므로 $V_r/V_p = 0.01$을 적용한다. 이 비율에서는 V_p가 약분되므로 최대 전압의 수치를 알 필요가 없다.

축전기 용량 계산: 저항 2 kΩ을 2000 Ω으로 바꾸면 $C \approx \frac{1}{0.01fR}$이다. 수치를 대입하면 $C \approx \frac{1}{0.01 \cdot 60 \cdot 2000}$F이며, 이는 8.33×10^{-4}F, 즉 약 833.3 μF이다. 따라서 가장 가까운 값은 ④의 833 μF이다.

NoteBase