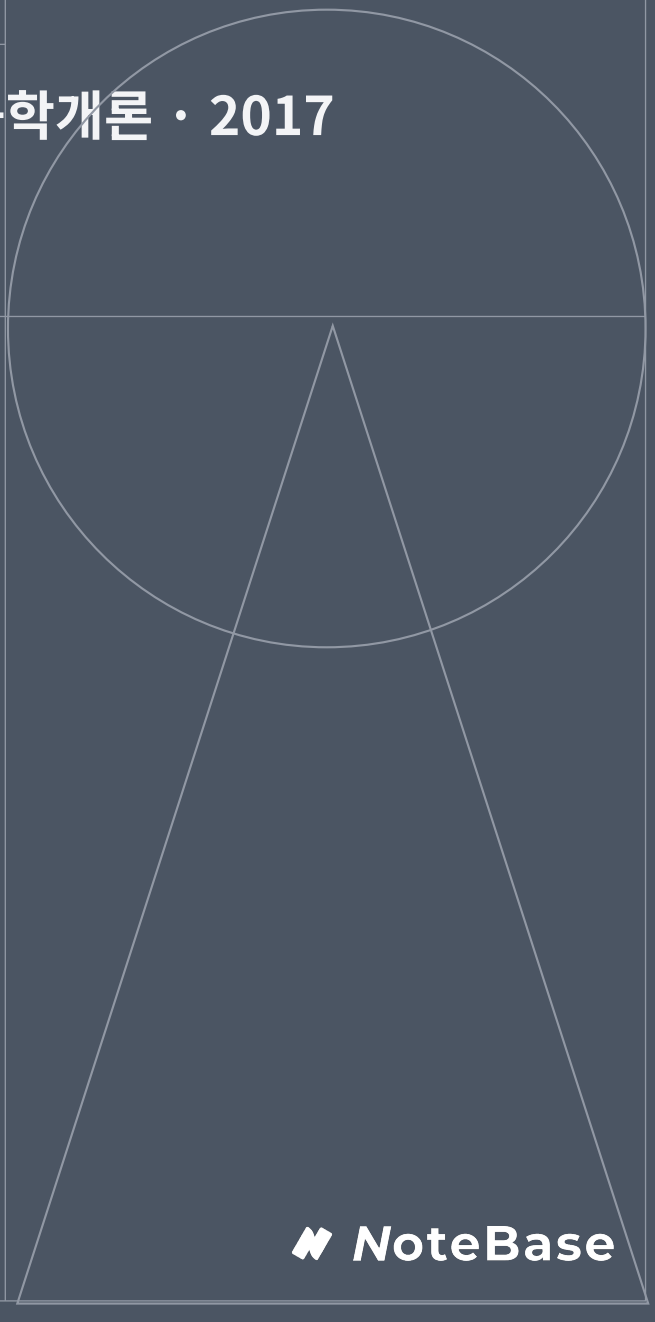
기출OX 해설집

공무원/서울시/9급 · 전자공학개론 · 2017



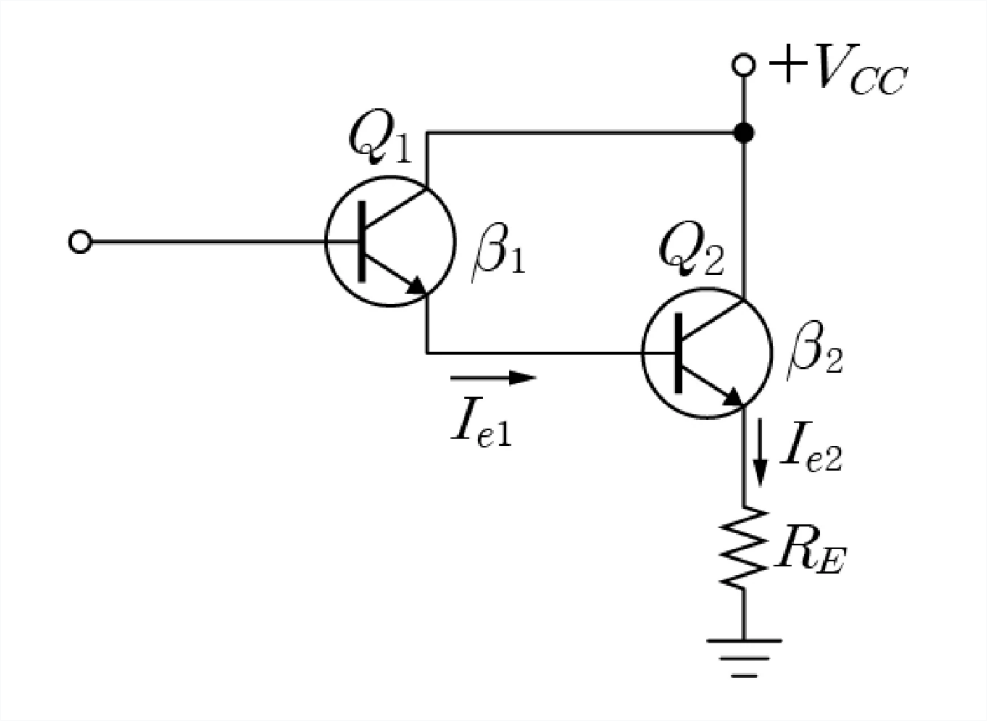
NoteBase

기출OX 해설집

공무원/서울시/9급 · 전자공학개론 · 2017

공무원/서울시/9급 · 전자공학개론 · 2017

문 1. 다음 회로에 대한 설명으로 옳지 않은 것은?



① 달링턴 쌍(Darington Pair) 회로이다.

② 입력저항을 크게 하기 위한 목적으로 사용되며 입력저항은 $\beta_1\beta_2R_E$이다.

③ 전체 전류이득은 $\beta_1\beta_2$이다.

④ 트랜지스터 Q_2의 이미터 전류 $I_{e2} = \beta_1\beta_2I_{e1}$이다.

정답 4번

간단한 해설

그림의 I_{e1}은 이미 첫 번째 증폭을 거쳐 **둘째 트랜지스터의 베이스로 들어가는 전류**이다. 따라서 $I_{e2} = (\beta_2 + 1)I_{e1} \approx \beta_2I_{e1}$이며, 여기에 β_1을 다시 곱하지 않는다.

NoteBase

선지별 해설

β_1, β_2는 각 트랜지스터의 베이스 전류에 대한 컬렉터 전류의 비이다. 활성 영역에서는 이미터 전류가 베이스 전류와 컬렉터 전류의 합이므로 $I_e = (\beta + 1)I_b$이다. 이 문제의 ②·③은 두 전류이득이 모두 1보다 충분히 커서 $\beta + 1 \approx \beta$로 보는 근사에 따른다.

① O: 그림은 Q_1의 **이미터를 Q_2의 베이스에 연결**하고 두 컬렉터를 공통 전원에 연결한 달링턴 쌍 회로이다. 첫 트랜지스터가 증폭한 전류를 둘째 트랜지스터의 입력으로 사용하여 큰 전류이득을 얻는다.

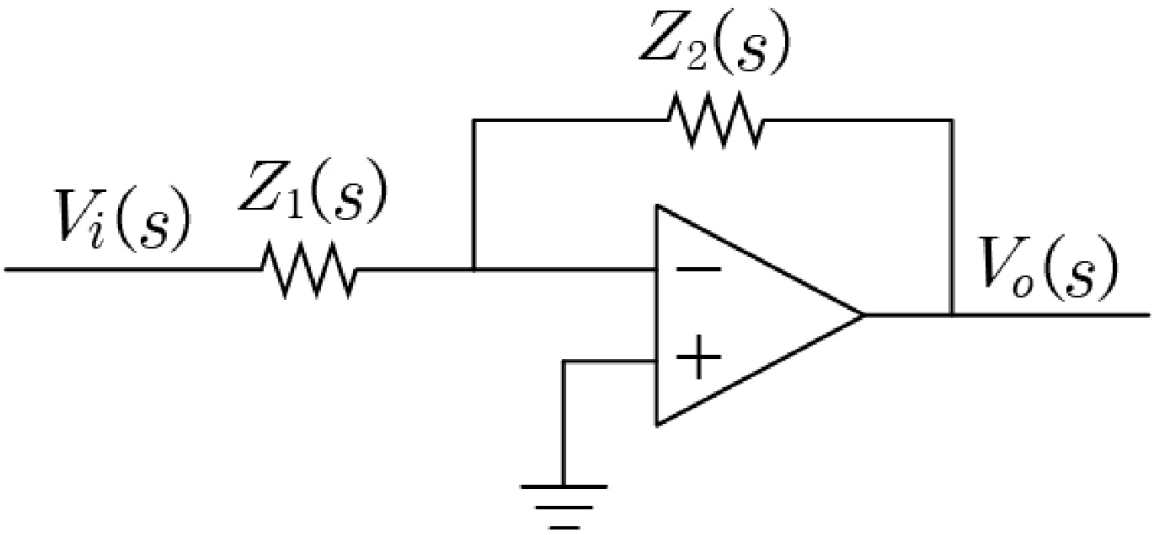
② O: 이미터 저항은 베이스 쪽에서 볼 때 대략 전류이득만큼 커져 보인다. Q_2의 베이스에서 본 저항은 약 $(\beta_2 + 1)R_E$이고, 이를 Q_1의 베이스에서 보면 다시 $\beta_1 + 1$배가 된다. 따라서 **트랜지스터 내부의 소신호 저항을 무시하면** $R_{\text{in}} \approx (\beta_1 + 1)(\beta_2 + 1)R_E$이며, 큰 전류이득에서는 $R_{\text{in}} \approx \beta_1\beta_2 R_E$이다. 입력에서 요구하는 전류가 작아져 앞단 회로에 주는 부하를 줄일 수 있다.

③ O: 전체 입력 전류를 Q_1의 베이스 전류 I_{b1}, 출력 전류를 I_{e2}라 두면 $I_{e1} = (\beta_1 + 1)I_{b1}$이고, 이 전류가 Q_2의 베이스로 들어간다. 따라서 전체 전류이득은 $A_I = \frac{I_{e2}}{I_{b1}} = (\beta_1 + 1)(\beta_2 + 1)$이며, **두 전류이득이 충분히 크면** $A_I \approx \beta_1\beta_2$로 나타낸다.

④ X: 그림의 연결선에는 분기가 없으므로 I_{e1}**은 곧 Q_2의 베이스 전류**이다. 즉 $I_{b2} = I_{e1}$이고, $I_{e2} = (\beta_2 + 1)I_{b2}$이므로 올바른 관계는 $I_{e2} = (\beta_2 + 1)I_{e1} \approx \beta_2 I_{e1}$이다. $\beta_1\beta_2$는 첫 트랜지스터의 베이스 입력부터 두 번의 증폭을 모두 거칠 때 적용되는 근사 전류이득이므로, 중간 전류인 I_{e1}에 이를 곱하면 첫 번째 증폭을 중복해서 반영하게 된다.

NoteBase

문 2. 다음 연산증폭기에서 $Z_1(s)$는 저항 R_1과 커패시터 C_1의 병렬회로, $Z_2(s)$는 저항 R_2와 커패시터 C_2의 병렬회로이다. $R_1 = 1[k\Omega]$, $R_2 = 2[k\Omega]$, $C_1 = 0.5[mF]$, $C_2 = 0.1[mF]$일 때 $V_o(s)/V_i(s)$는?



① $-5\frac{(s+2)}{(s+5)}$
② $5\frac{(s+2)}{(s+5)}$
③ $-5\frac{(s+5)}{(s+2)}$
④ $5\frac{(s+5)}{(s+2)}$

정답 1번

간단한 해설

그림은 **반전 증폭 회로**이므로 전달함수는 $V_o(s)/V_i(s) = -Z_2(s)/Z_1(s)$이다. 각 병렬 RC 임피던스를 대입하면 $-5\frac{s+2}{s+5}$가 된다.

NoteBase

계산 과정

회로의 관계: 비반전 입력은 접지되어 있고, 출력에서 반전 입력으로 피드백이 걸려 있다. 이상적인 연산증폭기가 선형 영역에서 동작한다고 보면 반전 입력도 **가상 접지** 상태이고 입력 단자로 전류가 흐르지 않는다. 따라서 입력 임피던스를 통과한 전류가 피드백 임피던스로 흐르므로 $\frac{V_i(s)}{Z_1(s)} = -\frac{V_o(s)}{Z_2(s)}$이다. 이를 정리하면 $\frac{V_o(s)}{V_i(s)} = -\frac{Z_2(s)}{Z_1(s)}$이다.

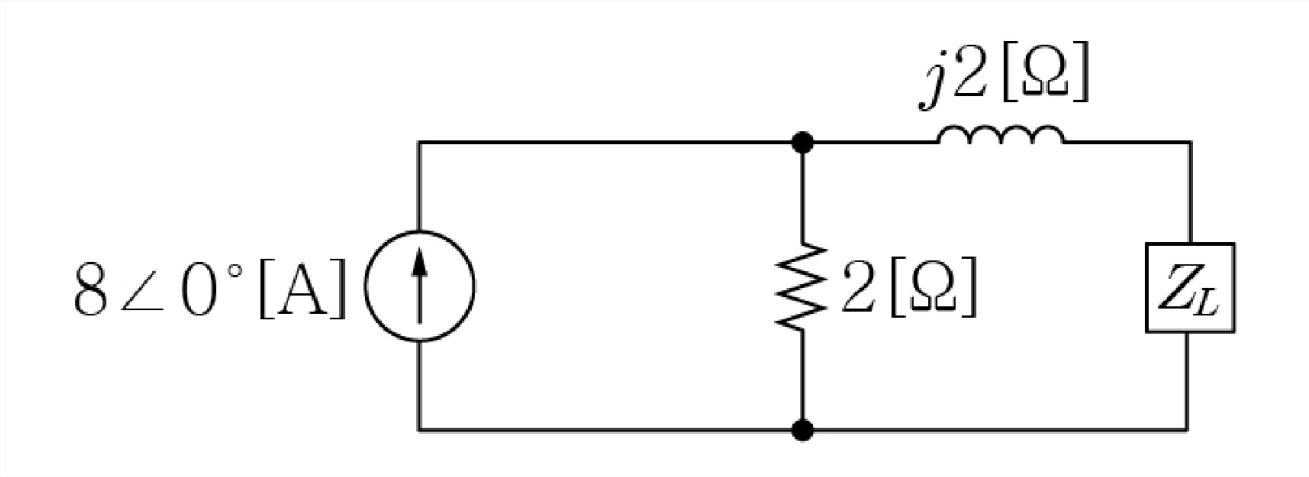
병렬 RC 임피던스: s는 라플라스 변환 변수이다. 커패시터의 초기 전압을 0으로 두면 커패시터의 어드미턴스는 sC이다. 병렬 연결에서는 **어드미턴스를 더하므로** $Z(s) = \frac{1}{1/R + sC} = \frac{R}{1 + sRC}$이다. 이 식을 입력 쪽과 피드백 쪽에 각각 적용한다.

시정수 계산: 저항을 Ω, 정전용량을 F로 환산하면 $R_1 = 1000\Omega$, $R_2 = 2000\Omega$, $C_1 = 0.0005\text{F}$, $C_2 = 0.0001\text{F}$이다. 따라서 $R_1C_1 = 0.5\text{s}$, $R_2C_2 = 0.2\text{s}$이다. 이 두 시정수가 각 임피던스 분모의 s에 곱해지는 계수이다.

전달함수 계산: 두 임피던스의 비를 취하면 $\frac{V_o(s)}{V_i(s)} = -\frac{R_2}{R_1}\frac{1 + sR_1C_1}{1 + sR_2C_2}$이다. 저항비는 2이므로 $\frac{V_o(s)}{V_i(s)} = -2\frac{1 + 0.5s}{1 + 0.2s}$이다. 분자는 $1 + 0.5s = 0.5(s + 2)$, 분모는 $1 + 0.2s = 0.2(s + 5)$로 묶인다. 따라서 $\frac{V_o(s)}{V_i(s)} = -5\frac{s + 2}{s + 5}$이며, ①의 식과 일치한다. 전달함수는 전압의 비이므로 무차원이고, **음의 부호는 반전 연결**에서 나온다.

NoteBase

문 3. 다음 회로에서 부하 Z_L에 최대 평균전력이 전달되기 위한 Z_L 값과 이때의 소비전력은?



① 2 [Ω], 32 [W]

② $j2$ [Ω], 32 [W]

③ $2-j2$ [Ω], 16 [W]

④ $2+j2$ [Ω], 16 [W]

정답 3번

간단한 해설

최대 평균전력은 부하가 전원 측 등가 임피던스와 **켤레 정합**을 이룰 때 전달된다. 전원 측 임피던스가 $2+j2$ Ω이므로 부하는 $2-j2$ Ω이며, 페이저 크기를 **최대값 기준**으로 해석하면 부하의 평균 소비전력은 16 W이다.

NoteBase

계산 과정

1. 테브난 임피던스: 부하 Z_L을 분리하고 독립 전류원을 0으로 만들면 전류원 자리는 **개방**된다. 부하 단자에서 보면 2 Ω 저항과 $j2\,\Omega$ 인덕터가 직렬이므로 $Z_{\text{th}} = 2 + j2\Omega$이다.

2. 테브난 전압: 전류원을 그대로 두고 부하 단자를 개방하면 인덕터에는 전류가 흐르지 않아 전압강하가 없다. 따라서 부하 단자의 개방전압은 2 Ω 저항 양단의 전압과 같다. 전류원 전류가 모두 이 저항에 흐르므로 $V_{\text{th}} = (8\angle 0^\circ)\cdot 2 = 16\angle 0^\circ\,\text{V}$이다.

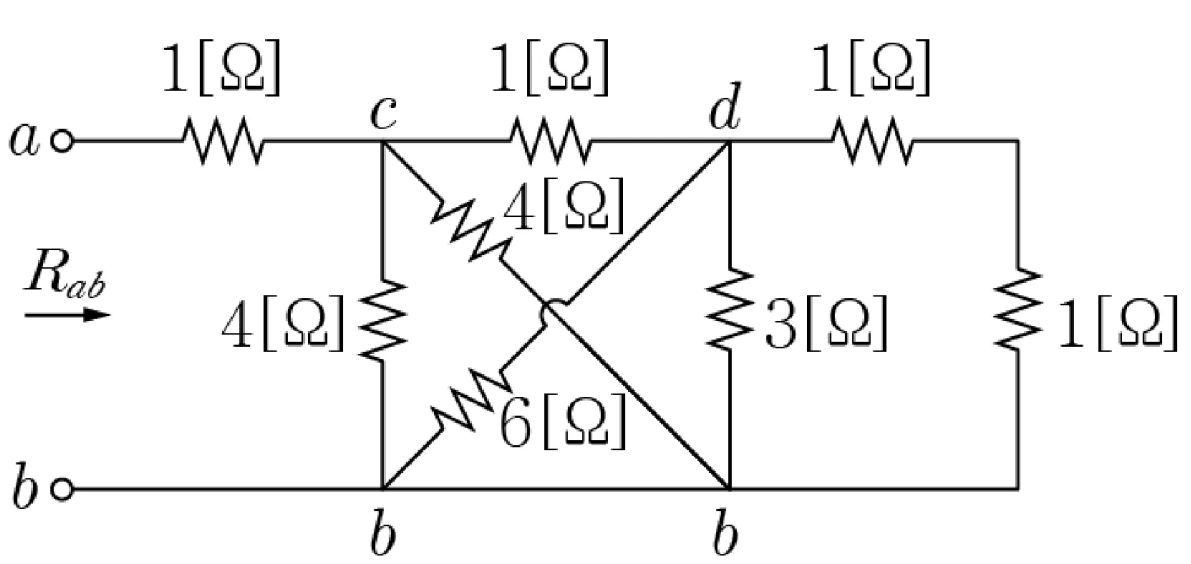
3. 최대 평균전력 전달 조건: 부하를 $Z_L = R_L + jX_L$로 놓으면, 먼저 $X_L = -2\Omega$로 정하여 전원 측 리액턴스를 상쇄한다. 이 상태에서 **부하저항이 테브난 저항과 같을 때** 평균전력이 최대가 되므로 $R_L = 2\Omega$이다. 따라서 부하 임피던스는 $Z_L = Z_{\text{th}}^{*} = 2 - j2\Omega$이다.

4. 부하의 평균 소비전력: 여기서는 전류원의 페이저 크기 8 A를 **정현파의 최대값으로 해석**한다. 정합 상태의 전체 직렬 임피던스는 $Z_{\text{th}} + Z_L = 4\Omega$이므로 부하전류의 최대값은 $|I_L| = \frac{16}{4} = 4\text{A}$이다. 정현파의 실효값은 최대값을 $\sqrt{2}$로 나눈 값이므로, 평균전력은 $P_{\text{max}} = \frac{|I_L|^2 R_L}{2}$로 구한다. 수치를 대입하면 $P_{\text{max}} = \frac{4^2\cdot 2}{2} = 16\text{W}$이다.

부하 임피던스 $2 - j2\,\Omega$과 평균 소비전력 16 W의 조합은 ③에 해당한다.

NoteBase

문 4. 다음 회로에서 R_{ab}는 얼마인가?



① 1 [Ω]

② 2 [Ω]

③ 3 [Ω]

④ 4 [Ω]

정답 2번

간단한 해설

대각선의 교차점은 **서로 연결되지 않으므로**, 각 저항이 어느 두 점 사이에 놓였는지 구분하여 합성한다. c–b 사이의 합성저항은 1 Ω이고, a–c 사이의 1 Ω이 직렬로 더해져 전체 저항은 **2 Ω**이다.

NoteBase

계산 과정

연결 관계: 아래쪽 도선은 모두 같은 b점이다. 가운데 두 대각선의 교차부에는 도선을 건너뛰는 표시가 있으므로 **교차점에서 연결되지 않는다**. 따라서 대각선의 4 Ω은 c–b 사이에, 6 Ω은 d–b 사이에 연결되어 있다. 직렬 저항에는 같은 전류가 흐르므로 저항값을 더하고, 병렬 저항은 양 끝의 전압이 같으므로 저항의 역수를 더해 합성한다.

d–b 사이: 오른쪽 위의 1 Ω과 오른쪽 세로의 1 Ω은 중간에 분기점이 없는 직렬 연결이므로 1 + 1 = 2 Ω이다. 이 2 Ω 가지와 세로의 3 Ω, 대각선의 6 Ω은 모두 **양 끝이 d와 b로 같은 병렬 연결**이다. 따라서 $R_{db} = \frac{1}{\frac{1}{2}+\frac{1}{3}+\frac{1}{6}} = 1\Omega$ 이다.

c–b 사이: 왼쪽 세로의 4 Ω과 대각선의 4 Ω은 양 끝이 c와 b로 같아 병렬이며, 합성저항은 $\frac{4\cdot 4}{4+4} = 2\Omega$이다. 한편 c에서 d를 거치는 가지는 c–d 사이의 1 Ω과 앞서 구한 d–b 사이의 1 Ω이 직렬이므로 1 + 1 = 2 Ω이다. 따라서 c–b 사이는 **2 Ω인 두 가지의 병렬 연결**이 되어 $R_{cb} = \frac{2\cdot 2}{2+2} = 1\Omega$이다.

전체 저항: a에서 들어온 전류는 반드시 a–c 사이의 1 Ω을 거친 뒤 나뉘므로, 이 저항은 c–b 사이 합성저항과 직렬이다. 따라서 $R_{ab} = 1 + 1 = 2\Omega$이며, 이는 ②의 2 Ω에 해당한다.

NoteBase

문 5. 다음의 값들 중에서 다른 하나는 무엇인가?

① 205_{10}

② 11001011_{2}

③ 313_{8}

④ CB_{16}

정답 1번

간단한 해설

진법을 십진수로 통일하면 이진수·팔진수·십육진수로 제시된 값은 모두 **203**이다. 제시된 십진수 205와는 값이 다르다.

선지별 해설

아래첨자는 진법의 밑을 나타낸다. 각 자리 숫자에 해당 자리의 가중치를 곱하여 더하면 십진수로 환산할 수 있다. 가중치는 오른쪽 끝자리부터 1로 시작하며, 한 자리 왼쪽으로 갈 때마다 진법의 밑을 곱한다.

① 205_{10}: 이미 십진수로 주어졌으므로 값은 205이다.

② 11001011_{2}: 이진수의 자리 가중치는 오른쪽부터 1, 2, 4, 8, 16, 32, 64, 128이다. **숫자가 1인 자리의 가중치만 더하면** 128 + 64 + 8 + 2 + 1 = 203이다.

③ 313_{8}: 팔진수 세 자리의 가중치는 왼쪽부터 64, 8, 1이다. 각 자리 숫자를 곱해 더하면 $3 \times 64 + 1 \times 8 + 3 \times 1 = 203$이다.

④ CB_{16}: 십육진수에서 **C는 12, B는 11**을 나타낸다. 두 자리의 가중치는 왼쪽부터 16, 1이므로 $12 \times 16 + 11 \times 1 = 203$이다.

②·③·④는 모두 십진수 203을 나타내므로, 값이 다른 것은 십진수 205인 ①이다.

NoteBase

문 6. 회로 내 어떤 저항 R의 양단 전압이 $v(t) = V_M\cos(wt)$ [V]일 때, 이 저항 R에서의 전류 $i(t)$ [A]와 순시전력 P [W]에 대하여 옳지 않은 것은?

① 전류 $i(t)$의 각주파수는 w [rad/s]이다.

② 전류 $i(t)$의 최댓값은 $\frac{V_M}{R}$ [A]이다.

③ 순시전력 P의 각주파수는 $2w$ [rad/s]이다.

④ 순시전력 P의 최댓값은 $\frac{V_M^2}{2R} + 1$ [W]이다.

정답 4번

간단한 해설

저항의 순시전력은 $P = \frac{V_M^2}{R}\cos^2(wt)$이고, **코사인 제곱의 최댓값은 1**이다. 따라서 순시전력의 최댓값은 $\frac{V_M^2}{R}$ [W]이며, ④의 $\frac{V_M^2}{2R} + 1$ [W]로 나타낼 수 없다.

선지별 해설

① O: 저항에서는 옴의 법칙에 따라 $i(t) = \frac{v(t)}{R}$이다. 주어진 전압을 대입하면 $i(t) = \frac{V_M}{R}\cos(wt)$ [A]이므로, 전류의 각주파수는 전압과 같은 w [rad/s]이다. 저항으로 나누어도 **진폭만 달라지고 각주파수는 바뀌지 않는다**.

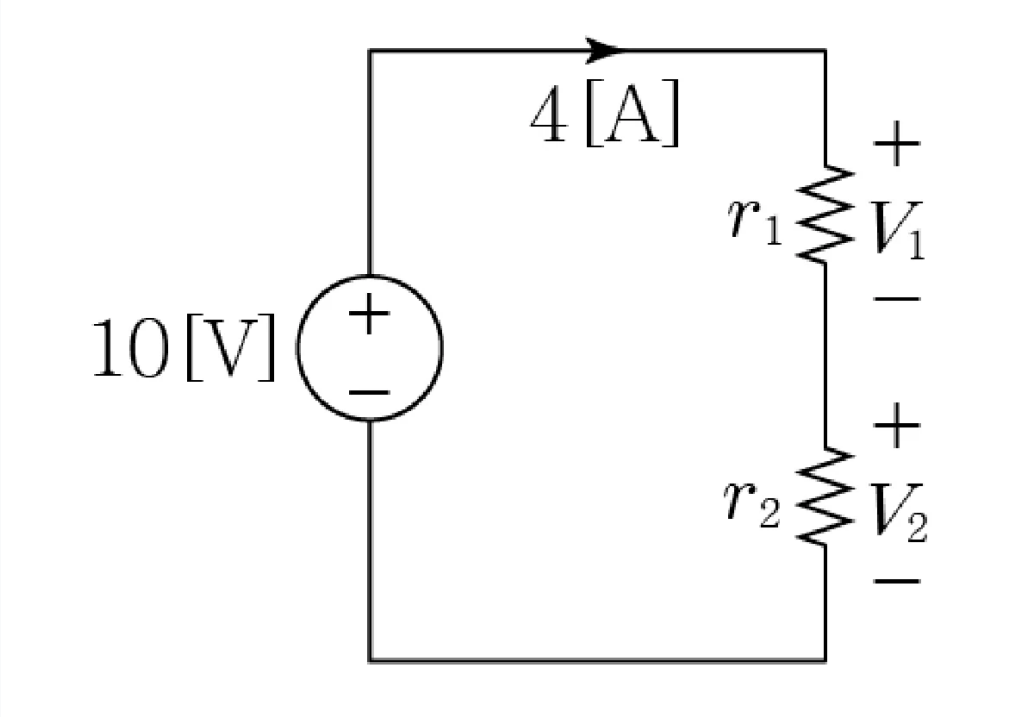
② O: V_M은 전압의 진폭이고 R은 양의 저항값이다. 전류식에서 $\cos(wt)$의 최댓값이 1이므로 전류의 최댓값은 $\frac{V_M}{R}$ [A]이다.

③ O: 저항에서 소비되는 순시전력은 $P = v(t)i(t)$이므로 $P = \frac{V_M^2}{R}\cos^2(wt)$ [W]이다. 반각 공식 $\cos^2(wt) = \frac{1+\cos(2wt)}{2}$를 적용하면 $P = \frac{V_M^2}{2R}\{1 + \cos(2wt)\}$ [W]이다. 이 식은 일정한 성분과 각주파수가 $2w$인 진동 성분으로 이루어지므로, **순시전력은 전류의 두 배 각주파수로 반복**된다.

④ X: 순시전력식에서 $\cos^2(wt)$의 최댓값은 1이므로 $P_{\max} = \frac{V_M^2}{R}$ [W]이다. 전개한 식으로 보아도 상수항과 진동 성분의 진폭이 각각 $\frac{V_M^2}{2R}$ [W]이므로, 최댓값은 **상수항에 진동 성분의 진폭을 더한 값**이다. 따라서 선지의 $\frac{V_M^2}{2R} + 1$ [W]는 $\frac{V_M^2}{R}$ [W]로 고쳐야 한다.

NoteBase

문 7. 다음 회로에서 V_1 (r_1의 양단 전압)이 V_2 (r_2의 양단 전압)의 2배일 때, 저항 r_1과 저항 r_2의 값은?



① $r_1 = 1/3$ [Ω], $r_2 = 2/3$ [Ω]

② $r_1 = 2/3$ [Ω], $r_2 = 1/3$ [Ω]

③ $r_1 = 10/6$ [Ω], $r_2 = 5/6$ [Ω]

④ $r_1 = 5/6$ [Ω], $r_2 = 10/6$ [Ω]

정답 3번

간단한 해설

직렬 회로에서는 두 저항에 같은 전류가 흐르므로 **전압비와 저항비가 같다**. 전체 저항이 $\frac{10}{4} = \frac{5}{2}\Omega$이고 $r_1 = 2r_2$ 이므로, $r_1 = \frac{10}{6}\Omega$, $r_2 = \frac{5}{6}\Omega$이다.

NoteBase

계산 과정

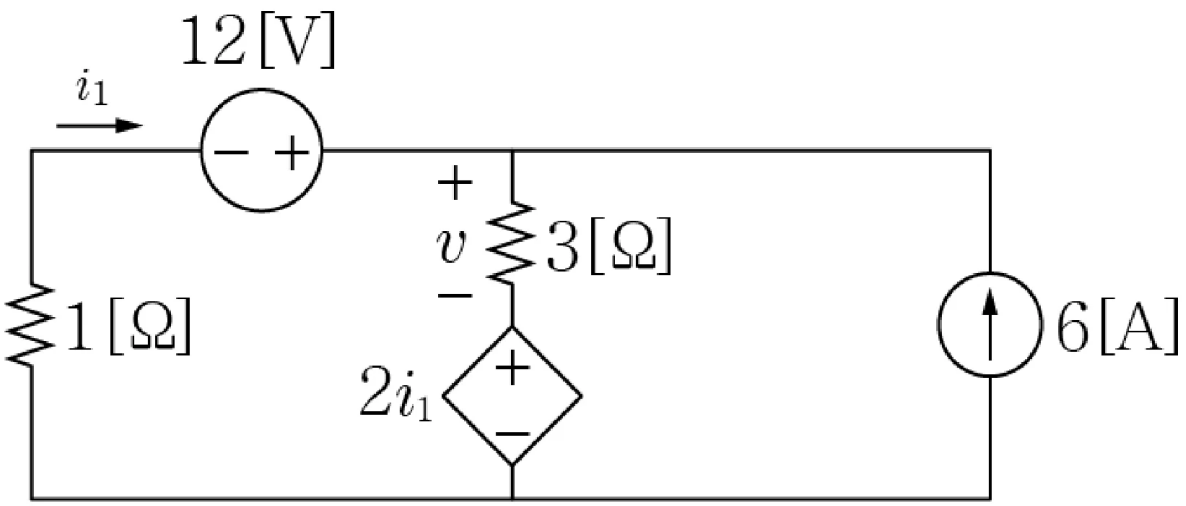
전체 저항: 그림에서 두 저항은 분기 없이 직렬로 연결되어 있고, 전원 전압은 10 V, 회로 전류는 4 A이다. 옴의 법칙을 회로 전체에 적용하면 $r_1 + r_2 = \frac{10}{4} = \frac{5}{2}\Omega$이다. 이는 두 저항을 합한 등가저항이다.

저항비: 직렬 회로에서는 **두 저항에 흐르는 전류가 같다**. 따라서 $V_1 = Ir_1$, $V_2 = Ir_2$이고, $\frac{V_1}{V_2} = \frac{r_1}{r_2}$이다. 주어진 조건 $V_1 = 2V_2$를 적용하면 $r_1 = 2r_2$가 된다.

각 저항값: 전체 저항 식에 $r_1 = 2r_2$를 대입하면 $3r_2 = \frac{5}{2}\Omega$이므로 $r_2 = \frac{5}{6}\Omega$이다. 이에 따라 $r_1 = 2r_2 = \frac{10}{6}\Omega$이며, 이 두 값은 ③과 일치한다.

NoteBase

문 8. 다음 회로에서 3[Ω] 저항이 소비하는 전력은?



① 25[W]

② 50[W]

③ 75[W]

④ 100[W]

정답 3번

간단한 해설

3 Ω 저항에 흐르는 전류는 전류원과 종속전압원을 함께 고려하면 **5 A**이다. 저항의 소비전력은 $P = I^2R$이므로 75 W이다.

NoteBase

계산 과정

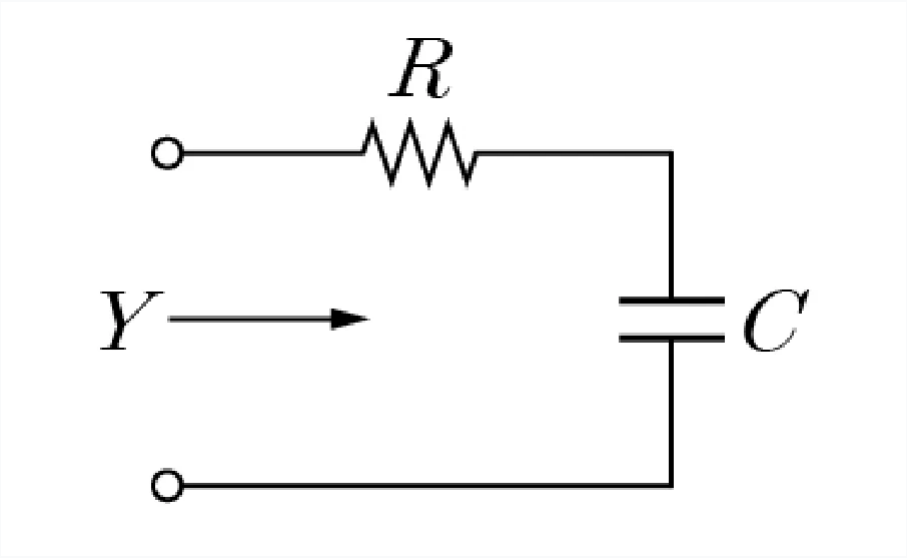
전류 관계: 3 Ω 저항을 위에서 아래로 흐르는 전류를 I로 둔다. 위쪽 접속점에는 왼쪽에서 i_1, 오른쪽 전류원에서 6 A가 들어오므로, 키르히호프 전류법칙에 따라 $I = i_1 + 6$이다. 여기서 전류의 단위는 A이다.

폐회로 전압 관계: 아래쪽 도선에서 출발하여 왼쪽 1 Ω 저항, 12 V 전원, 가운데 가지를 차례로 돈다. 12 V 전원은 전압 상승을 만들고, 1 Ω 저항과 3 Ω 저항 및 종속전압원은 표시된 전류 방향과 극성을 기준으로 각각 i_1, $3I$, $2i_1$ 만큼 전압 강하를 만든다. 전류를 A, 전압을 V로 나타내면 키르히호프 전압법칙은 $12 = i_1 + 3I + 2i_1$이다. 전류 관계를 대입하면 $12 = 3i_1 + 3(i_1 + 6)$이므로 $i_1 = -1\text{A}$이다. 음수는 **실제 전류가 그림의 화살표와 반대 방향**임을 뜻한다.

소비전력: 3 Ω 저항의 전류는 $I = -1 + 6 = 5\text{A}$이다. 저항에서는 전압과 전류가 옴의 법칙을 따르므로 소비전력은 $P = VI = I^2R$로 계산한다. 따라서 $P = 5^2 \cdot 3 = 75\text{W}$이며, 이는 ③의 75 W에 해당한다.

NoteBase

문 9. 다음 회로의 등가 어드미턴스 Y는 각주파수 ω가 1,000 [rad/s]일 때 $1+j2$이다. C 값은 얼마인가?



① 0.2 [mF]

② 1.5 [mF]

③ 2 [mF]

④ 2.5 [mF]

정답 4번

간단한 해설

저항과 커패시터가 직렬로 연결되어 있으므로 **어드미턴스의 역수**에서 용량 리액턴스를 구한다. 주어진 값으로 계산한 임피던스는 $Z = 0.2 - j0.4\Omega$이며, 용량 리액턴스 0.4 Ω에 대응하는 정전용량은 **2.5 mF**이다.

NoteBase

계산 과정

1. 회로의 관계식: 그림에서 저항 R과 커패시터 C는 분기 없이 직렬로 연결되어 있다. 직렬 회로는 각 소자의 임피던스를 더하므로 $Z = R - \frac{j}{\omega C}$이다. 여기서 $j^2 = -1$이고, ω는 각주파수, C는 정전용량이다. 어드미턴스 Y는 임피던스 Z의 역수이므로 **먼저 Z로 변환**한다.

2. 임피던스 계산: 주어진 $Y = 1 + j2$S에 대해 $Z = \frac{1}{1+j2}\Omega$이다. 분자와 분모에 켤레복소수 $1 - j2$를 곱하면 분모는 $1^2 + 2^2 = 5$가 된다. 따라서 $Z = \frac{1-j2}{5}\Omega$, 즉 $Z = 0.2 - j0.4\Omega$이다. 실수부 0.2 Ω은 저항이고, **허수부의 음수 부호는 용량성**임을 나타낸다.

3. 정전용량 계산: 용량 리액턴스의 크기는 $X_C = \frac{1}{\omega C}$이므로 $X_C = 0.4\Omega$를 적용한다. 각주파수 1,000 rad/s를 대입하면 $C = \frac{1}{1000 \cdot 0.4}$F이다. 계산값은 0.0025 F이며, 1 F = 1,000 mF이므로 2.5 mF이다.

계산한 정전용량 2.5 mF는 ④의 값과 일치한다.

NoteBase

문 10. MOSFET가 JFET에 비해 가지고 있는 특징으로 옳지 않은 것은?

① 입력 저항이 크다.

② 캐리어의 이동도가 높다.

③ 소스-드레인 사이가 전기적으로 기판에서 독립되어 있다.

④ 한 장의 기판 위에서 얻을 수 있는 소자 수가 많아 집적 회로에 유리하다.

정답 2번

간단한 해설

MOSFET는 캐리어가 반도체와 산화막의 경계면 가까이에서 이동하므로 **표면 산란**의 영향을 크게 받는다. 같은 재료와 같은 종류의 캐리어를 기준으로 하면, 채널 내부로 전류가 흐르는 JFET보다 이동도가 일반적으로 **낮다**.

선지별 해설

① O: MOSFET는 게이트와 반도체 사이에 **산화막 절연층**이 있어 게이트로 흐르는 직류 전류가 매우 작다. 게이트의 PN 접합을 역바이어스하여 사용하는 JFET보다 일반적으로 입력 저항이 크다.

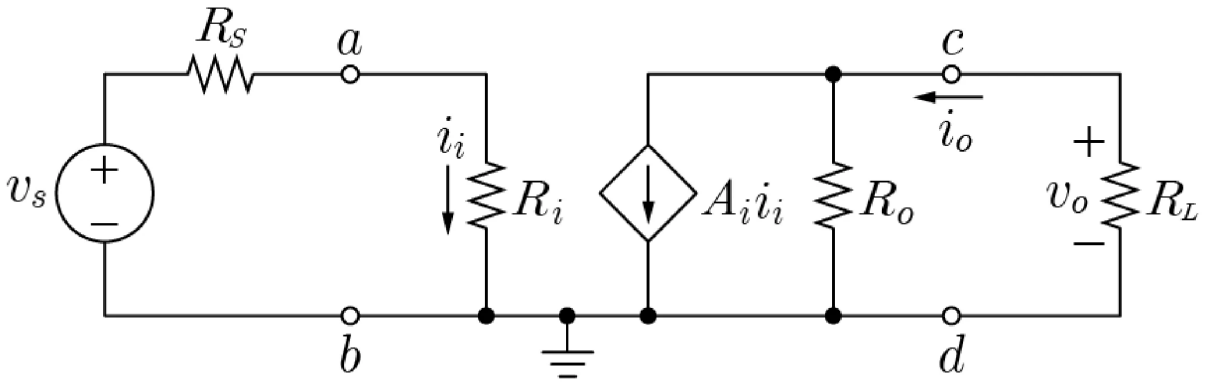
② X: 이동도는 전기장이 가해졌을 때 캐리어가 얼마나 쉽게 이동하는지를 나타낸다. MOSFET의 캐리어는 산화막과 반도체의 경계면 가까이에 있는 채널을 따라 이동하므로 표면의 거칠기와 계면 전하 등에 의한 산란을 받는다. 같은 재료와 같은 종류의 캐리어를 비교하면, 반도체 내부의 채널을 이용하는 JFET보다 이동도가 일반적으로 **낮다**. 따라서 '캐리어의 이동도가 높다'는 '캐리어의 이동도가 낮다'로 고쳐야 한다.

③ O: 정상 동작 조건에서 소스·드레인 및 채널과 기판 사이의 PN 접합은 순방향으로 도통하지 않도록 바이어스된다. 이에 따라 소스-드레인 전류는 기판 내부로 흐르지 않고 채널을 따라 흐르므로, 전류 경로가 기판과 **전기적으로 분리**된다. 이는 기판 전압이 채널 특성에 전혀 영향을 주지 않는다는 뜻은 아니다.

④ O: MOSFET는 구조가 비교적 단순하고 평면 공정으로 작게 제작하기 쉬워 **단위 면적에 많은 소자를 집적**할 수 있다. 따라서 같은 크기의 기판에 많은 소자를 형성할 수 있어 집적 회로 제작에 유리하다.

NoteBase

문 11. 다음은 BJT 증폭기에 대한 등가회로의 한 예이다. 소자 값들이 $R_S = 500[\Omega]$, $R_i = 1[\text{k}\Omega]$, $R_o = 40[\text{k}\Omega]$, $R_L = 10[\text{k}\Omega]$, $A_i = 100$으로 주어질 때 전류의 비 i_o/i_i는?



① 20

② 50

③ 80

④ 100

정답 3번

간단한 해설

종속 전류원의 전류는 출력 저항과 부하 저항으로 나뉘므로 **전류 분배 법칙**을 적용한다. 부하 전류의 비율은 $\frac{40}{40+10} = 0.8$이므로, 입력 전류에 대한 출력 전류의 비는 $100 \times 0.8 = 80$이다.

NoteBase

계산 과정

출력부의 연결과 방향: 종속 전류원 $A_i i_i$, 출력 저항 R_o, 부하 저항 R_L은 같은 두 노드 사이에 병렬로 연결되어 있다. i_i가 양수이면 종속 전류원은 위에서 아래로 전류를 흘리므로, 두 저항에는 아래에서 위로 전류가 흐른다. 부하에서 나와 왼쪽으로 향하는 그림의 i_o 화살표는 이 부하 전류의 방향과 일치한다.

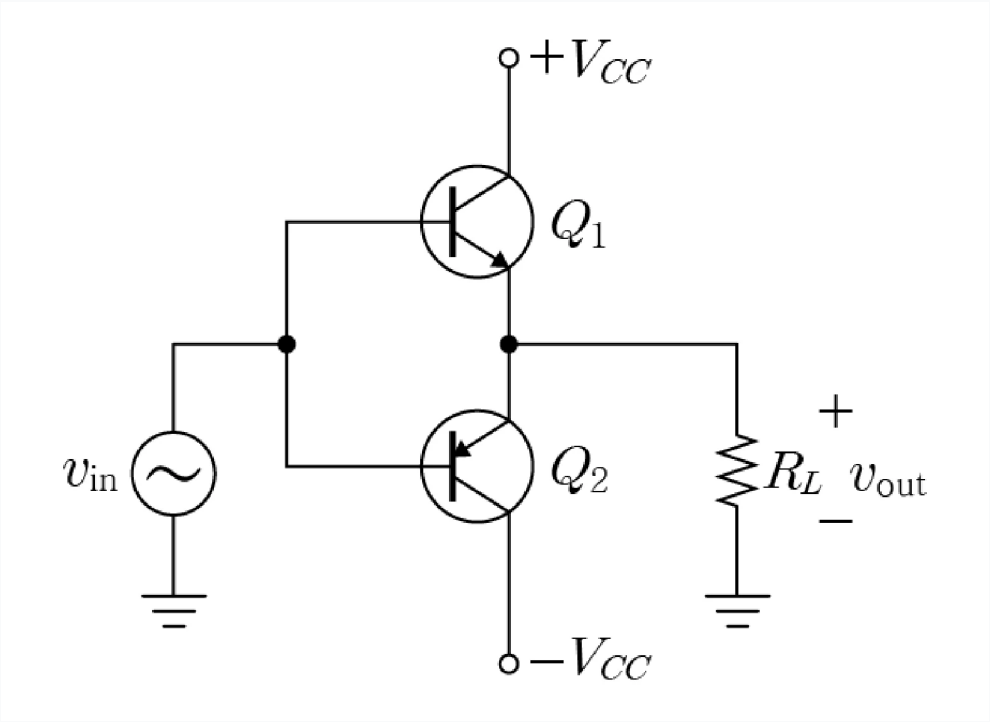
전류 분배: 병렬 저항은 양단 전압이 같으므로 전류가 저항에 반비례하여 나뉜다. 따라서 부하 전류를 구할 때는 분자에 **다른 가지의 저항**인 R_o를 놓아 $i_o = A_i i_i \frac{R_o}{R_o + R_L}$로 계산한다. 전류의 비는 $\frac{i_o}{i_i} = A_i \frac{R_o}{R_o + R_L}$이다.

수치 대입: $R_o = 40\text{k}\Omega$, $R_L = 10\text{k}\Omega$, $A_i = 100$을 대입한다. 두 저항의 단위가 같으므로 저항의 비에서 단위가 소거되어 $\frac{i_o}{i_i} = 100 \cdot \frac{40}{40+10} = 80$을 얻는다. 이는 출력 전류가 입력 전류의 80배라는 뜻이며, 전류끼리의 비이므로 단위가 없다.

입력 저항의 역할: $R_S = 500\Omega$과 $R_i = 1\text{k}\Omega$은 $i_i = \frac{v_s}{R_S + R_i}$에 따라 입력 전류의 크기를 정한다. 그러나 구하는 값은 **입력 전류 자체에 대한 출력 전류의 비**이므로 두 저항값을 별도로 대입할 필요가 없다. 계산한 80은 ③의 값과 일치한다.

NoteBase

문 12. 다음 회로에 대한 설명으로 옳지 않은 것은?



① B급 푸시풀 전력 증폭기이다.

② v_{out}에서는 v_{in} 입력과 위상이 반전된 출력이 나온다.

③ 입력신호의 양의 반주기 동안 Q_1 트랜지스터가 도통된다.

④ 교차왜곡이 없는 경우, Q_1이 도통되면 Q_2는 차단된다.

정답 2번

간단한 해설

이 회로는 출력이 입력을 따라가는 **이미터 팔로어** 구조이므로 입력과 출력의 **위상이 반전되지 않는다**. 양의 입력에는 양의 출력, 음의 입력에는 음의 출력이 나타난다.

NoteBase

선지별 해설

① O: 위쪽의 Q_1은 NPN, 아래쪽의 Q_2는 PNP 트랜지스터이며, 두 이미터가 부하에 연결되어 있다. 두 소자가 입력의 양·음 반주기를 나누어 담당하는 **상보형 B급 푸시풀 전력 증폭기**이다. 이상적인 B급 동작에서는 각 트랜지스터가 한 주기의 절반인 180° 동안 도통한다.

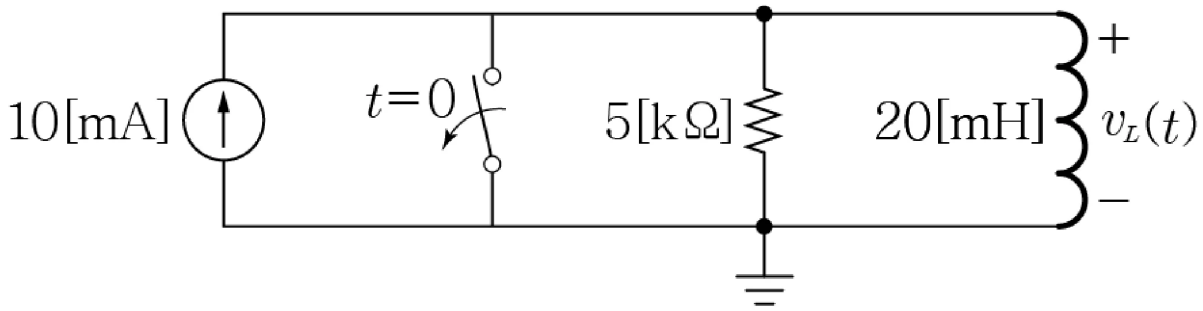
② X: 입력은 두 트랜지스터의 베이스에 가해지고 출력은 이미터의 공통 접점에서 얻으므로, 각 소자는 공통 컬렉터 회로인 이미터 팔로어로 동작한다. 도통 구간에서 입력이 증가하면 출력도 증가하고, 입력이 감소하면 출력도 감소한다. 따라서 출력은 입력과 **동상**이며, '위상이 반전된 출력'은 '위상이 반전되지 않은 출력'으로 고쳐야 한다.

③ O: 양의 반주기에는 NPN인 Q_1의 베이스가 이미터보다 높아져 베이스–이미터 접합이 충분히 순방향 바이어스되면 도통한다. 이때 양의 전원에서 Q_1을 거쳐 부하로 전류가 공급되어 양의 출력이 생긴다. 실제 회로에서는 입력이 0 V에 가까워 접합을 충분히 켜지 못하는 구간에는 도통하지 않을 수 있다.

④ O: **교차왜곡을 무시한 이상적인 B급 동작**에서는 두 트랜지스터가 반주기마다 번갈아 도통한다. 양의 반주기에 Q_1이 도통할 때 PNP인 Q_2는 차단되고, 음의 반주기에는 반대로 동작한다. 실제 무바이어스 회로의 교차왜곡은 전환점 부근에서 두 소자가 모두 충분히 켜지지 않아 생기는 출력 파형의 찌그러짐이다.

NoteBase

문 13. 다음 회로에서 $t \geq 0$에서 시간에 관한 $v_L(t)$의 식은?
(단, 스위치는 충분히 오랫동안 닫혀 있었고 $t = 0$에서 열린다.)



① $v_L(t) = 80e^{-4 \times 10^{-6}t}$ [V]
② $v_L(t) = 80e^{-4 \times 10^{6}t}$ [V]
③ $v_L(t) = 50e^{-2.5 \times 10^{-5}t}$ [V]
④ $v_L(t) = 50e^{-2.5 \times 10^{5}t}$ [V]

정답 4번

간단한 해설

초기 인덕터 전류를 0으로 두면, 스위치 개방 직후에는 전류원 전류가 모두 저항으로 흘러 인덕터 전압이 50 V가 된다. 이후 전압은 **시정수 4 μs**로 감소하므로 $v_L(t) = 50e^{-2.5 \cdot 10^{5}t}$V이다.

NoteBase

계산 과정

초기 전류: 인덕터 전류의 기준 방향을 위에서 아래로 잡는다. 이 문항은 별도의 초기 저장 에너지가 없는 상태로 해석하여 $i_L(0^-) = 0$을 적용한다. 닫힌 스위치는 인덕터 양단을 단락시키므로 개방 전 전압은 0 V이다. 다만 이상적인 인덕터에서 전압이 0이라는 사실만으로 전류도 반드시 0인 것은 아니므로, 초기 전류 0은 위의 초기 상태 해석에 따른다. 개방 순간에도 **인덕터 전류는 연속**이므로 $i_L(0^+) = i_L(0^-) = 0$이다.

개방 직후 전압: 저항과 인덕터는 병렬이므로 양단 전압이 같다. 개방 직후 인덕터 전류가 0이므로 전류원에서 올라오는 10 mA는 모두 5 kΩ 저항을 통해 아래로 흐른다. 따라서 $v_L(0^+) = (10 \cdot 10^{-3})(5 \cdot 10^3) = 50\text{V}$이다. 전류가 저항의 위에서 아래로 흐르므로 그림에 표시된 **위쪽이 +인 극성**에서 양의 전압이다.

시정수: 스위치 개방 후 인덕터에서 바라본 등가저항을 구할 때 독립 전류원은 개방한다. 남는 저항은 5 kΩ이므로 $R_{\text{eq}} = 5\text{k}\Omega$이다. RL 회로의 시정수는 **인덕턴스를 등가저항으로 나눈 값**이므로 $\tau = \frac{L}{R_{\text{eq}}} = \frac{20 \cdot 10^{-3}}{5 \cdot 10^3} = 4 \cdot 10^{-6}\text{s}$, 즉 4 μs이다.

시간에 따른 전압: 개방 후 위쪽 접점에서 전류법칙을 적용하면 $\frac{v_L}{R} + i_L = I_s$이다. 여기서 전류원 전류는 일정하고 $v_L = L\frac{di_L}{dt}$이므로 $\frac{dv_L}{dt} + \frac{R}{L}v_L = 0$을 얻는다. 따라서 인덕터 전압은 초기값에서 지수적으로 감소하며, 최종 직류 정상상태에서는 0 V가 된다. 그 식은 $v_L(t) = v_L(0^+)e^{-t/\tau}$이고, 감쇠계수는 $\frac{1}{\tau} = 2.5 \cdot 10^5\text{s}^{-1}$이다.

계산 결과: $v_L(t) = 50e^{-2.5 \cdot 10^5 t}\text{V}$이며, t≥0에서 ④의 식과 일치한다. 여기서 시간 t의 단위는 초이다.

NoteBase

문 14. $R = 6[\Omega]$, $X_L = 8[\Omega]$**인 직렬** RL **회로에서 100 [V], 60 [Hz]의 교류전압을 인가할 때 회로에 공급되는 유효전력은?**

① 300 [W]

② 400 [W]

③ 600 [W]

④ 800 [W]

정답 3번

간단한 해설

직렬 RL 회로의 유효전력은 **저항에서 소비되는 평균전력**이므로 $P = I^2R$로 구한다. 임피던스의 크기가 10 Ω이어서 전류의 실효값은 10 A이고, 유효전력은 600 W이다.

계산 과정

주어진 교류전압 100 V는 **실효값**으로 사용한다. 저항은 $R = 6\Omega$, 유도성 리액턴스는 $X_L = 8\Omega$이다. 60 Hz에서의 리액턴스가 이미 주어졌으므로 주파수로 리액턴스를 다시 계산할 필요는 없다.

임피던스의 크기: 직렬 RL 회로에서 저항 성분과 유도성 리액턴스 성분은 위상이 90° 다르므로 단순히 더하지 않고 제곱합의 제곱근으로 합성한다. 따라서 $|Z| = \sqrt{R^2 + X_L^2} = \sqrt{6^2 + 8^2} = 10\Omega$이다.

전류의 실효값: 직렬 회로이므로 저항과 인덕터에 같은 전류가 흐른다. 회로 전체의 임피던스 크기에 교류의 옴의 법칙을 적용하면 $I = \frac{V}{|Z|} = \frac{100}{10} = 10\text{A}$이다.

유효전력: 이상적인 인덕터는 에너지를 저장했다가 전원으로 돌려주므로 한 주기 평균으로 소비하는 전력이 0이다. 따라서 회로에 공급되는 유효전력은 **저항에서 소비되는 전력**과 같으며, 전류의 실효값을 사용하여 $P = I^2R = 10^2 \cdot 6 = 600\text{W}$로 계산한다. 이는 ③의 600 W에 해당한다.

NoteBase

문 15. 다음은 n형 반도체와 p형 반도체에 대한 설명이다. 옳은 것을 모두 고르면?

	반도체 종류	불순물 원소	다수 캐리어	소수 캐리어	이온의 전하
ⓐ	n형 반도체	제5족 P, As, Sb	전자	홀	+q
ⓑ	n형 반도체	제3족 B, Al, Ga	홀	전자	−q
ⓒ	n형 반도체	제5족 B, Al, Ga	전자	홀	+q
ⓓ	n형 반도체	제3족 P, As, Sb	홀	전자	−q
ⓔ	p형 반도체	제5족 P, As, Sb	전자	홀	+q
ⓕ	p형 반도체	제3족 B, Al, Ga	홀	전자	−q
ⓖ	p형 반도체	제5족 B, Al, Ga	전자	홀	+q
ⓗ	p형 반도체	제3족 P, As, Sb	홀	전자	−q

① ⓐ, ⓕ

② ⓑ, ⓔ

③ ⓒ, ⓗ

④ ⓓ, ⓖ

정답 1번

간단한 해설

n형은 전자를 내놓는 **제5족 불순물**을 넣어 전자가 다수 캐리어가 되고, 이온화된 불순물은 +q를 띤다. p형은 전자를 받아들이는 **제3족 불순물**을 넣어 홀이 다수 캐리어가 되고, 이온화된 불순물은 −q를 띤다.

NoteBase

보기별 해설

Si나 Ge 같은 제4족 반도체에 제5족 원소를 넣으면, 공유결합에 참여하고 남은 전자 하나가 쉽게 자유전자가 된다. 전자를 내놓은 불순물은 양이온이 되므로 n형의 다수 캐리어는 전자, 소수 캐리어는 홀, 이온화된 불순물의 전하는 +q이다. 반대로 제3족 원소는 공유결합에 필요한 전자 하나가 부족하여 전자를 받아들이고 홀을 만든다. 이때 불순물은 음이온이 되므로 p형의 다수 캐리어는 홀, 소수 캐리어는 전자, 이온화된 불순물의 전하는 −q이다. q는 기본 전하량의 크기이며, 표의 이온 전하는 반도체 전체의 전하가 아니라 이온화된 불순물의 전하를 뜻한다.

ⓐ O: P, As, Sb는 제5족 원소로 전자를 제공하는 도너이다. 따라서 **n형에서 전자가 다수 캐리어**이고 홀은 소수 캐리어이며, 전자를 내놓은 도너 이온의 전하는 +q이다. 표의 모든 항목이 일치한다.

ⓑ X: 제3족 B, Al, Ga는 전자를 받아들이는 억셉터이므로 홀을 다수 캐리어로 만들고 이온화되면 −q를 띤다. 이는 n형이 아니라 **p형 반도체의 특성**이다. n형으로 설명하려면 제5족 P, As, Sb, 다수 캐리어 전자, 소수 캐리어 홀, 이온 전하 +q로 고쳐야 한다.

ⓒ X: B, Al, Ga는 **제5족이 아니라 제3족 원소**이다. 제5족 불순물로 n형을 만드는 설명이 되려면 원소를 P, As, Sb로 바꾸어야 한다. 전자·홀의 다수·소수 구분과 +q는 n형에 맞는다.

ⓓ X: P, As, Sb는 제3족이 아니라 제5족 원소이며 전자를 제공한다. 따라서 n형에서는 표와 달리 **다수 캐리어가 전자, 소수 캐리어가 홀**이고, 이온화된 불순물의 전하는 −q가 아니라 +q이다.

ⓔ X: 제5족 P, As, Sb가 전자를 제공하여 전자가 다수 캐리어가 되고 불순물 이온이 +q를 띠는 것은 **n형 반도체의 특성**이다. p형으로 설명하려면 제3족 B, Al, Ga, 다수 캐리어 홀, 소수 캐리어 전자, 이온 전하 −q로 고쳐야 한다.

ⓕ O: 제3족 B, Al, Ga는 전자를 받아들이는 억셉터이다. 따라서 p형에서 홀은 다수 캐리어, 전자는 소수 캐리어이며, **전자를 받아들인 억셉터 이온**은 −q를 띤다. 표의 모든 항목이 일치한다.

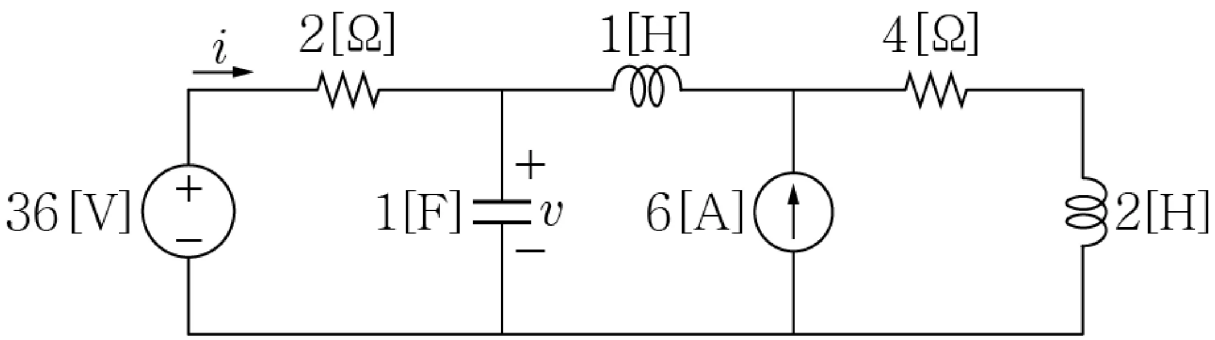
ⓖ X: B, Al, Ga는 제5족이 아니라 제3족 원소이다. 이 원소를 넣어 만든 p형에서는 **다수 캐리어가 홀, 소수 캐리어가 전자**이고, 이온화된 불순물의 전하도 +q가 아니라 −q이다.

ⓗ X: P, As, Sb는 **제3족이 아니라 제5족 도너 원소**이므로 n형을 만든다. 표의 p형·다수 캐리어 홀·소수 캐리어 전자·이온 전하 −q에 맞추려면 불순물 원소를 제3족 B, Al, Ga로 고쳐야 한다.

모든 항목이 옳게 연결된 행은 ⓐ와 ⓕ이므로, 이 둘을 묶은 ①에 해당한다.

NoteBase

문 16. 다음 회로가 직류정상상태에 있다고 할 때 커패시터의 전압 v는?



① 12 [V]

② 16 [V]

③ 24 [V]

④ 32 [V]

정답 4번

간단한 해설

직류정상상태에서는 **커패시터는 개방, 인덕터는 단락**으로 취급한다. 커패시터 위쪽 접점에 유입·유출되는 전류를 같게 놓으면 커패시터 전압은 32 V이다.

계산 과정

직류정상상태에서는 전압과 전류가 시간에 따라 변하지 않으므로 커패시터 전류와 인덕터 양단 전압이 0이다. 따라서 1 F 커패시터는 **개방**으로, 1 H와 2 H 인덕터는 **단락**으로 바꾼다. 아래쪽 도선을 기준 전위 0 V로 잡으면 커패시터 위쪽 접점의 전위가 구할 전압 v이다. 1 H 인덕터가 단락되므로 이 접점과 6 A 전류원 위쪽 접점은 같은 전위이고, 2 H 인덕터가 단락되므로 4 Ω 저항의 오른쪽 끝은 0 V이다.

접점으로 들어오는 전류와 나가는 전류의 합은 같다는 **키르히호프 전류법칙**을 적용한다. 왼쪽 전압원의 위쪽은 36 V이므로 2 Ω 저항을 통해 들어오는 전류는 $\frac{36-v}{2}$ A이다. 여기에 위쪽 방향의 전류원에서 6 A가 들어오고, 4 Ω 저항으로는 $\frac{v}{4}$ A가 나간다. 커패시터에는 전류가 흐르지 않으므로 $\frac{36-v}{2}+6=\frac{v}{4}$이다.

전류 방정식의 양변에 4를 곱하면 $2(36-v)+24=v$이다. 이를 정리하면 $96=3v$이므로 v = 32 V이다. 표시된 극성이 위쪽 +, 아래쪽 −이므로 커패시터 전압은 +32 V이며, ④의 32 V와 일치한다.

NoteBase

문 17. 코일을 감은 횟수가 100회이고, 0.2초 동안에 자속이 8[Wb]에서 4[Wb]로 감소했다면, 이 코일에 유도되는 유도 기전력은?

① 2×10^2 [V]
② 2×10^3 [V]
③ 4×10^2 [V]
④ 4×10^3 [V]

정답 2번

간단한 해설

유도 기전력의 크기는 **감은 횟수와 자속 변화율의 곱**이다. 자속이 0.2초 동안 4 Wb 감소하므로 이 코일의 평균 유도 기전력의 크기는 2000 V이다.

계산 과정

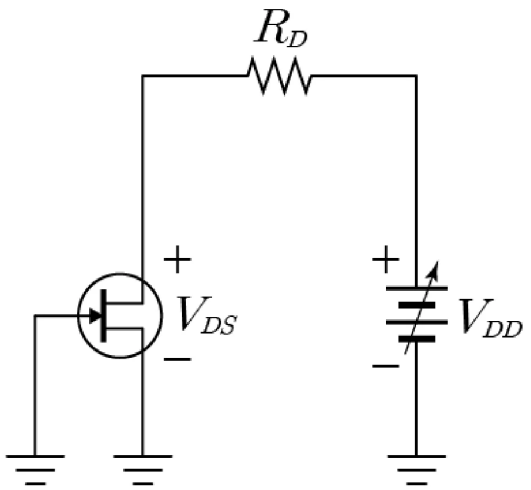
패러데이의 전자기 유도 법칙에 따라 코일에 쇄교하는 자속이 변하면 유도 기전력이 발생한다. 각 감은 고리에 같은 자속이 쇄교할 때, 주어진 시간 동안의 평균 유도 기전력의 크기는 $|E_{\text{avg}}| = N\frac{|\Delta\Phi|}{\Delta t}$이다. 여기서 N은 감은 횟수, $\Delta\Phi$는 자속 변화량, Δt는 걸린 시간이다. 이 문제에서는 $N = 100$, $\Delta t = 0.2\text{s}$이다.

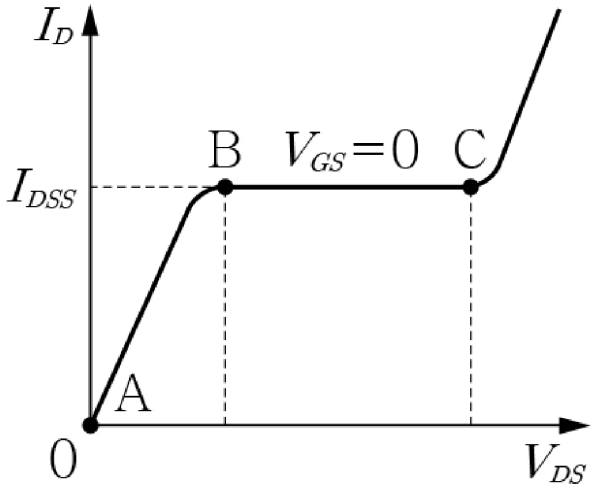
자속 변화량은 $\Delta\Phi = 4 - 8 = -4\text{Wb}$이다. 음수는 자속이 감소했음을 뜻하며, 기전력의 크기를 구할 때는 **변화량의 절댓값**인 4 Wb를 사용한다. 따라서 자속의 평균 변화율의 크기는 $\frac{|\Delta\Phi|}{\Delta t} = \frac{4}{0.2} = 20\text{Wb/s}$이다. 이는 한 번 감은 고리에 평균 20 V의 유도 기전력이 생긴다는 뜻이다.

100회 감은 코일에서는 각 고리의 유도 기전력이 더해지므로 전체 크기는 $100 \times 20 = 2000$ V이다. 이를 지수로 나타내면 $2 \times 10^3\text{V}$이므로 ②의 값과 일치한다.

NoteBase

문 18. 다음 회로의 동작을 설명한 것으로 옳지 않은 것은?





① A점에서 $V_{GS} = 0[V]$일 때 $V_{DS} = 0$이면 $I_D = 0$이 된다.

② B-C영역에서 V_{DS}와 I_D가 옴(Ohm)의 법칙을 따르므로 저항성 영역이라 한다.

③ $V_{GS} = 0[V]$일 때, I_D가 일정하게 되는 B점을 핀치오프 전압(pinch-off voltage)이라 한다.

④ C점 이후의 영역은 드레인과 게이트 사이의 역바이어스가 커져 항복현상(break down)이 일어난다.

정답 2번

간단한 해설

B–C에서는 V_{DS}가 증가해도 I_D가 거의 일정하므로 **포화 영역**이다. 전압과 전류가 거의 비례하는 저항성 영역은 **A–B**이다.

NoteBase

선지별 해설

회로에서 게이트와 소스가 모두 접지되어 있으므로 $V_{GS} = 0$이다. 오른쪽 그래프는 이 조건에서 드레인–소스 전압 V_{DS}에 따른 드레인 전류 I_D의 변화를 나타내는 n채널 JFET의 출력 특성이다.

① O: A는 그래프의 원점으로, $V_{DS} = 0$이고 $I_D = 0$이다. $V_{GS} = 0$이면 채널은 열려 있지만, **드레인과 소스 사이에 전압이 없으므로** 순 드레인 전류가 흐르지 않는다.

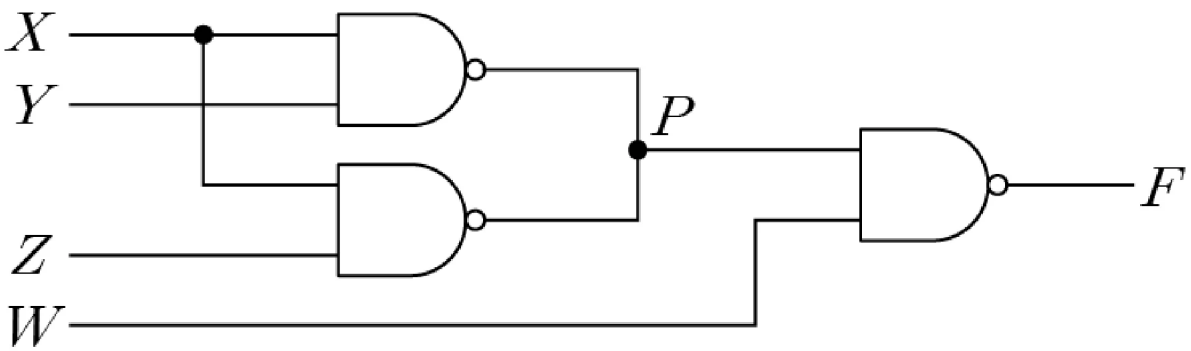
② X: B–C는 곡선이 수평인 **포화 영역 또는 핀치오프 영역**이다. 이 구간에서는 V_{DS}를 높여도 I_D가 거의 일정하므로 전압과 전류가 비례하는 옴의 법칙을 따르는 영역으로 볼 수 없다. 저항성 영역은 A–B의 낮은 전압 구간이며, 이때는 V_{DS}가 증가하면 I_D도 거의 비례하여 증가한다.

③ O: B는 드레인 쪽 채널에 핀치오프가 발생하여 전류가 포화되기 시작하는 지점이다. $V_{GS} = 0$일 때 **B에 대응하는 드레인–소스 전압**을 이 문항에서 핀치오프 전압이라 하며, 이때의 포화 전류가 I_{DSS}이다. 드레인 쪽 공핍층이 넓어져 채널이 좁아지는 것이므로, 핀치오프가 발생한다고 드레인 전류가 0이 되는 것은 아니다.

④ O: C 이후에는 드레인과 게이트 사이의 역바이어스가 커져 **게이트–채널 pn접합에 항복**이 발생한다. 그 결과 V_{DS}가 조금만 증가해도 I_D가 급격히 증가하며, 그림에서도 C 이후 곡선이 가파르게 상승한다.

NoteBase

문 19. 다음 논리 회로를 만족하는 출력 F의 논리식은?



① $X(Y+Z)+\overline{W}$

② $\overline{X(Y+Z)}+W$

③ $XYZ+\overline{W}$

④ $\overline{XYZ}+W$

정답 1번

간단한 해설

P에서 두 NAND 출력을 **와이어드 AND**로 결합한 뒤, 마지막 NAND에서 W와 함께 반전한다. 드모르간 법칙을 적용하면 출력은 $F=X(Y+Z)+\overline{W}$가 된다.

계산 과정

왼쪽 두 게이트: AND 모양의 출력에 작은 원이 있으므로 모두 NAND 게이트이다. NAND는 입력의 논리곱을 반전한다. 위쪽은 X와 Y를 입력받아 $\overline{XY}$를, 아래쪽은 X와 Z를 입력받아 $\overline{XZ}$를 출력한다. 여기서 곱은 AND, +는 OR, 윗줄은 NOT을 뜻한다.

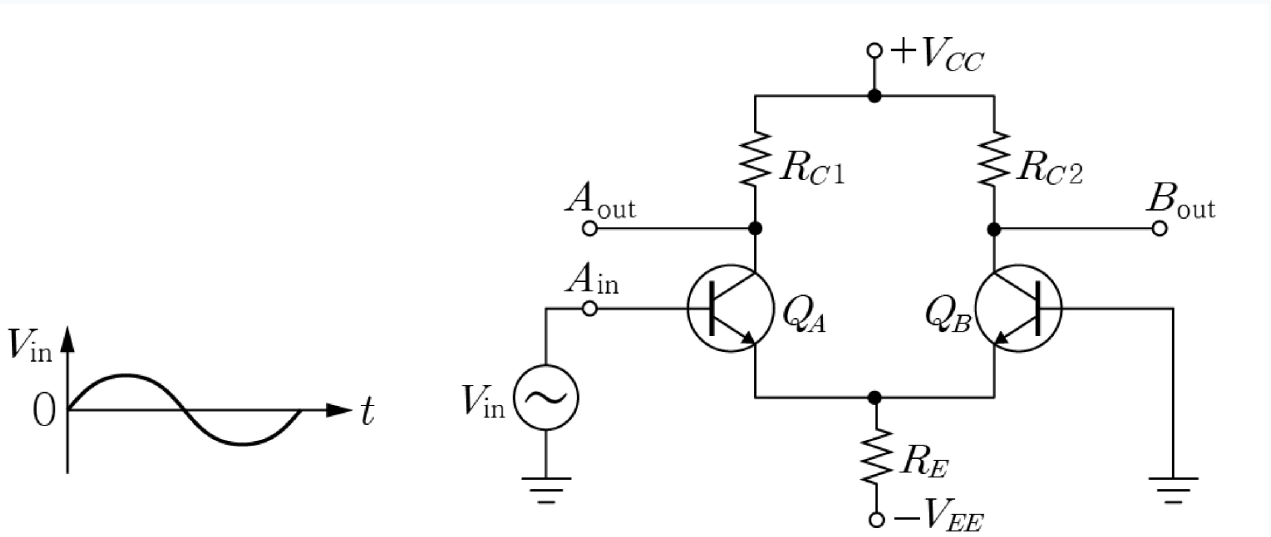
접속점 P: 이 문항에서는 두 출력을 직접 묶은 부분을 **와이어드 AND 접속**으로 해석한다. 두 출력 중 하나라도 0이면 P가 0이므로 $P=\overline{XY}\cdot\overline{XZ}$이다. 실제 회로에서 이러한 접속을 구현하려면 오픈 컬렉터 등 직결 가능한 출력 구조와 풀업 저항이 필요하다.

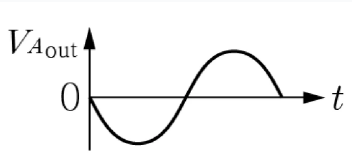
오른쪽 NAND: 입력은 P와 W이므로 $F=\overline{PW}$이다. 드모르간 법칙에 따라 $F=\overline{P}+\overline{W}$로 바뀐다. 즉, **논리곱 전체를 반전하면 각 입력을 반전한 논리합**이 된다.

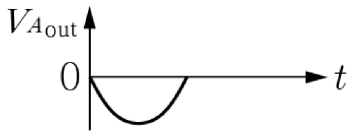
논리식 정리: P의 식을 반전하면 $\overline{P}=XY+XZ$이다. 두 항에서 공통 입력 X를 묶으면 $XY+XZ=X(Y+Z)$이므로, 최종 출력은 $F=X(Y+Z)+\overline{W}$이다. 이는 ①의 식과 일치한다.

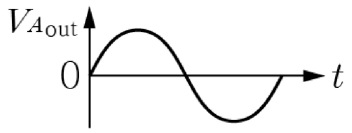
NoteBase

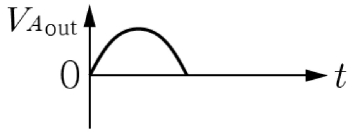
문 20. A_{in} **단자에 아래의 입력** V_{in}**이 주어졌을 때** A_{out}**에서의 출력 파형은?**



① 

② 

③ 

④ 

정답 1번

간단한 해설

입력이 증가하면 Q_A의 컬렉터 전류가 증가하여 R_{C1}의 전압 강하가 커지고, A_{out}의 전압은 낮아진다. 따라서 출력의 교류 성분은 입력과 **위상이 180° 반대**이며, 처음에는 음의 방향으로 나타난다.

NoteBase

도식 해설

회로는 두 트랜지스터의 이미터를 함께 연결한 차동 증폭기이다. Q_B의 베이스는 접지되어 있고, 입력은 Q_A의 베이스에 가해진다. 출력 A_{out}은 **입력이 가해진 쪽의 컬렉터**에서 꺼낸다. 컬렉터 전압은 $V_{Aout} = V_{CC} - I_{CA}R_{C1}$ 이므로, Q_A의 컬렉터 전류 I_{CA}가 커질수록 출력 전압은 낮아진다.

입력의 양의 반주기: Q_A의 베이스 전압이 높아지면 컬렉터 전류가 증가한다. 이에 따라 R_{C1}의 전압 강하가 커져 출력 전압이 직류 동작점보다 낮아진다. 따라서 출력의 교류 성분은 **음의 반주기**가 된다.

입력의 음의 반주기: Q_A의 베이스 전압이 낮아지면 컬렉터 전류가 감소한다. R_{C1}의 전압 강하도 작아져 출력 전압이 직류 동작점보다 높아지므로, 출력의 교류 성분은 양의 반주기가 된다.

파형 대응: 정상적인 소신호 증폭 동작에서는 입력의 양·음 반주기가 모두 증폭되면서 위상이 반전된다.
선택지처럼 직류 동작점을 기준으로 교류 성분을 보면, **음의 반주기 다음에 양의 반주기**가 이어지는 ①의 파형에 해당한다. ③은 입력과 동상이고, ②와 ④는 한쪽 반주기가 사라진 파형이므로 이 회로의 출력과 다르다.

NoteBase