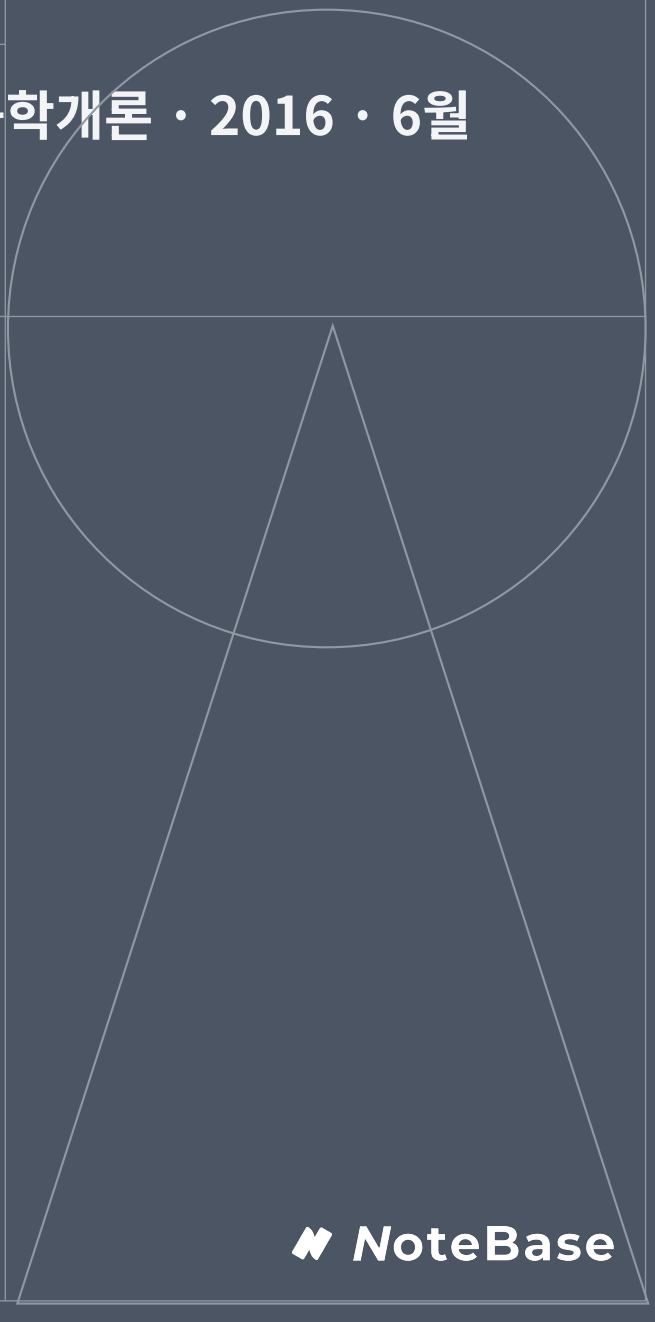
기출OX 해설집

공무원/서울시/9급 · 전자공학개론 · 2016 · 6월



NoteBase

기출OX 해설집

공무원/서울시/9급 · 전자공학개론 · 2016 · 6월

공무원/서울시/9급 · 전자공학개론 · 2016 · 6월

문 1. 두 평행판 사이에 공기가 채워져 있는 정전용량(Capacitance)이 1 [μF]인 커패시터에 전극 간격의 1/3 두께를 가지는 유리판을 전극에 평행하게 넣는 경우 그 결과 얻어지는 정전용량은 얼마인가? (단, 유리의 비유전율은 2라고 가정한다.)

① 1 [μF]

② 1.2 [μF]

③ 1.5 [μF]

④ 6 [μF]

정답 2번

간단한 해설

유리판이 전극에 평행하게 놓이면 공기층과 유리층을 **직렬 연결된 커패시터**로 계산한다. 유리층의 비유전율 2를 반영하면 정전용량은 처음의 $\frac{6}{5}$배인 1.2 μF가 된다.

계산 과정

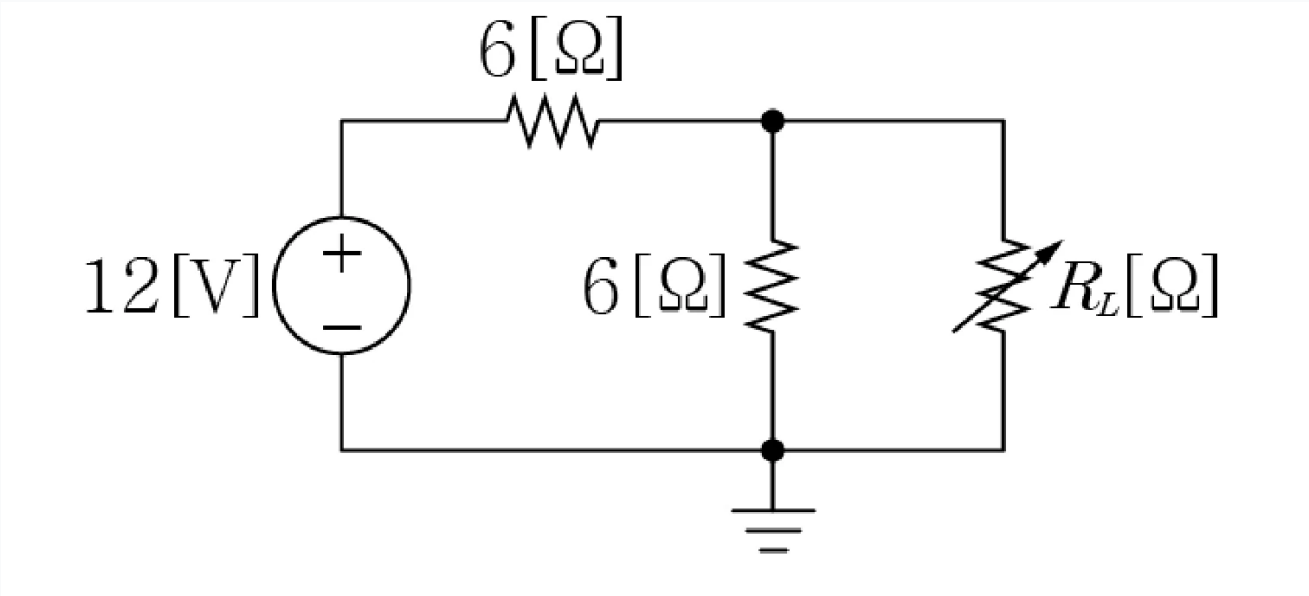
삽입 전 정전용량: 전극 면적을 A, 전극 간격을 d, 공기의 유전율을 ε_0로 근사하면, 처음 정전용량은 $C_0 = \frac{\varepsilon_0 A}{d}$이며 1 μF이다. 유리판은 전극 사이의 면적 전체를 덮는 것으로 보고, 가장자리 효과는 무시한다.

공기층과 유리층의 직렬 등가: 유리판 두께가 $\frac{d}{3}$이므로 남은 공기층의 총두께는 $\frac{2d}{3}$이고, 유리의 유전율은 $2\varepsilon_0$이다. 전극에 평행한 층들은 **전기장 방향을 따라 차례로 놓이므로** 직렬 연결로 취급한다. 각 층에 대응하는 커패시터의 전하량 크기는 같고 전압은 더해지므로, 전체 정전용량 C는 역수를 더하여 구한다. 따라서 $\frac{1}{C} = \frac{2d/3}{\varepsilon_0 A} + \frac{d/3}{2\varepsilon_0 A}$이다.

삽입 후 정전용량: $\frac{d}{\varepsilon_0 A} = \frac{1}{C_0}$를 이용하면 $\frac{1}{C} = \frac{1}{C_0}\left(\frac{2}{3} + \frac{1}{6}\right) = \frac{5}{6C_0}$이다. 여기서 유리층의 기여가 $\frac{1}{6}$인 것은 **두께 비율을 비유전율로 나누기** 때문이다. 양변의 역수를 취하면 $C = \frac{6}{5}C_0$이므로, C = 1.2 μF로 ②의 값과 일치한다.

NoteBase

문 2. 다음에 주어진 회로의 부하에서 소비되는 전력이 최대가 되는 부하저항 $R_L[\Omega]$의 값으로 옳은 것은?



① 3[Ω]

② 6[Ω]

③ 9[Ω]

④ 12[Ω]

정답 1번

간단한 해설

부하의 소비 전력은 **부하저항이 테브난 등가저항과 같을 때** 최대가 된다. 12 V 전압원을 단락하면 두 6 Ω 저항이 병렬로 연결되므로 등가저항과 필요한 부하저항은 모두 3 Ω이다.

계산 과정

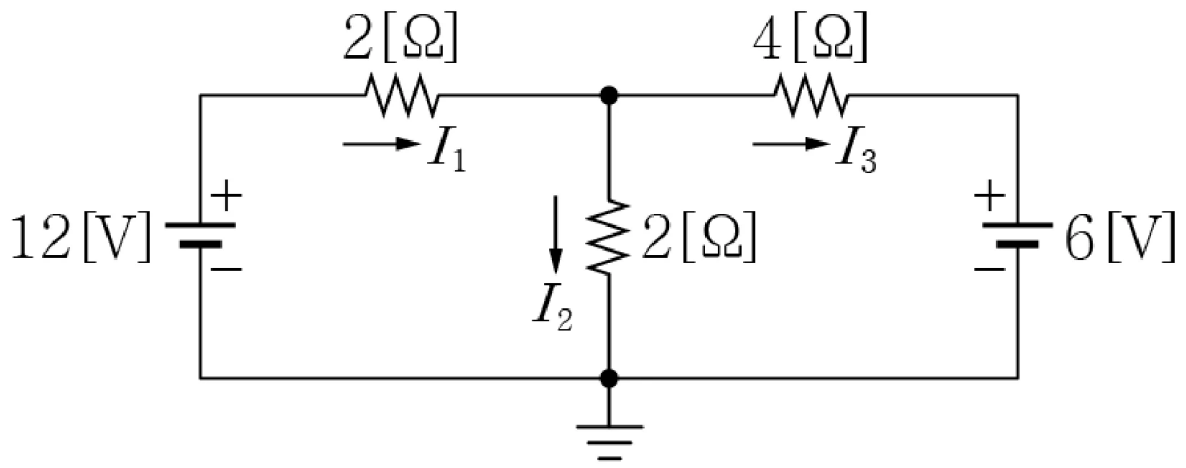
최대 전력 조건: 부하를 제외한 선형 저항 회로를 테브난 등가회로로 바꾸면, 부하에서 바라본 회로를 등가전압 V_{th}와 직렬 등가저항 R_{th}로 나타낼 수 있다. 부하의 소비 전력은 $P_L = \frac{V_{\text{th}}^2 R_L}{(R_{\text{th}} + R_L)^2}$이며, 최대 전력 전달 조건은 $R_L = R_{\text{th}}$이다.

테브난 등가저항 계산: 부하저항을 떼어 내고, 독립 전압원인 12 V 전압원을 **단락**한다. 그러면 위쪽의 6 Ω 저항과 가운데 세로 방향의 6 Ω 저항이 부하의 두 단자 사이에 나란히 연결된다. 따라서 두 저항은 직렬이 아니라 **병렬**이며, $R_{\text{th}} = \frac{6 \cdot 6}{6+6} = 3\Omega$이다.

부하저항 결정: 최대 전력 전달 조건에 따라 $R_L = R_{\text{th}} = 3\Omega$이다. 이는 ①의 3 Ω에 해당한다.

NoteBase

문 3. 다음 주어진 회로에서 각 저항에 흐르는 전류 I_1[A], I_2[A], I_3[A] 값으로 옳은 것은?



① I_1=3[A], I_2=3[A], I_3=0[A]
② I_1=3[A], I_2=2[A], I_3=1[A]
③ I_1=3[A], I_2=1[A], I_3=2[A]
④ I_1=3[A], I_2=0[A], I_3=3[A]

정답 1번

간단한 해설

가운데 접점의 전위가 6 V이므로 오른쪽 4 Ω 저항의 **양단 전압은 0 V**이고, $I_3 = 0$A이다. 왼쪽과 가운데 2 Ω 저항에는 각각 6 V가 걸려 $I_1 = I_2 = 3$A가 흐른다.

NoteBase

계산 과정

전위 설정: 아래 접지선을 0 V, 가운데 위쪽 접점의 전위를 V로 둔다. 두 전원 모두 위쪽이 +극이므로 왼쪽 위 접점은 12 V, 오른쪽 위 접점은 6 V이다. 각 저항의 전류는 **그림에 표시된 화살표 방향의 전위차**를 저항값으로 나누어 구한다.

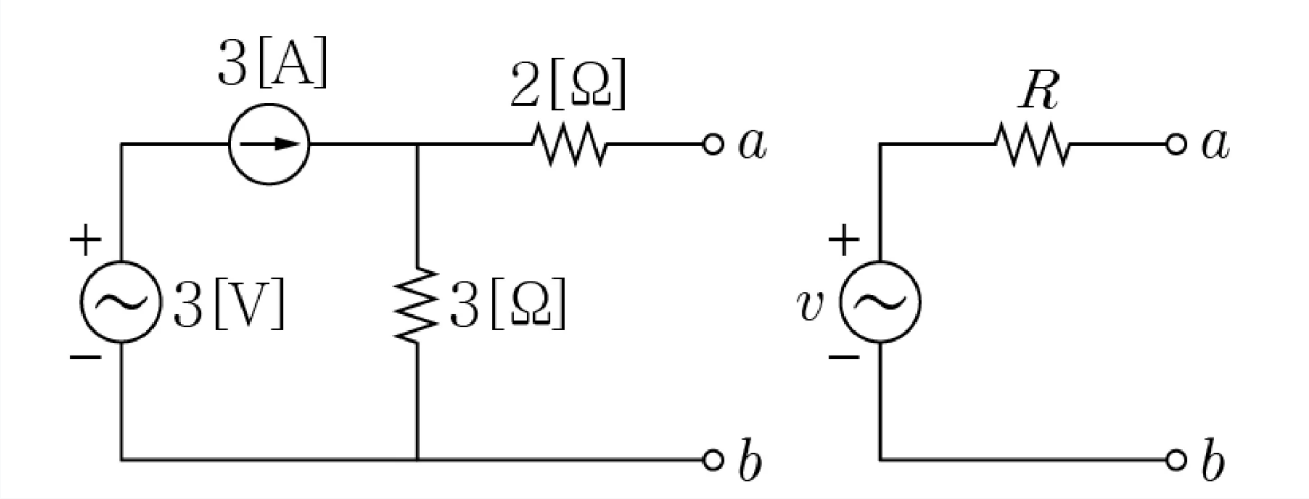
접점의 전류 관계: 가운데 접점에는 I_1이 들어오고 I_2, I_3가 나가므로 키르히호프 전류 법칙에 따라 $I_1 = I_2 + I_3$이다. 옴의 법칙을 대입하면 $\frac{12-V}{2} = \frac{V}{2} + \frac{V-6}{4}$이다. 전위를 V 단위로 넣으면 각 항은 A 단위의 전류를 나타낸다.

접점 전위 계산: 식의 양변에 4를 곱하면 $2(12-V) = 2V + (V-6)$이다. 이를 정리하면 $24 - 2V = 3V - 6$, $5V = 30$이므로 가운데 접점의 전위는 6 V이다.

각 전류 계산: $I_1 = \frac{12-6}{2} = 3\text{A}$, $I_2 = \frac{6-0}{2} = 3\text{A}$이다. 오른쪽 4 Ω 저항은 **양 끝의 전위가 모두 6 V**이므로 $I_3 = \frac{6-6}{4} = 0\text{A}$이다. 따라서 왼쪽에서 들어온 3 A가 모두 가운데 저항을 통해 접지 쪽으로 흐르며, 이 전류값은 ①과 일치한다.

NoteBase

문 4. 아래 왼쪽 그림의 회로에 대하여 테브난(Thevenin) 정리, 노턴(Norton)의 정리, 중첩의 원리를 이용하여 오른쪽 그림과 같은 테브난 등가회로를 구하고자 한다. v[V]와 R[Ω]의 값은 얼마인가?



① v=6[V], R=3[Ω]

② v=9[V], R=3[Ω]

③ v=6[V], R=5[Ω]

④ v=9[V], R=5[Ω]

정답 4번

간단한 해설

출력 단자를 개방하면 2 Ω에는 전류가 흐르지 않고, 3 A가 모두 3 Ω으로 흘러 **개방전압은 9 V**가 된다. 독립 전압원을 단락하고 독립 전류원을 개방하면 2 Ω과 3 Ω이 직렬로 남으므로 **등가저항은 5 Ω**이다.

NoteBase

계산 과정

테브난 등가회로의 전압 v는 단자 a–b의 개방전압이며, 저항 R은 독립 전원을 비활성화한 뒤 a–b에서 회로 안쪽을 바라본 저항이다. b를 기준으로 a의 전압을 구한다.

개방전압 v: a–b에 부하가 연결되지 않았으므로 **2 Ω 저항의 전류와 전압강하는 모두 0**이다. 따라서 a의 전압은 2 Ω과 3 Ω이 만나는 위쪽 접점의 전압과 같다. 중첩의 원리로 3 V 전압원만 작용시킬 때는 3 A 전류원을 개방하므로 왼쪽 가지가 끊어져 출력전압 기여분은 0 V이다. 3 A 전류원만 작용시킬 때는 3 V 전압원을 단락한다. 전류원의 화살표 방향으로 위쪽 접점에 들어온 3 A는 모두 3 Ω을 거쳐 b로 흐르므로, 위쪽 접점이 b보다 $3 \times 3 = 9$ V 높다. 두 기여분을 더하면 $v = 0 + 9 = 9$ V이다.

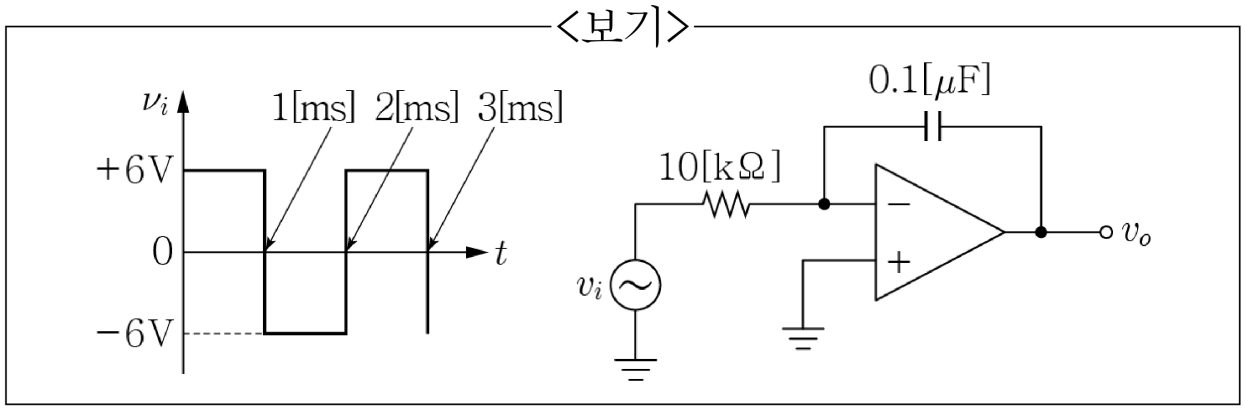
등가저항 R: **이상적인 독립 전압원은 단락하고 독립 전류원은 개방**한다. 전류원이 있던 왼쪽 가지는 끊어지고, a에서 b로 이어지는 경로에는 2 Ω과 3 Ω만 직렬로 남는다. 따라서 $R = 2 + 3 = 5$ Ω이다.

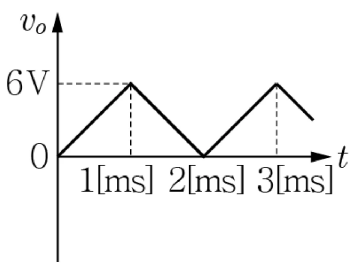
구한 값은 $v = 9$ V, $R = 5$ Ω이며, ④의 값과 일치한다.

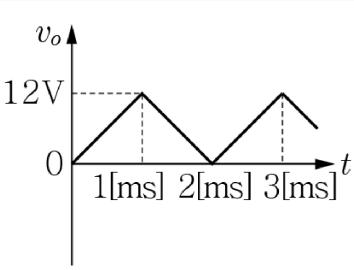
NoteBase

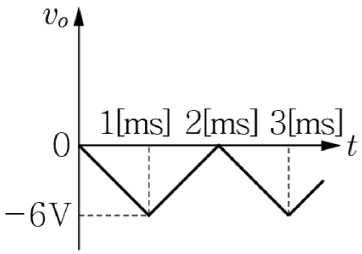
문 5. <보기>의 연산 증폭기 회로에서 구형파 전압(V_i)이 인가될 때, 출력 전압(V_o)의 파형을 옳게 그림으로 나타낸 것은? (단, 콘덴서의 초기전압은 0이며, 연산 증폭기는 이상적이고 입력신호의 동작주파수 범위에서 선형 동작을 한다고 가정한다.)

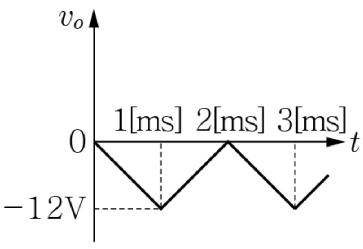
<보기>



① 

② 

③ 

④ 

NoteBase

정답 3번

간단한 해설

이 회로는 **반전 적분기**이므로 입력이 +6 V일 때 출력은 직선적으로 감소하고, −6 V일 때 증가한다. RC가 1 ms이므로 초기 출력 0 V에서 1 ms 후 −6 V가 되고, 다음 1 ms 동안 다시 0 V로 돌아온다.

계산 과정

회로에서 입력 쪽에는 저항 R, 출력과 반전 입력 사이에는 콘덴서 C가 연결되어 있어 **반전 적분기**로 동작한다. 이상적인 연산 증폭기가 음의 되먹임을 받으며 선형 동작하므로, 반전 입력은 비반전 입력과 같은 0 V인 가상접지가 된다. 콘덴서의 초기전압이 0이므로 초기 출력도 0 V이다.

연산 증폭기 입력으로 전류가 흐르지 않으므로 저항을 지난 전류는 콘덴서로 흐른다. 이에 따라 출력의 기울기는 $\frac{dv_o}{dt} = -\frac{v_i}{RC}$이다. 즉, **출력의 기울기는 입력전압과 반대 부호**이며, 입력이 일정한 구간에서는 출력이 직선으로 변한다. 주어진 값으로 시정수를 구하면 RC = 10 kΩ × 0.1 μF = 1 ms이다.

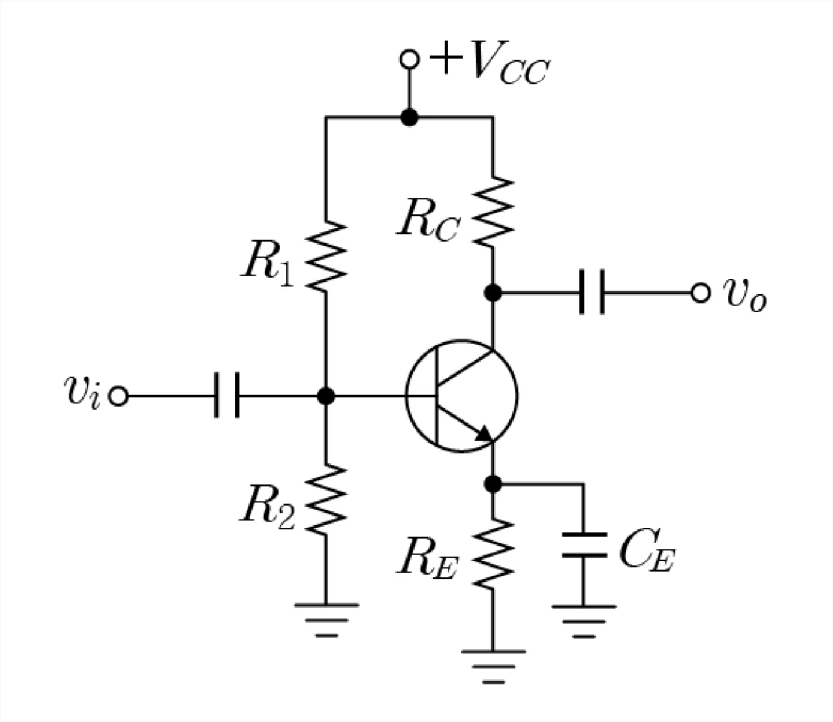
0~1 ms: 입력이 +6 V이므로 출력의 기울기는 $\frac{dv_o}{dt} = -6\text{V/ms}$이다. 1 ms 동안 출력이 6 V 감소하므로 0 V에서 −6 V까지 내려간다.

1~2 ms: 입력이 −6 V로 바뀌면 출력의 기울기는 $\frac{dv_o}{dt} = +6\text{V/ms}$가 된다. 출력은 −6 V에서 0 V까지 올라간다. **입력이 바뀌는 순간에도 콘덴서 전압은 연속**이므로 출력이 갑자기 뛰는 것이 아니라 기울기의 방향이 바뀐다.

2~3 ms: 입력이 다시 +6 V가 되어 출력은 0 V에서 −6 V까지 내려가며, 3 ms 이후에는 입력이 −6 V로 바뀌어 다시 올라간다. 따라서 출력은 0 V와 −6 V 사이를 오가는 삼각파로, ③의 그림에 해당한다. ①·②는 처음에 출력이 증가하는 방향이 맞지 않고, ④는 최솟값이 −12 V여서 주어진 RC와 맞지 않는다.

NoteBase

문 6. 다음의 BJT 증폭기 회로에 대한 설명 중 옳지 않은 것은?



① 에미터 저항 R_E는 증폭기의 동작점을 안정화 한다.

② 바이패스 콘덴서 C_E를 제거하면 증폭기의 전압이득이 증가한다.

③ 바이패스 콘덴서 C_E를 제거하면 증폭기의 입력 임피던스가 증가한다.

④ 증폭기의 입력 (v_i)과 출력 (v_o)은 서로 역위상이다.

정답 2번

간단한 해설

바이패스 콘덴서 C_E를 제거하면 에미터 저항에 의한 **교류 부귀환이 커져 전압이득의 크기가 감소**한다. 에미터 전압이 입력과 함께 변하면서 베이스-에미터 사이의 신호 전압 변화를 줄이기 때문이다.

NoteBase

선지별 해설

그림은 베이스로 신호를 입력하고 컬렉터에서 출력을 얻는 공통 에미터 증폭기이다. 트랜지스터가 활성 영역에서 작은 신호를 증폭하며, 결합 콘덴서와 바이패스 콘덴서의 리액턴스를 충분히 작게 볼 수 있는 중간 주파수 대역을 기준으로 판단한다.

① O: 에미터 전류가 증가하려 하면 R_E의 전압 강하가 커져 에미터 전압이 상승한다. 이는 베이스-에미터 전압을 낮춰 전류 증가를 억제한다. 이 **직류 부귀환**이 온도나 소자 특성 변화에 따른 동작점의 변동을 줄인다. C_E는 직류에 대해 개방되므로 이 안정화 작용을 없애지 않는다.

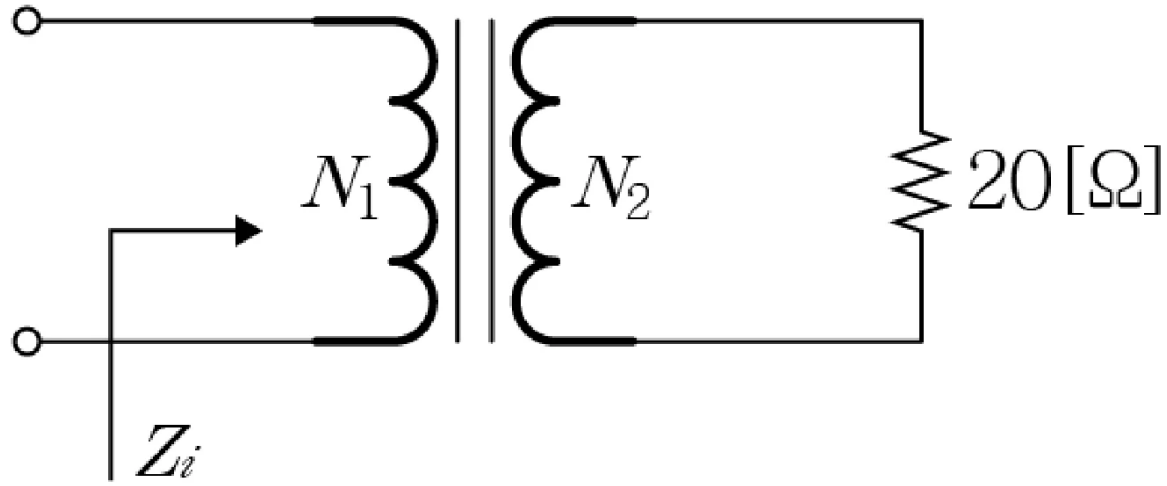
② X: C_E가 연결되어 있으면 교류 신호가 R_E를 우회하여 에미터 전압의 신호 변화가 작아진다. 이를 제거하면 에미터 전압도 베이스 전압과 같은 방향으로 변하여 베이스-에미터 신호 전압의 변화가 줄어든다. 그만큼 컬렉터 전류와 출력 전압의 변화도 작아지므로, '전압이득이 증가한다'는 **'전압이득의 크기가 감소한다'**로 고쳐야 한다.

③ O: C_E를 제거하면 같은 베이스 입력 전압 변화에 대한 베이스-에미터 전압 변화와 베이스 전류 변화가 작아진다. 따라서 **베이스에서 바라본 입력저항이 증가**한다. 증폭기 전체의 입력저항은 이 저항과 바이어스 저항 R_1, R_2의 병렬 조합이므로, 이들 저항이 그대로인 조건에서 전체 입력 임피던스도 증가한다.

④ O: 입력 전압이 증가하면 컬렉터 전류가 증가하여 R_C의 전압 강하가 커진다. 그러면 컬렉터 전압, 즉 출력 전압은 감소한다. 따라서 중간 주파수 대역에서 입력과 출력은 **약 180°의 위상차**를 갖는 역위상 관계이다.

NoteBase

문 7. 다음 그림은 권선 수 비가 10 : 1($N_1 : N_2$)인 변압기 2차 측에 20[Ω]의 부하를 연결한 모습을 나타낸 것이다. 변압기 1차 측에서 바라본 임피던스(Z_i)로 옳은 것은? (단, 변압기는 이상적 변압기로 가정한다.)



① 2[Ω]

② 20[Ω]

③ 200[Ω]

④ 2,000[Ω]

정답 4번

간단한 해설

이상적 변압기의 1차 측에서 본 임피던스는 2차 부하에 **권선 수 비의 제곱**을 곱한 값이다. 권선 수 비가 10 : 1이므로 20 Ω의 부하는 1차 측에서 100배인 2,000 Ω으로 보인다.

계산 과정

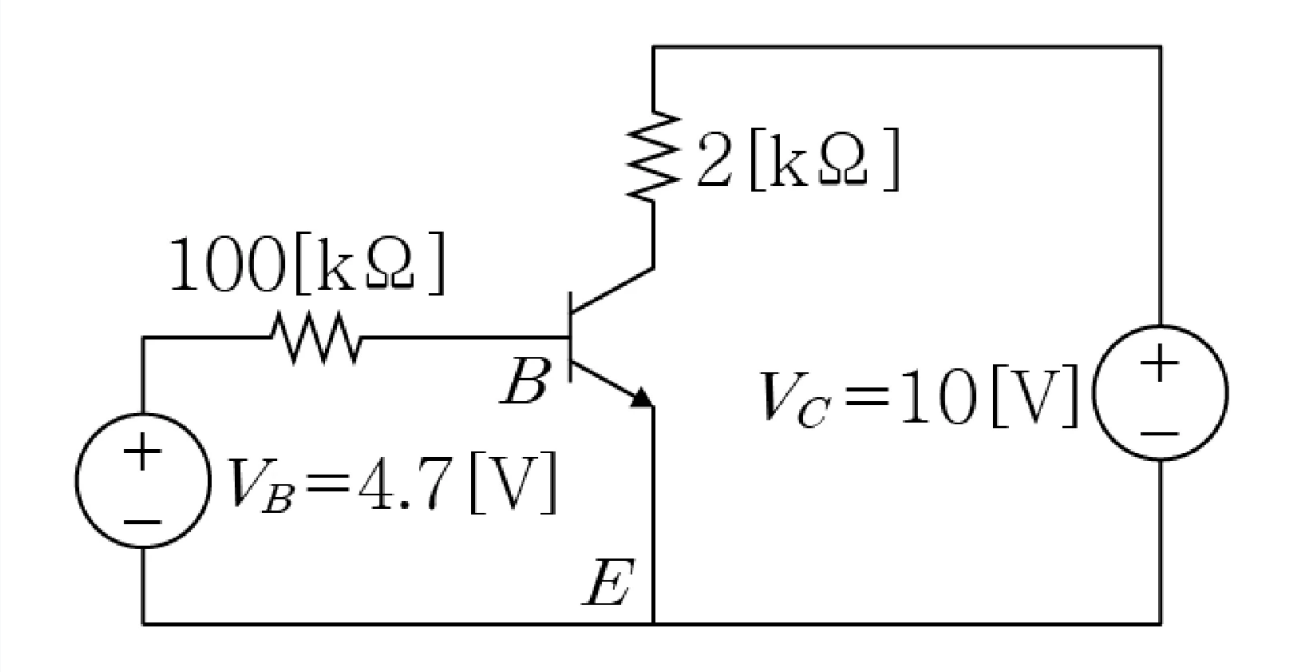
그림의 오른쪽 2차 측에는 20 Ω의 저항 부하가 연결되어 있다. 부하 임피던스를 Z_L, 권선 수 비를 a라 두면 $Z_L = 20\Omega$, $a = \frac{N_1}{N_2} = 10$이다. 구하려는 Z_i는 왼쪽 1차 단자에서 바라본 입력 임피던스이다.

이상적 변압기에서는 전압비가 권선 수 비와 같고, 손실이 없어 전류비는 그 역수이다. 각 측 전압과 전류의 실효값을 V_1, V_2, I_1, I_2라 하면 $V_1 = aV_2$, $I_1 = \frac{I_2}{a}$이다. 따라서 1차 전압은 2차 전압의 10배이고 1차 전류는 2차 전류의 1/10이므로, **전압을 전류로 나눈 임피던스는 100배**가 된다.

이를 식으로 쓰면 $Z_i = \frac{V_1}{I_1} = a^2 Z_L$이다. 값을 대입하면 $Z_i = 10^2 \cdot 20 = 2{,}000\Omega$이므로 ④의 2,000 Ω에 해당한다.

NoteBase

문 8. 다음과 같은 회로에서 에미터 전류 I_E는? (단, 전류이득 $\beta = 100$이고 실리콘 트랜지스터이며, $V_{BE} = 0.7[V]$이다.)



① 0.04 [mA]

② 4.0 [mA]

③ 4.04 [mA]

④ 4.4 [mA]

정답 3번

간단한 해설

에미터 전류는 **컬렉터 전류와 베이스 전류의 합**이다. 베이스 전류가 0.04 mA이고 컬렉터 전류가 그 100배인 4.0 mA이므로, 에미터 전류는 4.04 mA이다.

NoteBase

계산 과정

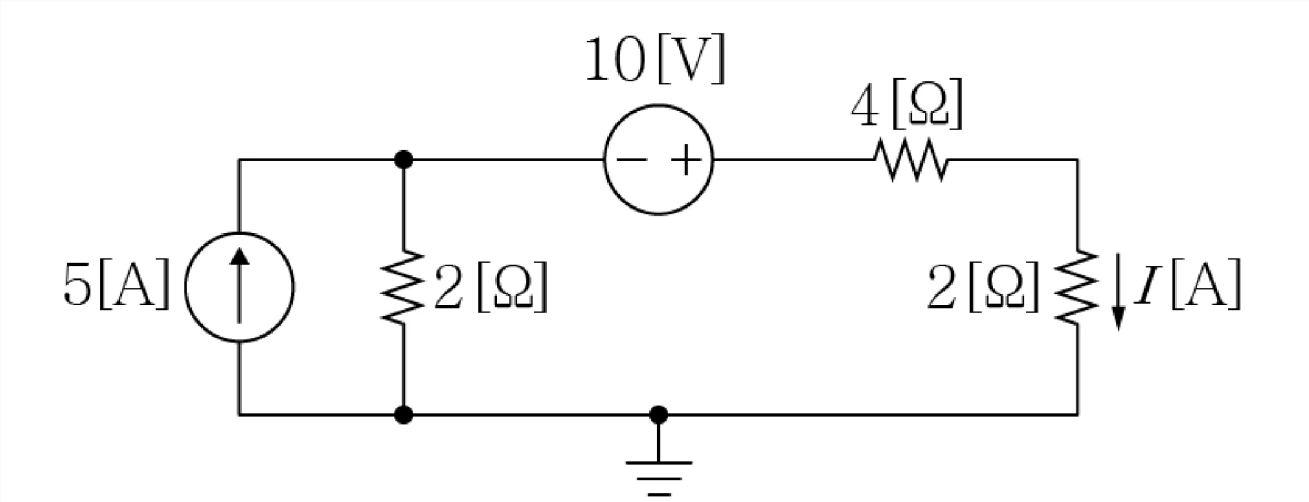
베이스 전류: 에미터를 기준 전위 0 V로 잡으면, 주어진 베이스–에미터 전압에 따라 베이스 단자 전압은 0.7 V이다. 왼쪽 4.7 V 전원에 연결된 100 kΩ 저항에는 **4.7 − 0.7 = 4.0 V**가 걸린다. 이 저항을 흐르는 전류가 베이스 전류이므로, 옴의 법칙으로 $I_B = \frac{4.0\text{V}}{100\text{k}\Omega} = 0.04\text{mA}$이다.

컬렉터 전류와 동작 영역: 트랜지스터가 활성 영역에서 동작하면 전류이득의 정의에 따라 $I_C = \beta I_B$이다. 따라서 $I_C = 100 \cdot 0.04 = 4.0\text{mA}$이다. 이때 2 kΩ 저항의 전압 강하는 4.0 mA × 2 kΩ = 8.0 V이므로, 컬렉터 단자 전압은 10 − 8.0 = 2.0 V이다. 컬렉터 전압이 베이스 전압 0.7 V보다 높아 컬렉터–베이스 접합이 역바이어스되므로, **활성 영역이라는 가정이 성립**한다.

에미터 전류: NPN 트랜지스터로 들어오는 베이스 전류와 컬렉터 전류는 합쳐져 에미터로 나간다. 따라서 전류의 합 관계 $I_E = I_C + I_B$를 적용하면 $I_E = 4.0 + 0.04 = 4.04\text{mA}$이다. 구한 값은 ③의 4.04 mA에 해당한다.

NoteBase

문 9. 다음의 독립 전압원과 독립 전류원으로 주어진 회로에서 2[Ω]의 저항에 흐르는 전류(*I*)는?



① 1.67[A]

② 2.50[A]

③ 3.33[A]

④ 5.00[A]

정답 2번

간단한 해설

오른쪽 가지의 4 Ω과 2 Ω에는 같은 전류가 흐른다. 왼쪽 위 접점의 전압은 5 V이고 전압원이 오른쪽으로 10 V를 높이므로, 두 저항에 걸리는 전압은 **15 V**, 전류는 **2.50 A**이다.

NoteBase

계산 과정

1. 접점 전압 설정: 아래쪽 접지선을 0 V로 잡고, 전류원·왼쪽 2 Ω 저항·전압원이 만나는 왼쪽 위 접점의 전압을 V로 둔다. 10 V 전압원은 왼쪽이 −, 오른쪽이 +이므로 **전압원 오른쪽의 전압이 10 V 더 높다**. 따라서 그 지점의 전압은 $V + 10$이다.

2. 가지 전류 표현: 오른쪽의 4 Ω과 2 Ω 사이에는 분기점이 없으므로 두 저항에는 같은 전류 I가 흐르고, 합성저항은 4 + 2 = 6 Ω이다. 옴의 법칙에 따라 아래 방향 전류는 $I = \frac{V+10}{6}$이다. 왼쪽 2 Ω 저항으로 내려가는 전류는 $\frac{V}{2}$이다. 전압을 V 단위, 저항을 Ω 단위로 대입하면 전류 단위는 A이다.

3. 전류 법칙 적용: 전류원은 왼쪽 위 접점으로 5 A를 공급한다. **들어오는 전류의 합과 나가는 전류의 합이 같다**는 키르히호프 전류 법칙을 적용하면 $\frac{V}{2} + \frac{V+10}{6} = 5$이다. 양변에 6을 곱하면 $3V + V + 10 = 30$이고, 이를 풀면 $V = 5$ V이다. 이는 왼쪽 2 Ω 저항에 걸리는 전압이다.

4. 전류 계산: 오른쪽 두 저항에는 접지에 대해 5 + 10 = 15 V가 걸린다. 따라서 $I = \frac{5+10}{6} = 2.50$ A이다. 양수이므로 실제 전류는 그림의 화살표와 같은 아래 방향이며, 계산값은 ②의 2.50 A와 일치한다.

NoteBase

문 10. 접합 트랜지스터에서 α와 β의 관계는? (단, $\alpha = \frac{\Delta I_C}{\Delta I_E}$, $\beta = \frac{\Delta I_C}{\Delta I_B}$)

① $\beta = \frac{1-\alpha}{\alpha}$
② $\beta = \frac{\alpha}{1-\alpha}$
③ $\beta = \frac{1+\alpha}{\alpha}$
④ $\beta = \frac{\alpha}{1+\alpha}$

정답 2번

간단한 해설

이미터 전류의 변화량은 **컬렉터와 베이스 전류 변화량의 합**이다. 따라서 베이스 전류 변화량은 $(1-\alpha)\Delta I_E$이며, 이를 전류 이득의 정의에 대입하면 $\beta = \frac{\alpha}{1-\alpha}$가 된다.

계산 과정

전류 변화량 관계: I_E, I_C, I_B는 각각 이미터, 컬렉터, 베이스 전류이고, Δ는 각 전류의 변화량을 나타낸다. 접합 트랜지스터에서는 이미터 전류가 컬렉터 전류와 베이스 전류의 합이므로, 변화량에도 **같은 전류 보존 관계**가 적용되어 $\Delta I_E = \Delta I_C + \Delta I_B$가 성립한다.

베이스 전류 변화량: 주어진 $\alpha = \frac{\Delta I_C}{\Delta I_E}$에서 $\Delta I_C = \alpha \Delta I_E$이다. 이를 전류 보존 관계에 대입하면 $\Delta I_B = \Delta I_E - \alpha \Delta I_E$이므로 $\Delta I_B = (1-\alpha)\Delta I_E$이다. 즉, **이미터 전류 변화량에서 컬렉터 전류 변화량을 뺀 나머지**가 베이스 전류 변화량이다.

전류 이득 관계: $\beta = \frac{\Delta I_C}{\Delta I_B}$에 위의 두 변화량을 대입하면 $\beta = \frac{\alpha \Delta I_E}{(1-\alpha)\Delta I_E}$이다. 분자와 분모의 공통 인자 ΔI_E를 약분하면 $\beta = \frac{\alpha}{1-\alpha}$로 정리되며, 이는 ②의 식과 일치한다. 두 전류 변화량의 비이므로 α와 β는 모두 무차원이다.

NoteBase

문 11. PN접합에서 순방향으로 전압을 걸어줄 때 나타나는 현상으로 옳은 것은?

① 다수의 캐리어가 서로 다른 쪽에 주입된다.

② P형 쪽의 전자만이 N형 쪽으로 주입된다.

③ P형 쪽의 정공만이 N형 쪽으로 주입된다.

④ 전류가 거의 흐르지 않는다.

정답 1번

간단한 해설

순방향 전압은 PN접합의 **전위 장벽을 낮춰** 캐리어가 접합을 넘어가기 쉽게 한다. 이에 따라 N형의 전자는 P형으로, P형의 정공은 N형으로 주입되어 전류가 흐른다.

선지별 해설

순방향 바이어스는 P형에 양극을, N형에 음극을 연결하는 것이다. 외부 전압이 접합 내부의 전위 장벽을 낮추고 공핍층의 폭을 줄이므로, 각 영역의 다수 캐리어가 반대쪽 영역으로 넘어가기 쉬워진다. N형의 다수 캐리어는 전자이고, P형의 다수 캐리어는 정공이다.

① O: **N형의 전자는 P형으로, P형의 정공은 N형으로** 주입된다. 각 영역에서 다수 캐리어였던 전자와 정공은 반대쪽 영역에 들어가면 소수 캐리어가 된다.

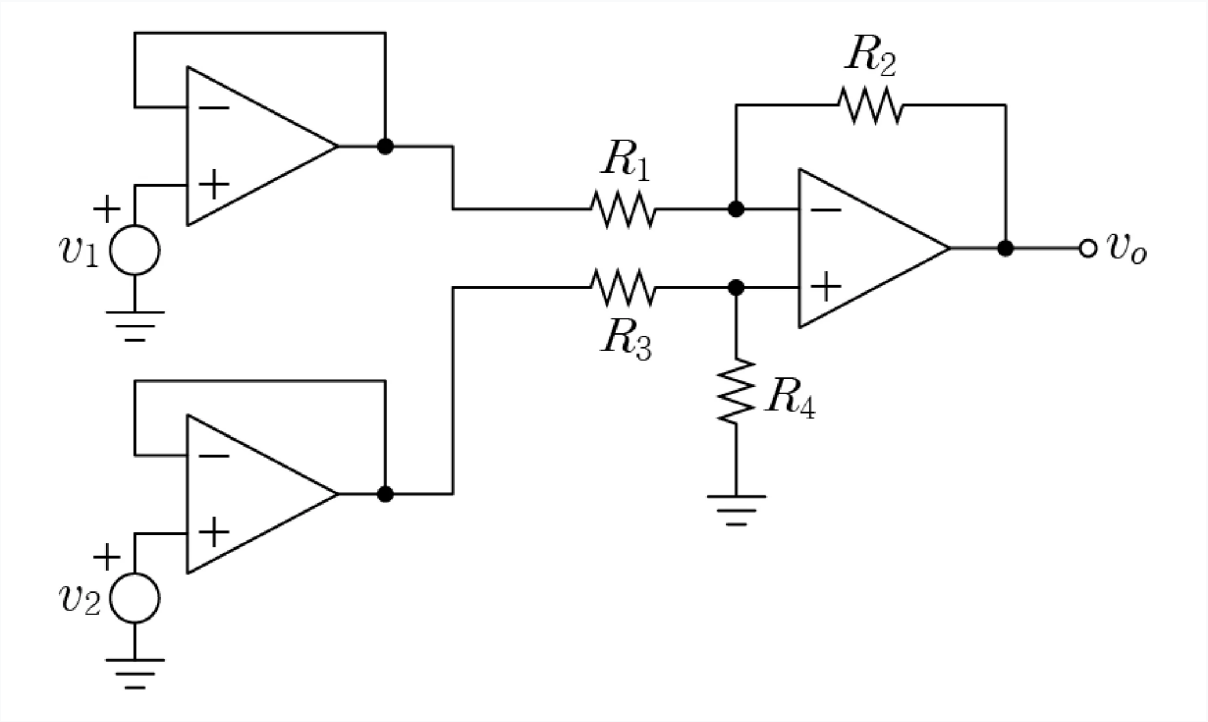
② X: 순방향에서 주된 전자 주입 방향은 P형에서 N형이 아니라 **N형에서 P형**이다. 또한 전자뿐 아니라 P형의 정공도 N형으로 주입된다.

③ X: P형의 정공이 N형으로 주입되는 것은 맞지만, **정공만 주입되는 것은 아니다**. N형의 전자도 P형으로 주입되므로 전자와 정공이 모두 전류에 기여한다.

④ X: 순방향 전압은 전위 장벽을 낮춰 캐리어의 주입을 촉진한다. 따라서 전류가 거의 흐르지 않는 것이 아니라, **순방향 전압이 증가할수록 전류가 크게 증가**한다.

NoteBase

문 13. $R_1 = R_2 = 1[\mathrm{k\Omega}],\ R_3 = R_4 = 2[\mathrm{k\Omega}]$**일 때, 아래 회로의 관계식은?**



① $V_o = V_1 - 2V_2$

② $V_o = V_2 - V_1$

③ $V_o = 2V_2 - V_1$

④ $V_o = 2(V_2 - V_1)$

정답 2번

간단한 해설

앞단의 전압 팔로어는 두 입력 전압을 그대로 전달한다. 뒤 연산증폭기의 비반전 입력에는 V_2의 절반이 걸리고, 저항비를 적용하면 출력은 두 입력의 **전압 차**인 $V_o = V_2 - V_1$이 된다.

NoteBase

계산 과정

전압 팔로어: 연산증폭기를 이상적으로 보고, 음의 되먹임에 의해 포화되지 않은 선형 영역에서 동작한다고 가정한다. 이때 **입력 단자 전류는 0**이고 두 입력 단자의 전압은 같다. 왼쪽 두 회로는 출력을 반전 입력에 직접 연결한 전압 팔로어이므로 위쪽 출력은 V_1, 아래쪽 출력은 V_2이다.

비반전 입력 전압: 오른쪽 연산증폭기의 비반전 입력 전압을 V_+라 하자. 입력 단자로 전류가 흐르지 않으므로 R_3와 R_4는 V_2를 분압한다. 따라서 $V_+ = \frac{R_4}{R_3+R_4}V_2$이고, 두 저항이 각각 2 kΩ이므로 $V_+ = \frac{2}{2+2}V_2 = \frac{V_2}{2}$이다. 이는 전체 입력 전압 중 접지와 연결된 아래쪽 저항에 걸리는 전압이다.

반전 입력 노드의 전류 관계: 오른쪽 연산증폭기에도 음의 되먹임이 걸려 있으므로 반전 입력 전압은 $V_- = V_+ = \frac{V_2}{2}$이다. 반전 입력 단자로 전류가 흐르지 않아 **입력 저항을 통과한 전류가 되먹임 저항으로 흐른다**. 따라서 $\frac{V_1 - V_-}{R_1} = \frac{V_- - V_o}{R_2}$이다. $R_1 = R_2 = 1\text{k}\Omega$이므로 $V_1 - V_- = V_- - V_o$, 즉 $V_o = 2V_- - V_1$을 얻는다.

출력 관계식: 반전 입력 전압을 대입하면 $V_o = 2 \cdot \frac{V_2}{2} - V_1 = V_2 - V_1$이다. 따라서 출력은 V_2에서 V_1을 뺀 전압이며, ②의 관계식과 일치한다.

NoteBase

문 14. 이상적인 연산증폭기의 특성이 아닌 것은?

① 전압 이득이 무한대

② 대역폭이 무한대

③ 출력저항이 무한대

④ 오프셋이 0

정답 3번

간단한 해설

이상적인 연산증폭기의 출력저항은 **0 Ω**이다. 부하 전류가 달라져도 내부 출력저항에 의한 전압 강하가 발생하지 않는다.

선지별 해설

① O: 이상적인 연산증폭기의 **개방루프 전압 이득**은 무한대이다. 이는 외부 부귀환을 걸기 전 두 입력 단자의 전압차를 증폭하는 이득이며, 부귀환 회로 전체의 전압 이득이 항상 무한대라는 뜻은 아니다.

② O: 이상적인 연산증폭기의 대역폭은 무한대이다. 즉, **주파수가 높아져도 이득이 감소하지 않는다**고 가정하여 증폭 가능한 주파수 범위에 제한을 두지 않는다.

③ X: 이상적인 연산증폭기의 출력저항은 **무한대가 아니라 0 Ω**이다. 출력저항이 0이면 부하로 전류가 흘러도 내부 출력저항에서 전압이 떨어지지 않으므로, 부하 전류 변화 때문에 출력전압이 변하지 않는다.

④ O: 이상적인 연산증폭기의 **입력 오프셋 전압은 0**이다. 입력 오프셋 전압은 출력을 0으로 만들기 위해 두 입력 단자 사이에 가해야 하는 미소 직류 전압으로, 이상적인 경우에는 내부 불균형에 따른 이러한 보정이 필요하지 않다.

NoteBase

문 15. <보기>의 부울 함수를 간소화한 결과로 옳은 것은?

<보기>

$F = \overline{A}C + \overline{A}B + A\overline{B}C + BC$

① $F = C + \overline{A}BC$

② $F = C + \overline{A}B$

③ $F = C + B$

④ $F = C + \overline{A}$

정답 2번

간단한 해설

C가 곱해진 세 항을 묶으면 괄호 안의 논리합이 **항상 1**이 된다. 따라서 이 세 항은 C로 합쳐지고, 나머지 항을 더한 $F = C + \overline{A}B$로 간소화된다.

계산 과정

부울 변수 A, B, C는 0 또는 1의 값을 갖는다. 식에서 +는 OR, 변수의 곱은 AND, 윗줄은 NOT을 뜻한다. 따라서 일반 산술이 아니라 부울 대수의 법칙으로 간소화한다.

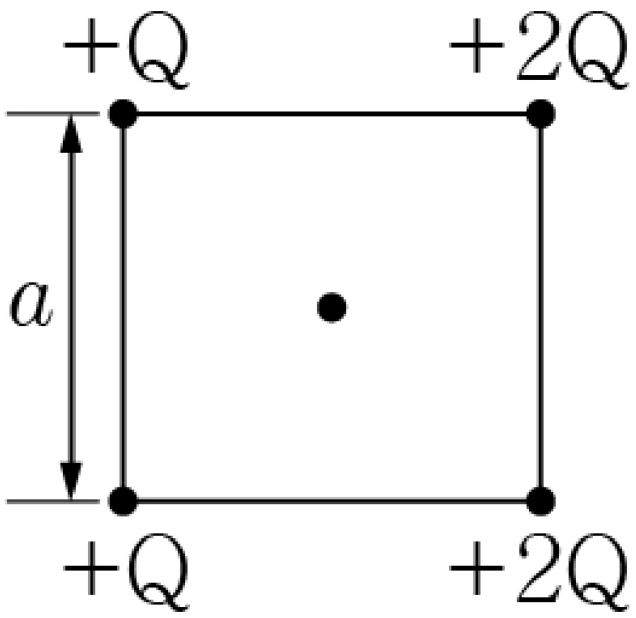
1. C가 공통으로 곱해진 항을 묶는다. $\overline{A}C$, $A\overline{B}C$, BC를 모으면 $F = C(\overline{A} + A\overline{B} + B) + \overline{A}B$이다.

2. 괄호 안을 간소화한다. 부울 대수의 분배법칙에 따라 $\overline{A} + A\overline{B} = (\overline{A} + A)(\overline{A} + \overline{B})$이다. 여기서 **변수와 그 부정의 논리합은 1**이므로 $\overline{A} + A = 1$이고, 이 부분은 $\overline{A} + \overline{B}$가 된다. 따라서 괄호 전체는 $\overline{A} + \overline{B} + B = \overline{A} + 1 = 1$이다.

3. 괄호의 값 1을 대입하면 $F = C \cdot 1 + \overline{A}B = C + \overline{A}B$이다. 즉, C가 1이거나 A가 0이면서 B가 1일 때 출력이 1이 된다. 간소화한 식은 ②의 식과 일치한다.

NoteBase

문 16. 한 변의 길이가 a [m]인 정사각형의 꼭짓점에 다음과 같이 $+Q$ [C] 또는 $+2Q$ [C]의 전하량을 가지는 전하를 놓을 때 정사각형의 중심에서의 전계 [V/m]의 세기는?



① 0
② $\frac{Q}{4\pi\varepsilon_0 a^2}$
③ $\frac{Q}{2\pi\varepsilon_0 a^2}$
④ $\frac{Q}{\sqrt{2}\pi\varepsilon_0 a^2}$

정답 4번

간단한 해설

네 꼭짓점에 공통으로 있는 $+Q$의 전계는 서로 상쇄되므로, 오른쪽 두 꼭짓점의 추가 전하 $+Q$만 고려하면 된다. 이 두 전계의 수직 성분은 상쇄되고 **왼쪽 수평 성분은 더해져**, 중심 전계의 세기는 $\frac{Q}{\sqrt{2}\pi\varepsilon_0 a^2}$ V/m이다.

NoteBase

계산 과정

1. 중심까지의 거리와 전계: 중심에서 각 꼭짓점까지의 거리는 대각선 길이의 절반이므로 $r = \frac{a}{\sqrt{2}}$ m이다. 진공의 유전율을 ε_0라 하면, 점전하 $+Q$가 중심에 만드는 전계의 크기는 $E_Q = \frac{Q}{4\pi\varepsilon_0 r^2} = \frac{Q}{2\pi\varepsilon_0 a^2}$ V/m이다. 양전하의 전계는 전하에서 멀어지는 방향이므로 각 꼭짓점에서 중심을 향한다.

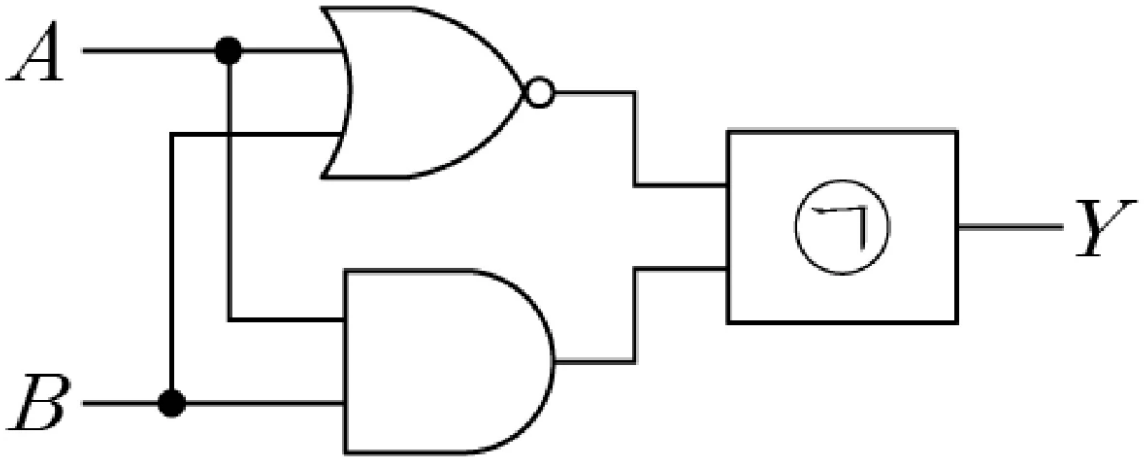
2. 대칭인 전계의 상쇄: 오른쪽 위·아래의 $+2Q$를 각각 $+Q$와 $+Q$로 나누어 생각한다. 그러면 네 꼭짓점에 공통으로 놓인 $+Q$는 대각선으로 마주 보는 전하끼리 중심에서 크기가 같고 방향이 반대인 전계를 만들어 상쇄된다. 중첩 원리에 따라 **오른쪽 두 꼭짓점에 남는 추가 전하** $+Q$의 전계만 합하면 된다.

3. 남은 전계의 벡터 합: 오른쪽 위의 추가 전하는 중심에서 왼쪽 아래 방향으로, 오른쪽 아래의 추가 전하는 왼쪽 위 방향으로 각각 크기 E_Q인 전계를 만든다. 두 전계는 수평선과 각각 45°를 이루므로 **수직 성분은 상쇄되고 수평 성분은 같은 방향으로 더해진다**. 따라서 합성 전계의 크기는 $E = 2E_Q \cos 45^\circ = \sqrt{2}E_Q$이다.

4. 크기와 방향: E_Q를 대입하면 $E = \frac{\sqrt{2}Q}{2\pi\varepsilon_0 a^2} = \frac{Q}{\sqrt{2}\pi\varepsilon_0 a^2}$ V/m이며, 방향은 왼쪽이다. 이 크기는 ④의 식과 일치한다.

NoteBase

문 17. 다음의 회로가 XNOR (exclusive NOR) 로 동작하기 위해 ㉠ 안에 하나의 논리 게이트(logic gate) 소자만 들어갈 경우, 해당 논리 게이트 소자로 옳은 것은?



① AND

② NAND

③ OR

④ NOR

정답 3번

간단한 해설

위쪽 NOR 게이트는 A와 B가 모두 0일 때, 아래쪽 AND 게이트는 둘 다 1일 때 1을 출력한다. 이 두 신호를 **OR로 결합**하면 두 입력이 같을 때만 출력이 1이 되어 XNOR로 동작한다.

NoteBase

빈칸별 해설

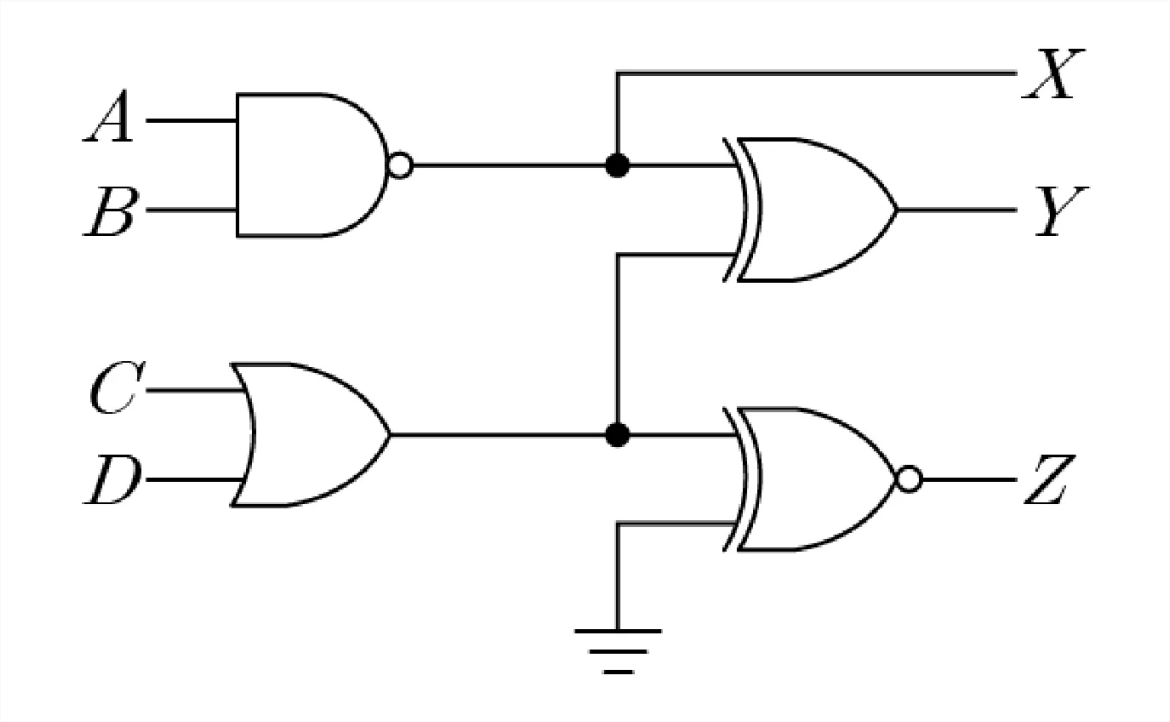
XNOR는 **두 입력이 같으면 1, 다르면 0**을 출력하는 논리 연산이다. 따라서 A와 B가 모두 0인 경우와 모두 1인 경우를 하나의 출력으로 묶어야 한다.

그림의 위쪽 게이트는 OR 기호의 출력에 반전을 뜻하는 작은 원이 붙은 NOR이다. 그 출력은 $\overline{A+B}=\overline{A}\cdot\overline{B}$ 이므로 A와 B가 모두 0일 때만 1이다. 아래쪽은 AND 게이트로, 출력 $A\cdot B$는 A와 B가 모두 1일 때만 1이다. 여기서 +는 논리합, 곱은 논리곱, 윗줄은 논리 부정을 뜻한다.

㉠: 두 중간 출력 중 **하나라도 1이면 최종 출력이 1**이 되어야 하므로 OR 게이트가 필요하다. 이때 $Y=\overline{A+B}+A\cdot B$가 되어 입력이 (0, 0) 또는 (1, 1)일 때 1, (0, 1) 또는 (1, 0)일 때 0을 출력한다. 따라서 ㉠에 들어갈 소자는 ③ OR이다.

NoteBase

문 18. 다음 논리회로에서 A=0, B=1, C=1, D=0일 때, 출력 X, Y의 논리 상태로 옳은 것은?



① X=1, Y=0, Z=0

② X=0, Y=1, Z=0

③ X=0, Y=0, Z=1

④ X=1, Y=1, Z=0

정답 1번

간단한 해설

NAND와 OR의 출력이 모두 1이므로, **두 입력이 같을 때 0을 내는 XOR**의 출력 Y는 0이다. X는 NAND 출력인 1이고, Z는 입력 1과 0을 받는 XNOR의 출력이므로 0이다.

NoteBase

계산 과정

X: 왼쪽 위 게이트는 AND 기호의 출력에 반전을 나타내는 작은 원이 붙은 NAND이다. AND는 두 입력이 모두 1일 때만 1이므로, A=0, B=1에서 AND 결과는 0이고 이를 반전하면 1이다. 따라서 $X = \overline{A \cdot B} = \overline{0 \cdot 1} = 1$이다. X는 이 출력선에서 **그대로 분기**하므로 논리값이 바뀌지 않는다.

C, D의 OR 출력: 왼쪽 아래 게이트는 OR이며, **입력 중 하나라도 1이면** 출력이 1이다. C=1, D=0이므로 이 게이트의 출력은 1이다. 이 신호는 오른쪽 위와 아래 게이트에 각각 전달된다.

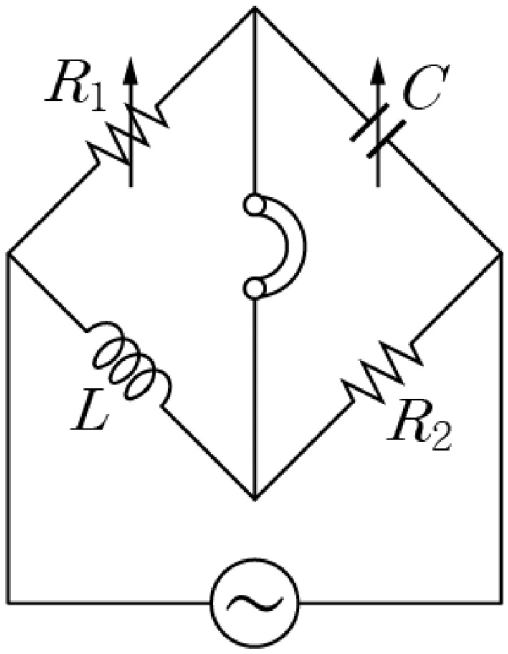
Y: 오른쪽 위 게이트는 OR 기호의 입력 쪽에 곡선이 하나 더 있는 XOR이다. XOR는 **두 입력이 다를 때만 1**을 출력한다. NAND 출력 1과 OR 출력 1을 받으므로 두 입력이 같아 Y=0이다.

Z: 오른쪽 아래 게이트는 XOR 기호의 출력에 반전 원이 붙은 XNOR이다. XNOR는 **두 입력이 같을 때만 1**을 출력한다. 위쪽 입력은 OR 출력인 1이고, 아래쪽 입력은 접지에 연결되어 논리값 0이다. 두 입력이 다르므로 Z=0이다.

따라서 X=1, Y=0, Z=0이며, ①의 조합과 일치한다.

NoteBase

문 19. 그림과 같은 교류 브리지(bridge)의 평형조건은?



① $\frac{R_2}{R_1} = \frac{L}{C}$
② $R_1 L = \frac{R_2}{C}$
③ $R_1 C = \frac{L}{R_2}$
④ $R_1 R_2 = CL$

정답 3번

간단한 해설

교류 브리지는 **검출기 양단의 전위가 같을 때** 평형을 이룬다. 그림의 마주 보는 가지에 평형조건을 적용하면 $R_1 R_2 = \frac{L}{C}$이므로 $R_1 C = \frac{L}{R_2}$가 된다.

NoteBase

계산 과정

평형의 의미: 전원은 그림의 왼쪽과 오른쪽 꼭짓점 사이에, 검출기는 위쪽과 아래쪽 꼭짓점 사이에 연결되어 있다. 평형에서는 검출기에 전류가 흐르지 않으므로 **위쪽과 아래쪽 꼭짓점의 전위가 같다**. 따라서 위쪽의 저항–커패시터 경로와 아래쪽의 인덕터–저항 경로에 전압 분배를 적용할 수 있다.

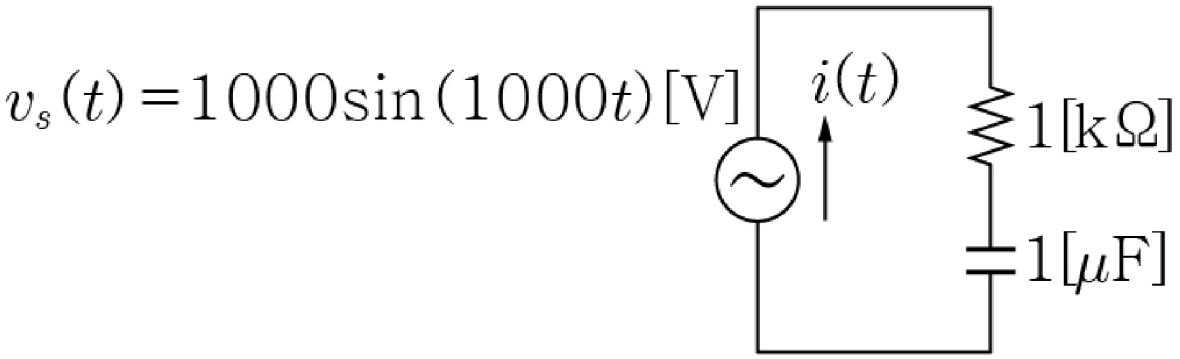
각 가지의 임피던스: 그림에 표시된 저항·인덕터·커패시터를 이상적인 소자로 다룬다. 각주파수를 $\omega > 0$, 허수단위를 j라 하면 인덕터는 $Z_L = j\omega L$, 커패시터는 $Z_C = \frac{1}{j\omega C}$이다. 저항의 임피던스는 각각 R_1, R_2이다.

전압 분배로 평형식 세우기: 오른쪽 꼭짓점을 기준으로 보면 위쪽 꼭짓점의 전압은 커패시터 양단 전압이고, 아래쪽 꼭짓점의 전압은 R_2 양단 전압이다. 같은 전원전압에 대한 두 전압의 비가 같아야 하므로 $\frac{Z_C}{R_1 + Z_C} = \frac{R_2}{Z_L + R_2}$이다. 양변을 교차 곱하고 공통항을 소거하면 $R_1 R_2 = Z_L Z_C$를 얻는다. 즉 **마주 보는 두 가지의 임피던스 곱이 같다**.

평형조건 정리: $Z_L Z_C = (j\omega L) \cdot \frac{1}{j\omega C} = \frac{L}{C}$이므로 $R_1 R_2 = \frac{L}{C}$이다. 양변에 C를 곱하고 R_2로 나누면 $R_1 C = \frac{L}{R_2}$가 되어 ③의 식과 일치한다.

NoteBase

문 20. 다음 회로에서 교류 전압원 $v_s(t) = 1000\sin(1000t)$ [V]가 인가될 때 흐르는 전류 $i(t)$를 구한 것으로 옳은 것은?



① $\sqrt{2}\sin(1000t - 45^\circ)$ [A]
② $\frac{1000}{\sqrt{2}}\sin(1000t + 45^\circ)$ [A]
③ $\frac{1000}{\sqrt{2}}\sin(1000t - 45^\circ)$ [A]
④ $\frac{1}{\sqrt{2}}\sin(1000t + 45^\circ)$ [A]

정답 4번

간단한 해설

저항과 용량성 리액턴스가 모두 1000 Ω이므로 전류는 전압보다 **45° 앞선다**. 임피던스의 크기가 $1000\sqrt{2}$ Ω이므로 전류의 최댓값은 $\frac{1}{\sqrt{2}}$ A이다.

NoteBase

계산 과정

1. 회로 조건: 그림은 저항 1 kΩ과 커패시터 1 μF가 직렬로 연결된 회로이다. 단위를 바꾸면 R = 1000 Ω, $C = 10^{-6}$ F이다. 전압식에서 각주파수는 ω = 1000 rad/s이며, 1000 V는 **실효값이 아니라 최댓값**이다. 정현파 정상상태에서 그림의 화살표 방향으로 흐르는 전류를 구한다.

2. 용량성 리액턴스: 커패시터의 임피던스는 $Z_C = \frac{1}{j\omega C}$이며, j는 허수단위이다. 따라서 용량성 리액턴스의 크기는 $X_C = \frac{1}{\omega C}$이다. 수치를 대입하면 $X_C = \frac{1}{1000 \cdot 10^{-6}} = 1000\ \Omega$이다. 이 값은 주어진 각주파수에서 커패시터가 전류의 흐름을 방해하는 정도를 나타낸다.

3. 전체 임피던스: 직렬 회로에서는 각 소자의 임피던스를 더하므로 $Z = R - jX_C = 1000 - j1000\ \Omega$이다. 저항 성분과 리액턴스 성분은 위상이 서로 90° 달라 **크기를 단순히 더하지 않는다**. 전체 크기는 $|Z| = \sqrt{R^2 + X_C^2} = 1000\sqrt{2}\ \Omega$이다. 실수부와 허수부의 절댓값이 같고 허수부가 음수이므로 임피던스의 위상은 −45°이다.

4. 전류의 최댓값: 정현파 정상상태에서는 전압의 최댓값을 임피던스의 크기로 나누어 전류의 최댓값을 구한다. 따라서 $I_m = \frac{1000}{1000\sqrt{2}} = \frac{1}{\sqrt{2}}$ A이다. 전압과 전류를 모두 최댓값 기준으로 계산하므로 별도의 실효값 변환은 필요하지 않다.

5. 전류의 위상과 시간식: 전류 페이저는 전압 페이저를 임피던스로 나눈 값이므로, 전류의 위상은 전압의 위상에서 임피던스의 위상을 뺀 값이다. 주어진 사인파 전압을 기준으로 하면 0° − (−45°) = +45°이므로 전류는 전압보다 **45° 앞선다**. 따라서 $i(t) = \frac{1}{\sqrt{2}}\sin(1000t + 45^\circ)$ [A]이며, 이는 ④의 식과 일치한다.

NoteBase