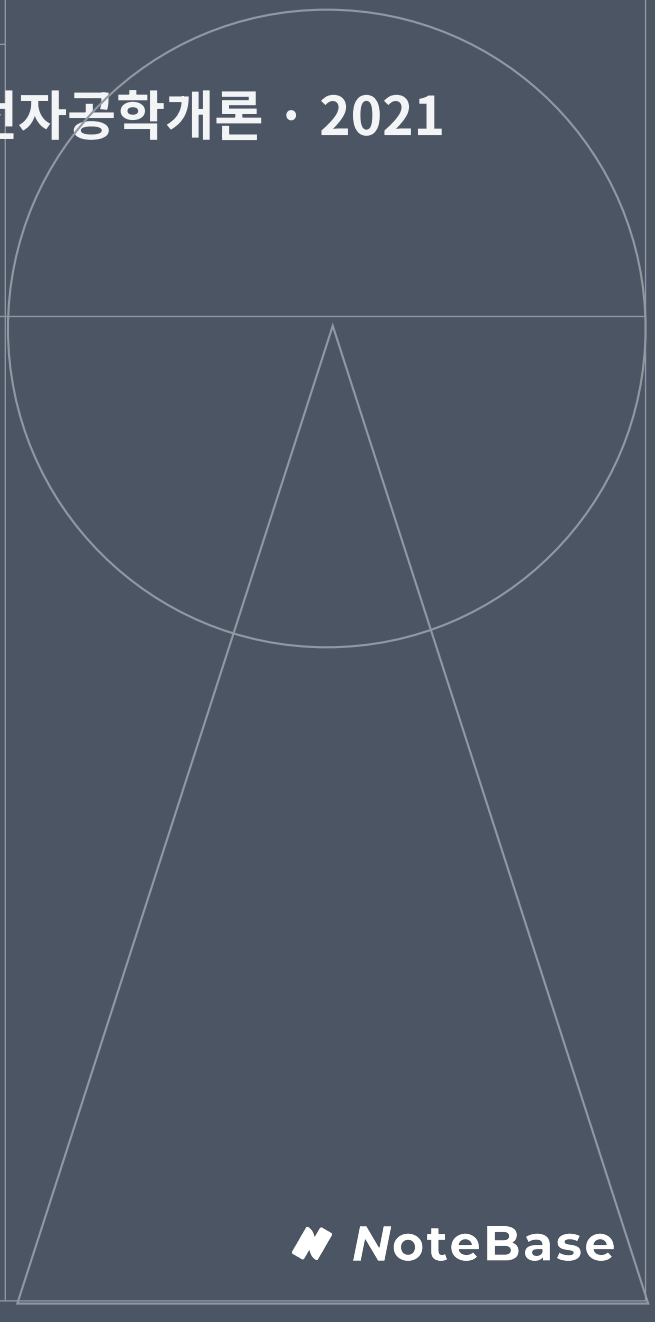
기출OX 해설집

공무원/서울시/9급 경력 · 전자공학개론 · 2021



NoteBase

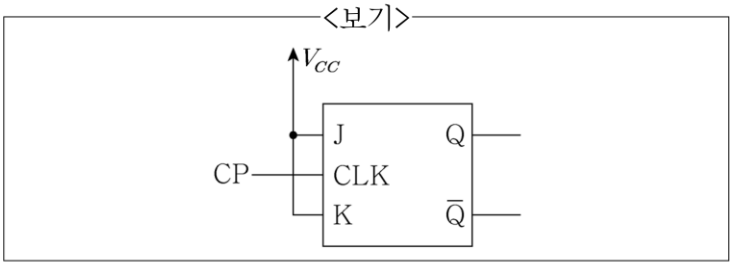
기출OX 해설집

공무원/서울시/9급 경력 · 전자공학개론 · 2021

공무원/서울시/9급 경력 · 전자공학개론 · 2021

1. <보기>의 JK 플립플롭에서 클록펄스(CP)의 주파수가 10[kHz]라고 할 때, Q에서 출력되는 신호의 주파수의 값[kHz]은? (단, V_{CC}=+5[V], 클록펄스의 0=0[V], 1=+5[V]라고 가정한다.)

<보기>



① 1 ② 2 ③ 5 ④ 10

정답 3번

출제 포인트

이 문제는 $J = K = 1$인 JK 플립플롭의 토글 동작을 이용하여 출력 Q의 주파수를 구하는 문제이다.

조건 정리

주어진 값: 클록펄스의 주파수는 $f_{CP} = 10kHz$이다.
회로 조건: J와 K가 모두 V_{CC}에 연결되어 있으므로 $J = K = 1$이다.
구해야 할 값: 출력 Q의 주파수 f_Q이다.

사용할 공식

$f_Q = \frac{f_{CP}}{2}$
$J = K = 1$인 JK 플립플롭은 유효 클록펄스가 들어올 때마다 출력 상태가 반전된다. 따라서 Q가 한 주기를 완성하려면 클록펄스 두 번이 필요하므로 출력 주파수는 클록 주파수의 절반이 된다.

NoteBase

계산 과정

1. $J = K = 1$이므로 JK 플립플롭은 클록마다 토글한다.
2. 출력 한 주기에는 클록펄스 두 번이 필요하다.
3. $f_Q = \frac{10kHz}{2} = 5kHz$

따라서 출력 Q의 주파수는 $5kHz$이다.

선지 판단

① X — $1kHz$는 계산 결과와 다르다. 틀린 값 $1kHz$는 올바르게는 $5kHz$이다.
② X — $2kHz$는 계산 결과와 다르다. 틀린 값 $2kHz$는 올바르게는 $5kHz$이다.
③ O — $10kHz$를 2분주하면 $5kHz$이므로 계산 결과와 일치한다.
④ X — $10kHz$는 입력 클록의 주파수를 그대로 고른 값이다. JK 플립플롭이 클록마다 토글하므로 출력 주파수는 올바르게는 $5kHz$이다.

오답 포인트

④의 $10kHz$처럼 입력 클록 주파수를 출력 주파수로 그대로 보는 것이 핵심 함정이다. 출력은 클록 한 번마다 반전되지만, 상승과 하강을 모두 거쳐 원래 상태로 돌아와야 한 주기가 완성되므로 클록 두 번당 출력 한 주기가 된다.

다시 나오면 이렇게 판단

먼저 JK 입력을 확인한다. $J = K = 1$이면 토글 모드이므로 출력 주파수는 입력 클록 주파수의 절반으로 판단한다.

암기 포인트

JK 플립플롭에서 $J = K = 1$이면 토글하고, 토글 플립플롭은 클록을 2분주한다: $f_Q = f_{CP}/2$.

NoteBase

2. <보기>의 회로에 대한 설명으로 가장 옳지 않은 것은?

<보기>

직류 전원 회로의 일종으로 맥류를 일정한 전압의 직류로 만드는 회로

① 고역 통과 필터를 사용한다.
② 커패시터나 인덕터를 필요로 한다.
③ 맥류는 교류와 직류 성분이 섞여 있다.
④ 출력 직류 전원에 리플 잡음이 남아있다.

정답 1번

출제 포인트

이 문제는 교류를 맥류로 바꾸는 정류와 맥류의 리플을 줄이는 평활의 역할을 구분하는 문제이다.

핵심 개념

정류 회로는 교류를 한 방향으로만 흐르는 맥류로 변환하고, 평활 회로는 맥류에 포함된 교류 성분인 리플을 줄여 일정한 직류에 가깝게 만든다. 평활 회로는 직류 성분은 통과시키고 리플 성분은 억제해야 하므로 저역 통과 필터의 성격을 가지며, 커패시터나 인덕터를 이용한다.

선지별 해설

① X — '고역 통과 필터'라는 표현이 틀렸다. 평활 회로는 직류 및 저주파 성분을 통과시키고 리플에 해당하는 교류 성분을 줄이는 저역 통과 필터를 사용한다.
② O — 커패시터는 충전과 방전을 통해 출력 전압의 변동을 줄이고, 인덕터는 전류의 급격한 변화를 억제하므로 평활 회로에 사용된다.
③ O — 정류 직후의 맥류는 평균값에 해당하는 직류 성분과 주기적으로 변하는 교류 성분이 함께 포함된 파형이다.
④ O — 실제 평활 회로의 출력에는 제거되지 않은 작은 교류 성분인 리플 잡음이 남을 수 있다.

오답 포인트

①의 '고역 통과'가 함정이다. 리플을 통과시키는 것이 아니라 제거해야 하므로 고주파 쪽을 억제하는 저역 통과 특성이 필요하다. 또한 정류했다고 즉시 완전히 일정한 직류가 되는 것은 아니며, 정류 직후에는 맥류가 되고 평활 후에도 일부 리플이 남을 수 있다.

다시 나오면 이렇게 판단

정류는 교류의 방향을 한쪽으로 바꾸는 과정이고, 평활은 그 결과인 맥류의 출렁임을 줄이는 과정으로 구분한다. 필터 종류를 물으면 직류는 살리고 리플은 줄여야 한다는 기준으로 저역 통과 필터를 선택한다.

NoteBase

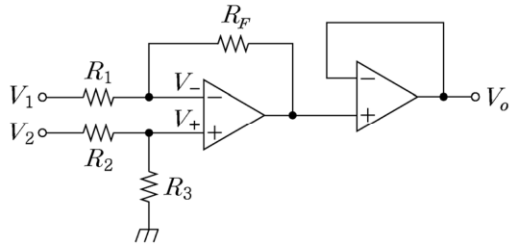
암기 포인트

정류는 교류를 맥류로, 평활은 맥류를 직류에 가깝게 만든다. 평활 필터는 저역 통과, 남은 교류 성분은 리플이다.

NoteBase

3. <보기>의 V_1=5[V], V_2=10[V], R_1=R_2=R_3=R_F=10[kΩ]일 때, 출력전압 V_o의 값[V]은? (단, 연산증폭기는 이상적인 연산증폭기이다.)

<보기>



① −5 ② 5 ③ −10 ④ 10

정답 2번

출제 포인트

이 문제는 이상적 연산증폭기의 입력 전류가 0이고 두 입력 단자의 전압이 같다는 성질을 이용하여 출력전압 V_o를 구하는 문제이다.

조건 정리

주어진 값: $V_1 = 5V, V_2 = 10V, R_1 = R_2 = R_3 = R_F = 10k\Omega$이다.
구해야 할 값: 두 번째 연산증폭기의 출력전압 V_o이다.
주의할 조건: 이상적 연산증폭기이므로 입력 전류는 0이고, 음의 되먹임이 걸린 첫 번째 연산증폭기에서 $V_- = V_+$이다. 두 번째 연산증폭기는 출력이 반전 입력에 직접 연결된 전압 팔로어이다.

사용할 공식

비반전 입력 전압은 분압 법칙으로
$V_+ = V_2\frac{R_3}{R_2+R_3}$
이다. 첫 번째 연산증폭기의 반전 입력 노드에는 입력 전류가 흐르지 않으므로 키르히호프 전류 법칙을 적용하면
$\frac{V_1-V_-}{R_1}+\frac{V_x-V_-}{R_F}=0$
이다. 여기서 V_x는 첫 번째 연산증폭기의 출력이다. 이 공식들은 비반전 입력의 저항 분압과 반전 입력 노드의 전류 평형을 각각 나타낸다.

NoteBase

계산 과정

1. 비반전 입력 전압을 구하면
$V_+ = 10V \times \frac{10k\Omega}{10k\Omega + 10k\Omega} = 5V$
이다.
2. 가상 단락에 의해 $V_- = V_+ = 5V$이다. 따라서 $V_1 = V_- = 5V$이므로 R_1을 흐르는 전류는 0이다.
3. 반전 입력 노드의 전류 합이 0이어야 하므로 R_F를 흐르는 전류도 0이다. 따라서 $V_x = V_- = 5V$이다.
4. 두 번째 연산증폭기는 전압 팔로어이므로 $V_o = V_x = 5V$이다.

선지 판단

① X — $-5V$는 계산 결과 $5V$와 부호가 다르다. 첫 번째 단은 비반전 입력의 기준 전압까지 함께 고려해야 하므로 출력을 단순히 반전시켜서는 안 된다. 올바른 값은 $5V$이다.
② O — 분압으로 $V_+ = 5V$가 되고, 가상 단락과 전류 평형에 따라 첫 번째 단의 출력도 $5V$이다. 전압 팔로어를 거친 최종 출력은 $5V$이다.
③ X — $-10V$는 $V_2 = 10V$를 그대로 반전한 값이지만, V_2는 R_2와 R_3에서 먼저 분압되어 $V_+ = 5V$를 만든다. 올바른 값은 $5V$이다.
④ X — $10V$는 입력 V_2를 그대로 출력으로 본 값이지만, 비반전 입력에는 분압된 $5V$가 걸린다. 올바른 값은 $5V$이다.
계산 결과 $V_o = 5V$이므로 정답은 2번이다.

오답 포인트

첫 번째 연산증폭기를 일반적인 반전증폭기로만 보고 비반전 입력을 접지된 것으로 착각하기 쉽다. 이 회로에서는 V_2가 R_2와 R_3로 분압되어 $V_+ = 5V$를 만들며, 두 번째 단은 부호를 바꾸는 반전기가 아니라 이 전압을 그대로 전달하는 전압 팔로어이다.

다시 나오면 이렇게 판단

먼저 비반전 입력의 기준 전압을 분압으로 구하고, 가상 단락으로 반전 입력 전압을 정한 뒤, 반전 입력 노드에 키르히호프 전류 법칙을 적용한다. 마지막 단이 전압 팔로어이면 입력과 출력이 같은지도 확인한다.

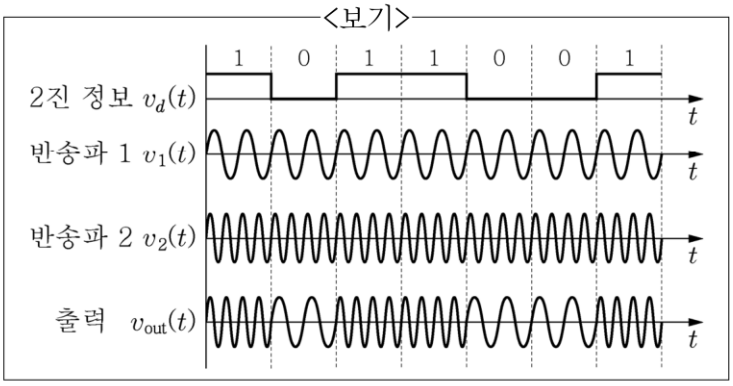
암기 포인트

이상적 연산증폭기의 음의 되먹임에서는 $V_- = V_+$, 입력 전류는 0이며, 전압 팔로어의 출력은 입력과 같다.

NoteBase

4. <보기>와 가장 일치하는 변조 방식은?

<보기>



① 펄스 위치 변조(PPM)
② 펄스 진폭 변조(PAM)
③ 진폭 편이 변조(ASK)
④ 주파수 편이 변조(FSK)

정답 4번

출제 포인트

이 문제는 2진 정보에 따라 출력 반송파의 주파수가 두 값 사이에서 바뀌는 파형을 보고 변조 방식을 판별하는 문제이다. 도식에서 비트 1일 때는 높은 주파수의 반송파 2가, 비트 0일 때는 낮은 주파수의 반송파 1이 출력되며 진폭은 일정하다.

NoteBase

선지별 해설

① X
펄스 위치 변조(PPM)는 정보에 따라 펄스가 나타나는 시간적 위치가 달라지는 방식이다. 도식의 출력은 펄스 위치가 이동하는 것이 아니라 정현파의 주파수가 전환된다. 틀린 표현인 '펄스 위치 변조(PPM)'는 '주파수 편이 변조(FSK)'로 고쳐야 한다.

② X
펄스 진폭 변조(PAM)는 정보에 따라 각 펄스의 진폭이 달라지는 방식이다. 도식에는 진폭이 다른 펄스열이 나타나지 않고 두 반송파 주파수 중 하나가 선택된다. 틀린 표현인 '펄스 진폭 변조(PAM)'는 '주파수 편이 변조(FSK)'로 고쳐야 한다.

③ X
진폭 편이 변조(ASK)는 디지털 정보에 따라 반송파의 진폭을 바꾸는 방식이다. 출력 파형의 진폭은 거의 일정하고 한 비트 구간에 들어가는 파동의 횟수, 즉 주파수가 달라진다. 틀린 표현인 '진폭 편이 변조(ASK)'는 '주파수 편이 변조(FSK)'로 고쳐야 한다.

④ O
주파수 편이 변조(FSK)는 디지털 정보 0과 1에 서로 다른 반송파 주파수를 대응시키는 방식이다. 도식에서 출력은 1 구간에 높은 주파수의 반송파 2를, 0 구간에 낮은 주파수의 반송파 1을 선택하므로 FSK와 일치한다.

오답 포인트

파형의 모양이 구간마다 달라진다는 사실만 보고 진폭 변조로 오인하기 쉽다. 이 도식에서는 파고의 높이가 아니라 같은 시간 구간 안의 진동 횟수가 바뀐다. 따라서 변하는 성분은 진폭이나 펄스 위치가 아니라 주파수이다.

다시 나오면 이렇게 판단

비트 구간별로 먼저 파고의 높이와 진동 횟수를 비교한다. 파고가 바뀌면 ASK, 진동 횟수가 바뀌면 FSK이며, 펄스의 시간적 위치가 바뀌면 PPM, 펄스 높이가 바뀌면 PAM으로 판단한다.

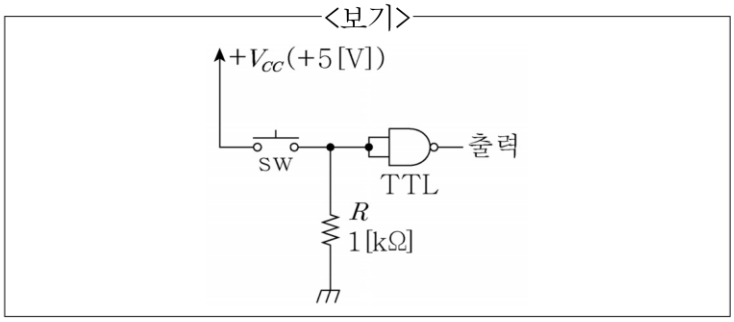
암기 포인트

FSK는 0과 1을 서로 다른 주파수로 표현한다.

NoteBase

5. <보기>의 회로에서 SW가 OFF, ON 상태일 때 출력의 상태는? (단, High=+5[V], Low=0[V], NAND게이트 IC의 전원 전압은 +5[V]이다.)

<보기>



	OFF	ON
①	L	L
②	L	H
③	H	L
④	H	H

정답 3번

출제 포인트

스위치 상태에 따른 NAND 게이트의 입력 전압을 판단하고, 두 입력이 하나로 묶인 NAND 게이트가 인버터처럼 동작한다는 점을 적용하는 문제이다. 두 입력을 모두 A라 하면 출력은 $Y = \overline{A \cdot A} = \overline{A}$이다.

선지별 해설

① X — SW가 OFF이면 스위치가 열리고 입력 노드는 $1k\Omega$ 저항을 통해 접지되어 L이 된다. NAND 출력은 그 반전인 H이므로, OFF일 때 L이라는 표현이 틀렸다. 올바른 출력 조합은 OFF에서 H, ON에서 L이다.
② X — SW가 OFF이면 입력 L에 따라 출력 H가 되고, SW가 ON이면 입력 H에 따라 출력 L이 된다. 제시된 OFF에서 L, ON에서 H는 두 상태를 모두 반대로 쓴 것이다. 올바른 출력 조합은 OFF에서 H, ON에서 L이다.
③ O — SW가 OFF이면 풀다운 저항으로 입력이 L이 되어 출력은 H가 된다. SW가 ON이면 입력이 $+5V$인 H가 되어 출력은 L이 된다. 따라서 OFF에서 H, ON에서 L이다.
④ X — SW가 OFF일 때 출력 H는 맞지만, SW가 ON이면 두 NAND 입력이 모두 H이므로 출력은 L이다. ON일 때 H라는 표현이 틀렸으며, 올바른 출력 조합은 OFF에서 H, ON에서 L이다.

오답 포인트

스위치의 ON/OFF 상태를 곧바로 출력의 H/L로 대응시키면 틀리기 쉽다. 먼저 입력 노드의 상태를 정한 뒤 NAND의 반전 동작을 적용해야 한다. 특히 OFF에서는 입력이 떠 있는 것이 아니라 풀다운 저항 때문에 L로 고정된다.

NoteBase

다시 나오면 이렇게 판단

스위치 상태별로 입력 노드의 전압을 먼저 구하고, NAND의 두 입력이 묶여 있으면 $Y = \overline{A}$인 인버터로 판단한다. 이 회로에서는 OFF → 입력 L → 출력 H, ON → 입력 H → 출력 L의 순서로 결정된다.

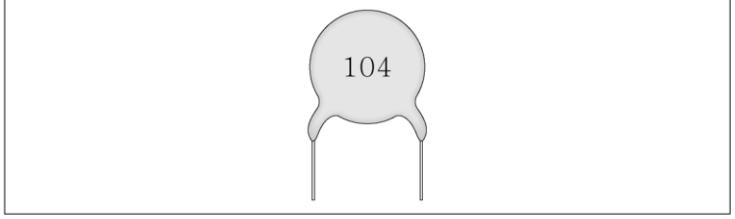
암기 포인트

NAND의 두 입력을 하나로 묶으면 NOT이 되고, 풀다운 저항은 열린 스위치의 입력을 L로 만든다.

NoteBase

6. <보기>의 세라믹 커패시터의 정전 용량의 값[μF]은?

<보기>



① 1 ② 0.1
③ 0.01 ④ 0.001

정답 2번

출제 포인트

세라믹 커패시터의 세 자리 용량 코드를 해석하고, 단위 변환을 통해 정전 용량을 구하는 문제이다.

조건 정리

주어진 표기: 104
구해야 할 값: 정전 용량을 μF 단위로 나타낸 값
주의할 조건: 앞의 두 자리 10은 유효숫자이고, 마지막 자리 4는 뒤에 붙는 0의 개수이며 기본 단위는 pF이다.

사용할 공식

세 자리 용량 코드가 ABC일 때 정전 용량은 다음과 같다.
$C = (10A + B) \times 10^{C} pF$
또한 $1\mu F = 10^{6} pF$이다. 이 공식은 104의 앞 두 자리와 마지막 자리의 승수를 분리하여 실제 용량으로 바꾸기 위해 사용한다.

계산 과정

1. 앞의 두 자리 10을 유효숫자로 읽는다.
2. 마지막 숫자 4에 따라 10^{4}을 곱한다.
$10 \times 10^{4} pF = 100{,}000 pF$
3. pF를 μF로 변환한다.
$100{,}000 pF = \frac{100{,}000}{10^{6}} \mu F = 0.1 \mu F$

NoteBase

선지 판단

① X — $1\mu F$가 아니라 $0.1\mu F$이다. 104를 $1{,}000{,}000pF$로 잘못 읽으면 실제값보다 10배 크게 판단하게 된다.
② O — 계산 결과가 $0.1\mu F$이므로 맞다.
③ X — $0.01\mu F$가 아니라 $0.1\mu F$이다. 이는 $100{,}000pF$를 μF로 바꿀 때 실제값보다 10배 작게 환산한 값이다.
④ X — $0.001\mu F$가 아니라 $0.1\mu F$이다. 이는 단위 환산에서 실제값보다 100배 작게 판단한 값이다.
따라서 계산 결과가 $0.1\mu F$이므로 정답은 2번이다.

오답 포인트

104를 숫자 104로 그대로 읽거나 마지막 숫자 4를 유효숫자로 처리하면 안 된다. 또한 $1\mu F = 10^6 pF$이므로 pF에서 μF로 바꿀 때는 10^6으로 나눈다.

다시 나오면 이렇게 판단

세 자리 용량 코드는 '앞 두 자리 유효숫자 → 마지막 자리만큼 0 추가 → 기본 단위 pF 확인 → 요구 단위로 변환'의 순서로 판단한다.

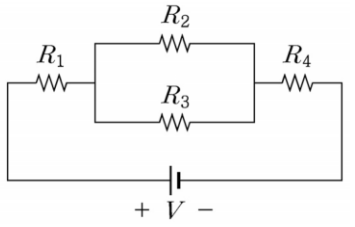
암기 포인트

104는 $10 \times 10^4 pF = 100nF = 0.1\mu F$이다.

NoteBase

7. <보기>의 회로에서 $R_1=2[\mathrm{k}\Omega]$, $R_2=3[\mathrm{k}\Omega]$, $R_3=R_4=6[\mathrm{k}\Omega]$, $V=30[\mathrm{V}]$이고 각 저항에 흐르는 전류를 I_1, I_2, I_3, I_4라 할 때, 각 전류의 값[mA]으로 옳지 않은 것은?

<보기>



	전류	값		전류	값
①	I_1	3	②	I_2	2
③	I_3	2	④	I_4	3

정답 3번

출제 포인트

직렬·병렬 혼합회로의 합성저항을 구한 뒤, 직렬 구간의 전류와 병렬 가지의 전류를 계산하는 문제이다.

조건 정리

주어진 값: $R_1 = 2k\Omega$, $R_2 = 3k\Omega$, $R_3 = R_4 = 6k\Omega$, $V = 30V$이다.
회로 구조: R_1과 R_4 사이에 R_2와 R_3가 병렬로 연결되어 있다.
구해야 할 값: 각 저항에 흐르는 전류 I_1, I_2, I_3, I_4이다.
단위 관계: $V/k\Omega = mA$이다.

사용할 공식

병렬 합성저항은 $R_{23} = \frac{R_2R_3}{R_2+R_3}$이고, 전체 합성저항은 $R_{eq} = R_1 + R_{23} + R_4$이다. 옴의 법칙 $I = V/R$로 전체 전류를 구하고, 병렬부의 전압을 각 가지 저항으로 나누어 가지 전류를 구한다. R_1과 R_4는 병렬부와 직렬이므로 두 저항에는 전체 전류가 그대로 흐른다.

계산 과정

1. 병렬 합성저항은 $R_{23} = \frac{3\times 6}{3+6} = 2k\Omega$이다.
2. 전체 합성저항은 $R_{eq} = 2 + 2 + 6 = 10k\Omega$이다.
3. 전체 전류는 $I = \frac{30V}{10k\Omega} = 3mA$이므로 $I_1 = I_4 = 3mA$이다.
4. 병렬부 전압은 $V_{23} = IR_{23} = (3mA)(2k\Omega) = 6V$이다.
5. 각 가지 전류는 $I_2 = \frac{6V}{3k\Omega} = 2mA$, $I_3 = \frac{6V}{6k\Omega} = 1mA$이다. 또한 $I_2 + I_3 = 3mA$이므로 전체 전류와도 일치한다.

NoteBase

선지 판단

① O — R_1은 전체 회로와 직렬이므로 $I_1 = 3mA$이다.
② O — R_2 양단 전압은 $6V$이므로 $I_2 = 6/3 = 2mA$이다.
③ X — 제시된 $I_3 = 2mA$는 틀리다. $R_3 = 6k\Omega$이고 양단 전압이 $6V$이므로 올바르게는 $I_3 = 1mA$이다.
④ O — R_4는 전체 회로와 직렬이므로 $I_4 = 3mA$이다.

오답 포인트

③에서 병렬 합성저항 $2k\Omega$ 또는 R_2의 전류 $2mA$를 I_3와 혼동하기 쉽다. 병렬회로에서는 두 저항의 전압은 같지만, 저항값이 다르면 가지 전류도 다르다.

다시 나오면 이렇게 판단

먼저 병렬부의 합성저항을 구하고, 전체 저항과 전체 전류를 계산한다. 그다음 병렬부 전압을 구해 각 가지의 저항으로 나누며, 마지막으로 가지 전류의 합이 전체 전류와 같은지 검산한다.

암기 포인트

직렬에서는 전류가 같고, 병렬에서는 전압이 같다. 병렬 가지 전류의 합은 병렬부로 들어가는 전체 전류와 같다.

NoteBase

8. CMOS(complementary metal oxide semiconductor) IC의 특징으로 가장 옳지 않은 것은?
① 잡음 여유도가 크다.
② 소비 전력이 매우 적다.
③ 정전기에 의하여 파괴되기 쉽다.
④ 반도체의 구조가 복잡하고 칩(chip)에서 공간을 많이 차지한다.

정답 4번

출제 포인트

CMOS IC의 대표적 특성인 큰 잡음 여유도, 매우 작은 정적 소비 전력, 정전기 취약성, 높은 집적도를 구별하는 문제이다.

핵심 개념

CMOS는 p채널 MOSFET과 n채널 MOSFET을 상보적으로 구성한 회로 방식이다. 정상적인 논리 상태에서는 전원과 접지 사이의 직류 경로가 거의 형성되지 않아 정적 소비 전력이 매우 작고, 입력 임피던지가 높으며 집적도가 높다. 다만 얇은 게이트 절연막 때문에 정전기에 민감하다.

선지별 해설

① O — CMOS는 논리 0과 논리 1을 구별할 수 있는 잡음 여유도가 커서 잡음에 대한 내성이 좋은 편이다.
② O — 정상적인 정적 상태에서는 p채널과 n채널 소자 중 하나가 꺼져 있으므로 직류 전류가 거의 흐르지 않아 소비 전력이 매우 작다. 다만 스위칭할 때에는 동적 전력이 소비된다.
③ O — MOSFET의 게이트 절연막은 매우 얇으므로 정전기 방전으로 큰 전압이 가해지면 절연막이 손상되어 파괴되기 쉽다.
④ X — 틀린 표현은 '칩에서 공간을 많이 차지한다'이다. CMOS는 미세화와 고밀도 집적에 적합하여 칩 면적당 많은 소자를 집적할 수 있다. 올바르게는 'CMOS는 높은 집적도를 구현하기에 적합하다'이다.

오답 포인트

CMOS가 p채널과 n채널 소자를 함께 사용한다는 점만 보고 ④의 '공간을 많이 차지한다'를 맞다고 판단하기 쉽다. 이 문항에서는 상보적 구성 자체보다 CMOS IC의 높은 집적도와 작은 정적 소비 전력이 핵심이다.

다시 나오면 이렇게 판단

CMOS의 특성은 '정적 소비 전력은 작고, 잡음 여유도와 집적도는 크며, 정전기에는 약하다'는 기준으로 판단한다.

NoteBase

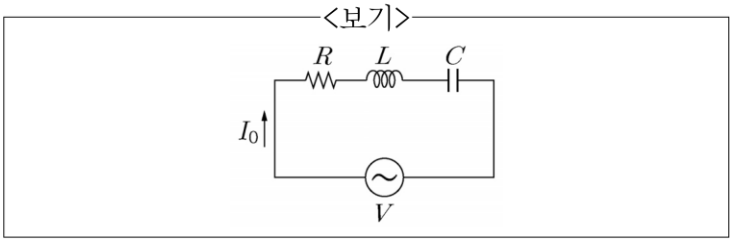
암기 포인트

CMOS는 저전력·큰 잡음 여유도·고집적이 장점이고, 정전기 취약성이 단점이다.

NoteBase

9. <보기>의 회로에서 $R=20[\Omega]$, $L=25[\mathrm{mH}]$, $C=10[\mu\mathrm{F}]$, $V=100[\mathrm{V}]$일 때, 이 회로에 가장 큰 전류가 흐르는 순간의 주파수[kHz]와 전류[A]의 값을 옳게 짝지은 것은?

<보기>



	주파수	전류		주파수	전류
①	$\frac{1}{\pi}$	5	②	$\frac{1}{\pi}$	10
③	π	5	④	π	10

정답 1번

출제 포인트

이 문제는 직렬 RLC 회로에서 전류가 최대가 되는 공진 주파수와 그때의 전류를 구하는 문제이다.

조건 정리

주어진 값: $R=20\Omega$, $L=25\mathrm{mH}=25\times10^{-3}\mathrm{H}$, $C=10\mu\mathrm{F}=10\times10^{-6}\mathrm{F}$, $V=100\mathrm{V}$이다.
구해야 할 값: 전류가 최대가 되는 주파수 f_0와 그때의 전류 I_0이다.
주의할 조건: 직렬 RLC 회로는 유도 리액턴스와 용량 리액턴스가 같아지는 공진 상태에서 임피던스가 최소가 된다.

사용할 공식

공진 주파수는
$f_0=\frac{1}{2\pi\sqrt{LC}}$
이고, 공진 시 임피던스는 $Z=R$이므로 최대 전류는
$I_0=\frac{V}{R}$
이다. 직렬 공진에서는 $X_L=X_C$가 되어 리액턴스 성분이 서로 상쇄되기 때문에 이 공식을 사용한다.

NoteBase

계산 과정

1. 단위를 환산하면 $L = 25 \times 10^{-3}\text{H}$, $C = 10 \times 10^{-6}\text{F}$이다.
2. $\sqrt{LC} = \sqrt{(25 \times 10^{-3})(10 \times 10^{-6})} = 5 \times 10^{-4}\text{s}$이다.
3. 공진 주파수는
$f_0 = \frac{1}{2\pi(5 \times 10^{-4})} = \frac{1000}{\pi}\text{Hz} = \frac{1}{\pi}\text{kHz}$
이다.
4. 공진 시 최대 전류는
$I_0 = \frac{100}{20} = 5\text{A}$
이다.

선지 판단

① O — 주파수 $1/\pi$kHz, 전류 5A는 계산 결과와 모두 일치한다.
② X — 주파수 $1/\pi$kHz는 맞지만 전류 10A가 틀렸다. 올바른 전류는 $I_0 = V/R = 5\text{A}$이다.
③ X — 전류 5A는 맞지만 주파수 πkHz가 틀렸다. 올바른 주파수는 $1/\pi$kHz이다.
④ X — 주파수 πkHz와 전류 10A가 모두 틀렸다. 올바른 값은 각각 $1/\pi$kHz, 5A이다.
따라서 계산 결과와 모두 일치하는 선지는 ①이다.

오답 포인트

공진 주파수를 구할 때 mH와 μF를 각각 H와 F로 환산해야 한다. 또한 공진 시 인덕터와 커패시터가 사라지는 것이 아니라 두 리액턴스가 상쇄되어 전체 임피던스가 R만 남으므로, 전류는 V/R로 계산한다. ③과 ④의 πkHz는 공진 주파수 공식의 π가 분모에 있다는 점을 놓친 값이다.

다시 나오면 이렇게 판단

직렬 RLC 회로에서 전류가 최대라는 조건이 나오면 공진 상태로 판단한다. 먼저 $f_0 = 1/(2\pi\sqrt{LC})$로 주파수를 구하고, 공진 시 $Z = R$을 적용하여 $I_0 = V/R$로 전류를 구한 뒤 단위를 검산한다.

암기 포인트

직렬 공진에서는 $X_L = X_C$, $Z = R$, 전류는 최대이며, $f_0 = 1/(2\pi\sqrt{LC})$이다.

NoteBase

10. 방출 전자에 대한 설명으로 옳은 것을 <보기>에서 모두 고른 것은?

<보기>

ㄱ. 광전자는 금속에 빛을 비추면 공간으로 방출되는 자유 전자이다.
ㄴ. 전기장 전자는 금속면에 강한 전기장을 가하면 방출되는 자유 전자이다.
ㄷ. 2차 전자는 금속을 가열하면 자유 전자의 운동 에너지가 커져 방출되는 자유 전자이다.

① ㄴ ② ㄱ, ㄴ
③ ㄴ, ㄷ ④ ㄱ, ㄴ, ㄷ

정답 2번

출제 포인트

이 문제는 금속에서 전자가 방출되는 원인에 따라 광전자, 전기장 전자, 열전자, 2차 전자를 구별하는 문제이다.

핵심 개념

광전자: 금속 표면에 충분한 에너지의 빛을 비추었을 때 광전 효과로 방출되는 자유 전자이다. 키워드는 빛이다.
전기장 전자: 금속 표면에 매우 강한 전기장을 가하여 전계 방출로 꺼내는 자유 전자이다. 키워드는 강한 전기장이다.
열전자: 금속을 가열하여 전자의 열에너지가 일함수를 넘을 때 방출되는 자유 전자이다. 키워드는 가열이다.
2차 전자: 높은 에너지를 가진 전자나 입자가 금속 표면에 충돌할 때 그 충돌 에너지로 방출되는 전자이다. 키워드는 입자 충돌이다.

NoteBase

선지별 해설

① X
ㄴ만 고른 것은 ㄱ을 누락했으므로 틀리다. ㄱ의 광전자와 ㄴ의 전기장 전자는 모두 옳으므로 올바른 조합은 ㄱ, ㄴ이다.

② O
ㄱ은 빛에 의한 광전 방출, ㄴ은 강한 전기장에 의한 전계 방출을 정확히 설명한다. ㄷ은 틀리므로 옳은 보기의 조합은 ㄱ, ㄴ이다.

③ X
ㄷ의 '금속을 가열하면 방출되는 2차 전자'라는 표현이 틀렸고, 옳은 ㄱ도 누락했다. 금속을 가열하여 방출되는 전자는 열전자이며, 올바른 조합은 ㄱ, ㄴ이다.

④ X
ㄷ을 옳은 보기에 포함한 것이 틀리다. 2차 전자는 고에너지 전자나 입자의 충돌로 방출되며, 가열로 방출되는 전자는 열전자이므로 올바른 조합은 ㄱ, ㄴ이다.

오답 포인트

ㄷ의 '운동 에너지가 커져 방출된다'는 설명만 보고 맞다고 판단하기 쉽다. 그러나 방출 에너지의 원인이 가열이면 열전자이고, 2차 전자는 외부 전자나 입자의 충돌로 생긴다는 점이 결정적인 차이이다.

다시 나오면 이렇게 판단

전자 방출의 원인을 먼저 찾는다. 빛이면 광전자, 강한 전기장이면 전기장 전자, 가열이면 열전자, 고에너지 전자나 입자의 충돌이면 2차 전자로 판단한다.

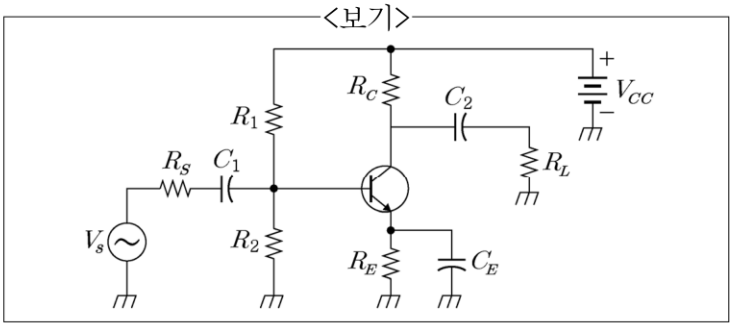
암기 포인트

빛-광전자, 전기장-전기장 전자, 열-열전자, 충돌-2차 전자이다.

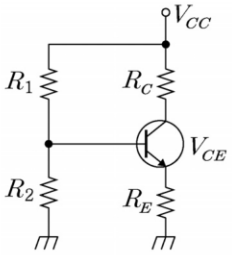
NoteBase

11. <보기> 트랜지스터 증폭회로의 직류 등가 회로로 옳은 것은?

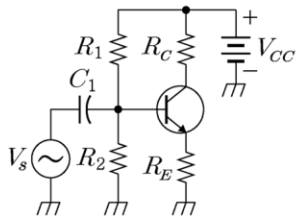
<보기>



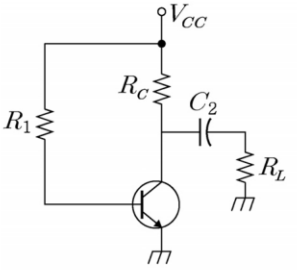
①



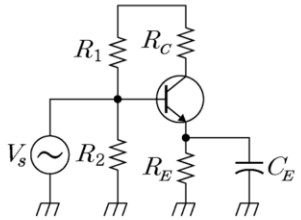
②



③



④



정답 1번

출제 포인트

트랜지스터 증폭회로의 직류 등가 회로에서는 커패시터를 개방 회로로 처리한다. 따라서 입력 결합 커패시터 C_1, 출력 결합 커패시터 C_2, 이미터 바이패스 커패시터 C_E의 가지는 끊어지고, 직류 전원 V_{CC}와 바이어스 저항 R_1, R_2, R_C, R_E만 남는다.

NoteBase

선지별 해설

① O — C_1이 개방되어 신호원 V_s와 R_s가 분리되고, C_2가 개방되어 부하 R_L이 분리되며, C_E가 개방되어 R_E만 남는다. V_{CC}, R_1, R_2, R_C, R_E로 이루어진 올바른 직류 바이어스 회로이다.
② X — C_1과 교류 신호원 V_s가 회로에 남아 있는 점이 틀리다. 올바르게는 직류 등가 회로에서 C_1을 개방하여 V_s와 입력 가지를 제거해야 한다.
③ X — 출력 결합 커패시터 C_2와 부하 R_L이 남아 있고, 전압분배 바이어스의 R_2와 이미터 저항 R_E이 빠진 점이 틀리다. 올바르게는 C_2를 개방하여 R_L을 분리하고, R_2와 R_E는 남겨야 한다.
④ X — 교류 신호원 V_s가 베이스에 직접 연결되고 C_E가 남아 있는 점이 틀리다. 올바르게는 C_1을 개방하여 V_s를 분리하고, C_E도 개방하여 그 가지를 제거하며, 직류 전원 V_{CC}는 유지해야 한다.

오답 포인트

커패시터를 직류에서 단락으로 착각하면 ④처럼 신호원이나 바이패스 가지를 남기기 쉽다. 직류 정상상태에서 커패시터는 개방이므로 C_1 뒤의 입력 신호원, C_2 뒤의 부하, C_E 가지가 모두 직류 회로에서 분리된다.

다시 나오면 이렇게 판단

먼저 모든 커패시터를 개방 회로로 바꾼 뒤, 그 때문에 전원 경로와 끊어진 소자들을 제거한다. 그다음 직류 전원과 트랜지스터의 바이어스를 형성하는 저항망이 그대로 남았는지 확인한다.

암기 포인트

직류 등가: 커패시터는 개방, V_{CC}와 바이어스 저항망은 유지이다.

NoteBase

12. $Y = A(\overline{A \cdot B})$와 같은 논리식은?

① 0 ② $\overline{B}$

③ $A\overline{B}$ ④ $A + \overline{B}$

정답 3번

출제 포인트

이 문제는 드모르간 법칙과 보수 법칙을 이용하여 논리식 $Y = A \cdot \overline{A \cdot B}$를 간소화하는 문제이다.

조건 정리

주어진 식: $Y = A \cdot \overline{A \cdot B}$

구해야 할 것: 주어진 식과 항상 같은 논리식

주의할 조건: 괄호 안의 $A \cdot B$ 전체에 부정이 적용되며, 괄호 앞의 A와는 AND 연산을 한다.

사용할 공식

드모르간 법칙: $\overline{A \cdot B} = \overline{A} + \overline{B}$

보수 법칙: $A \cdot \overline{A} = 0$

항등 법칙: $0 + X = X$

곱의 부정을 두 변수의 부정의 합으로 바꾼 뒤, 바깥의 A를 분배하면 보수항을 제거할 수 있으므로 이 법칙들을 사용한다.

계산 과정

1. 드모르간 법칙을 적용한다.

$Y = A \cdot (\overline{A} + \overline{B})$

2. A를 분배한다.

$Y = A \cdot \overline{A} + A \cdot \overline{B}$

3. $A \cdot \overline{A} = 0$을 적용한다.

$Y = 0 + A \cdot \overline{B} = A \cdot \overline{B}$

NoteBase

선지 판단

① X — 0은 식이 항상 거짓이라는 뜻이지만, $A=1, B=0$이면 원래 식의 값은 1이다. 틀린 표현 0은 $A \cdot \overline{B}$로 고쳐야 한다.
② X — $\overline{B}$에는 출력이 1이 되기 위한 $A=1$ 조건이 빠져 있다. 예를 들어 $A=0, B=0$이면 $\overline{B}=1$이지만 원래 식은 0이다. 틀린 표현 $\overline{B}$는 $A \cdot \overline{B}$로 고쳐야 한다.
③ O — 드모르간 법칙과 보수 법칙으로 간소화한 결과가 정확히 $A \cdot \overline{B}$이다.
④ X — $A+\overline{B}$는 OR 연산이므로 원래 식보다 1이 되는 경우가 많다. 예를 들어 $A=0, B=0$이면 이 선지는 1이지만 원래 식은 0이다. 틀린 표현 $A+\overline{B}$는 $A \cdot \overline{B}$로 고쳐야 한다.

오답 포인트

괄호 전체의 부정 $\overline{A \cdot B}$을 $\overline{A} \cdot \overline{B}$로 잘못 바꾸거나, 최종식에서 앞의 A를 빠뜨리기 쉽다. 곱의 부정은 부정들의 합인 $\overline{A}+\overline{B}$으로 바뀐다는 점이 핵심이다.

다시 나오면 이렇게 판단

전체에 씌워진 부정을 드모르간 법칙으로 먼저 풀고, 바깥 항을 분배한 다음 $X \cdot \overline{X}=0, X+0=X$ 같은 기본 법칙으로 정리한다. 필요하면 한두 개의 입력값을 대입하여 후보식이 원래 식과 같은지 검산한다.

암기 포인트

곱의 부정은 부정의 합이다: $\overline{A \cdot B}=\overline{A}+\overline{B}$. 또한 $A \cdot \overline{A}=0$이므로 $A \cdot \overline{A \cdot B}=A \cdot \overline{B}$이다.

NoteBase

13. <보기>는 인덕터(L)와 커패시터(C)의 기능에 대한 설명이다. ㈎~㈑에 들어갈 내용으로 옳은 것은?

<보기>

- 인덕터는 주파수 변화에 따른 전류 변화에 대해 역기전력이라는 특성으로 __㈎__의 흐름을 차단하고 __㈏__를 그대로 통과시킨다.
- 커패시터는 주파수 성분의 __㈐__는 잘 통과시키지만 __㈑__는 차단한다.

	㈎	㈏	㈐	㈑
①	직류	교류	직류	교류
②	교류	직류	교류	직류
③	교류	직류	직류	교류
④	직류	교류	교류	직류

정답 2번

출제 포인트

인덕터와 커패시터가 직류와 교류에 대해 서로 반대되는 통과 특성을 보인다는 점을 묻는 문제이다.

핵심 개념

인덕터: 전류의 변화를 방해하는 소자이다. 유도 리액턴스는 $X_L = 2\pi fL$이므로 직류에서는 0이 되고, 주파수가 있는 교류에는 저항 성분으로 작용한다.
커패시터: 전하를 저장하며 전압의 변화를 방해하는 소자이다. 용량 리액턴스는 $X_C = 1/(2\pi fC)$이므로 직류에서는 무한대로 커지고, 교류는 통과시킨다.
따라서 인덕터는 교류를 차단하고 직류를 통과시키며, 커패시터는 교류를 통과시키고 직류를 차단한다.

선지별 해설

① X — 인덕터가 직류를 차단하고 교류를 통과시킨다는 부분과 커패시터가 직류를 통과시키고 교류를 차단한다는 부분이 모두 반대이다. 올바르게는 (가) 교류, (나) 직류, (다) 교류, (라) 직류이다.
② O — 인덕터는 교류의 흐름을 차단하고 직류를 통과시키며, 커패시터는 교류를 통과시키고 직류를 차단한다. 따라서 (가) 교류, (나) 직류, (다) 교류, (라) 직류가 모두 맞다.
③ X — 인덕터에 관한 (가) 교류, (나) 직류는 맞지만, 커패시터에 관한 (다) 직류와 (라) 교류가 서로 바뀌었다. 올바르게는 (다) 교류, (라) 직류이다.
④ X — 커패시터에 관한 (다) 교류, (라) 직류는 맞지만, 인덕터에 관한 (가) 직류와 (나) 교류가 서로 바뀌었다. 올바르게는 (가) 교류, (나) 직류이다.

NoteBase

오답 포인트

인덕터와 커패시터의 특성을 서로 뒤바꾸는 것이 핵심 함정이다. 특히 ③과 ④는 한 소자의 설명만 맞으므로 네 빈칸을 각각 확인해야 한다.

다시 나오면 이렇게 판단

주파수가 0인 직류를 기준으로 리액턴스를 판단한다. 인덕터는 $X_L = 0$이 되어 직류를 통과시키고, 커패시터는 $X_C \to \infty$가 되어 직류를 차단한다. 교류에서는 그 반대의 통과 특성으로 연결한다.

암기 포인트

직류는 L 통과·C 차단, 교류는 L 차단·C 통과이다.

NoteBase

14. 2진 코드와 그레이 코드의 상호 변환 시 사용되는 논리 게이트로 가장 옳은 것은?
① XOR 게이트
② NOR 게이트
③ NOT 게이트
④ AND 게이트

정답 1번

출제 포인트

이 문제는 2진 코드와 그레이 코드의 변환에서 인접한 비트의 같고 다름을 판별하는 논리 게이트를 묻는다.

핵심 개념

XOR 게이트는 두 입력이 서로 다를 때만 1을 출력한다. 2진 코드에서 그레이 코드로 바꿀 때 최상위 비트는 그대로 두고, 나머지 각 그레이 비트는 서로 인접한 두 2진 비트의 XOR로 구한다. 그레이 코드에서 2진 코드로 복원할 때도 앞에서 복원한 2진 비트와 다음 그레이 비트에 XOR 연산을 차례로 적용한다.

선지별 해설

① O — XOR 게이트는 두 비트가 다르면 1, 같으면 0을 출력하므로 2진 코드와 그레이 코드의 상호 변환에 사용된다.
② X — 틀린 부분은 'NOR 게이트'이다. NOR는 OR의 출력을 반전하여 입력이 모두 0일 때만 1을 출력한다. 올바르게는 상호 변환에 XOR 게이트를 사용한다.
③ X — 틀린 부분은 'NOT 게이트'이다. NOT은 하나의 입력을 단순히 반전하므로 인접한 두 비트의 같고 다름을 판별하지 못한다. 올바르게는 상호 변환에 XOR 게이트를 사용한다.
④ X — 틀린 부분은 'AND 게이트'이다. AND는 두 입력이 모두 1일 때만 1을 출력하므로 인접 비트의 차이를 나타내지 못한다. 올바르게는 상호 변환에 XOR 게이트를 사용한다.

오답 포인트

'변환'이라는 말만 보고 단순 반전 기능의 NOT 게이트를 고르기 쉽다. 그러나 핵심은 비트 하나의 반전이 아니라 인접한 두 비트가 서로 다른지를 판별하는 것이므로 XOR 게이트가 필요하다.

다시 나오면 이렇게 판단

그레이 코드 변환에서 '인접 비트 비교' 또는 '두 비트가 다를 때 1'이라는 조건이 보이면 XOR 연산으로 판단한다.

NoteBase

암기 포인트

2진 코드↔그레이 코드 변환의 핵심 게이트는 XOR이다.

NoteBase

15. <보기>에서 사인파 발진 회로를 모두 고른 것은?

<보기>

ㄱ. RC 발진 회로	ㄴ. LC 발진 회로
ㄷ. 수정 발진 회로	ㄹ. 세라믹 발진 회로

① ㄱ, ㄴ ② ㄴ, ㄷ

③ ㄱ, ㄴ, ㄹ ④ ㄱ, ㄴ, ㄷ, ㄹ

정답 4번

출제 포인트

정현파를 발생시키는 대표적인 발진 회로의 종류를 구분하는 문제이다.

핵심 개념

정현파 발진 회로는 외부의 주기적 입력 없이 회로의 정귀환과 주파수 선택 작용을 이용하여 정현파를 지속적으로 만들어 내는 회로이다.
RC 발진 회로는 저항과 커패시터로 위상 조건을 만들며 주로 저주파 영역에 사용된다.
LC 발진 회로는 인덕터와 커패시터의 공진을 이용하며 주로 고주파 영역에 사용된다.
수정 발진 회로는 수정 결정의 압전 공진을 이용하여 주파수 안정도가 높다.
세라믹 발진 회로는 세라믹 공진자의 압전 공진을 이용한다. 따라서 ㄱ, ㄴ, ㄷ, ㄹ은 모두 정현파 발진 회로에 해당한다.

선지별 해설

① X — RC 발진 회로와 LC 발진 회로는 해당하지만, 정현파 발진 회로인 수정 발진 회로와 세라믹 발진 회로를 빠뜨렸다. 올바르게는 ㄱ, ㄴ, ㄷ, ㄹ을 모두 고른다.
② X — LC 발진 회로와 수정 발진 회로는 해당하지만, RC 발진 회로와 세라믹 발진 회로를 빠뜨렸다. 올바르게는 ㄱ, ㄴ, ㄷ, ㄹ을 모두 고른다.
③ X — RC 발진 회로, LC 발진 회로, 세라믹 발진 회로는 해당하지만, 수정 결정의 공진을 이용하는 수정 발진 회로를 빠뜨렸다. 올바르게는 ㄱ, ㄴ, ㄷ, ㄹ을 모두 고른다.
④ O — RC, LC, 수정, 세라믹 발진 회로는 모두 주파수 선택 또는 공진 작용을 이용하는 정현파 발진 회로이므로 ㄱ, ㄴ, ㄷ, ㄹ을 전부 포함한 조합이 맞다.

오답 포인트

수정 발진 회로나 세라믹 발진 회로를 RC·LC 발진 회로와 별개의 비정현파 발진 회로로 오인하면 ㄷ 또는 ㄹ이 빠진 조합을 고르게 된다. 두 회로도 압전 공진자를 주파수 선택 소자로 사용하는 정현파 발진 회로이다.

NoteBase

다시 나오면 이렇게 판단

발진 회로를 주파수 선택 소자에 따라 RC형, LC 공진형, 압전 공진자형으로 나누어 판단한다. 압전 공진자형에는 수정 발진 회로와 세라믹 발진 회로가 모두 포함된다.

암기 포인트

정현파 발진의 대표 네 종류는 RC, LC, 수정, 세라믹이다.

NoteBase

16. 교류 회로에서 임피던스(Z)에 대한 설명으로 가장 옳지 않은 것은?
① 단위는 [Ω]이다.
② 저항 R과 리액턴스 X를 모두 포함하는 용어이다.
③ 리액턴스 X는 유도성 리액턴스 X_C와 용량성 리액턴스 X_L이 있다.
④ 리액턴스 X는 회로에 인가되는 교류 전압의 주파수에 영향을 받는다.

정답 3번

출제 포인트

교류 회로에서 임피던스와 리액턴스의 의미, 단위, 주파수 의존성 및 유도성·용량성 리액턴스의 기호를 구분하는 문제이다.

핵심 개념

임피던스 Z: 교류에서 전류의 흐름을 방해하는 전체 성질로, 저항 R과 리액턴스 X를 포함하며 $Z = R + jX$로 나타낸다.
리액턴스 X: 인덕터와 커패시터가 교류 전류를 방해하는 성질이다. 유도성 리액턴스는 X_L, 용량성 리액턴스는 X_C로 나타내며 둘 다 주파수에 따라 변한다.
임피던스, 저항, 리액턴스의 단위는 모두 Ω이다.

선지별 해설

① O — 임피던스 Z의 단위는 저항과 마찬가지로 Ω이다.
② O — 임피던스는 저항 R과 리액턴스 X를 모두 포함하는 교류 회로의 종합적인 방해 성분이다.
③ X — 틀린 부분은 '유도성 리액턴스 X_C'와 '용량성 리액턴스 X_L'이다. 기호가 서로 뒤바뀌었다. 올바르게는 유도성 리액턴스가 X_L, 용량성 리액턴스가 X_C이다.
④ O — 리액턴스는 주파수의 영향을 받는다. 유도성 리액턴스는 $X_L = 2\pi fL$, 용량성 리액턴스는 $X_C = 1/(2\pi fC)$이므로 인가 전압의 주파수 f에 따라 값이 달라진다.

오답 포인트

③은 유도성·용량성이라는 개념 설명 자체가 아니라 아래첨자 L과 C를 서로 바꿔 놓은 선지이다. L은 인덕턴스, C는 커패시턴스를 뜻한다는 연결을 놓치면 오답을 고르기 쉽다.

NoteBase

다시 나오면 이렇게 판단

임피던스는 $Z = R + jX$, 단위는 Ω임을 먼저 확인한다. 리액턴스 기호는 소자 기호와 연결하여 인덕터 L에는 X_L, 커패시터 C에는 X_C를 대응시키고, 두 값이 모두 주파수의 함수인지 판단한다.

암기 포인트

임피던스는 $Z = R + jX$, 단위는 Ω, 인덕터는 X_L, 커패시터는 X_C이다.

NoteBase

17. 불순물 반도체에 대한 설명으로 가장 옳은 것은?
① p형 반도체를 만들기 위해 첨가하는 불순물을 도너(donor)라고 한다.
② 진성 반도체를 불순물 반도체로 만들기 위해 불순물을 섞는 과정을 도핑이라고 한다.
③ 반도체에 불순물을 넣으면 전류를 흐르게 하는 입자가 많아지기 때문에 전도도가 나빠진다.
④ n형 반도체를 만들기 위해 첨가하는 불순물에는 붕소(B), 알루미늄(Al), 갈륨(Ga), 인듐(In)이 있다.

정답 2번

출제 포인트

이 문제는 진성 반도체에 불순물을 첨가하는 도핑의 뜻과 p형·n형 반도체의 불순물 종류 및 전도도 변화를 묻는 문제이다.

핵심 개념

진성 반도체는 불순물이 거의 없는 순수한 반도체이고, 불순물 반도체는 전기적 특성을 조절하기 위해 불순물을 첨가한 반도체이다.
p형 반도체는 3가 불순물을 첨가하여 정공을 다수 운반자로 만들며, 이 불순물을 억셉터라고 한다.
n형 반도체는 5가 불순물을 첨가하여 자유전자를 다수 운반자로 만들며, 이 불순물을 도너라고 한다.
도핑은 진성 반도체에 적절한 불순물을 의도적으로 첨가하여 불순물 반도체로 만드는 과정이다.

NoteBase

선지별 해설

① X
틀린 표현은 ‘p형 반도체를 만들기 위해 첨가하는 불순물을 도너라고 한다’이다. p형 반도체에는 3가 불순물을 첨가하며, 정공을 받아들일 수 있는 준위를 만드는 이 불순물을 억셉터라고 한다. 도너는 n형 반도체를 만드는 5가 불순물이다.

② O
진성 반도체에 불순물을 의도적으로 첨가하여 p형 또는 n형 불순물 반도체로 만드는 과정을 도핑이라고 한다.

③ X
틀린 표현은 ‘전도도가 나빠진다’이다. 도핑하면 자유전자나 정공 같은 다수 운반자의 농도가 증가하므로 일반적으로 전도도는 좋아지고 저항률은 낮아진다.

④ X
틀린 표현은 ‘n형 반도체를 만들기 위한 불순물’이다. 붕소(B), 알루미늄(Al), 갈륨(Ga), 인듐(In)은 모두 3가 억셉터 불순물로서 p형 반도체를 만드는 데 사용된다. n형 반도체에는 인(P), 비소(As), 안티몬(Sb)과 같은 5가 도너 불순물을 사용한다.

오답 포인트

①에서는 도너와 억셉터를 서로 바꾼 점, ③에서는 운반자 수의 증가를 전도도 저하로 잘못 연결한 점, ④에서는 3가 원소를 n형 불순물로 제시한 점이 함정이다. 특히 ④의 인듐(In)과 n형의 인(P)을 혼동하지 않아야 한다.

다시 나오면 이렇게 판단

불순물의 원자가전자 수와 다수 운반자를 연결해 판단한다. 3가 불순물은 전자가 하나 부족해 정공을 만드는 p형·억셉터이고, 5가 불순물은 여분의 전자 하나를 제공하는 n형·도너이다. 도핑은 운반자 농도를 높이므로 전도도는 증가한다.

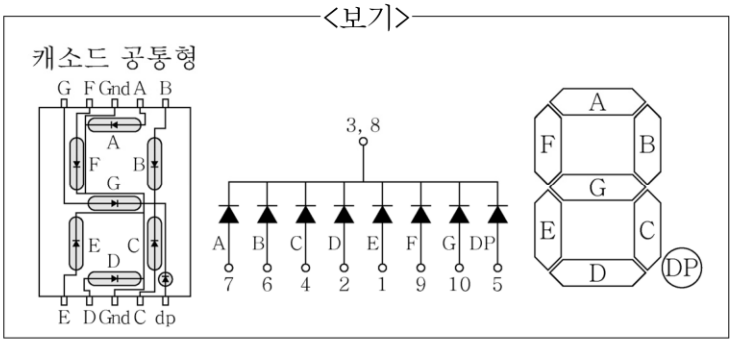
암기 포인트

3가 → p형 → 정공 → 억셉터, 5가 → n형 → 전자 → 도너이다.

NoteBase

18. <보기>는 캐소드 공통형 표시기(FND500)이다. 숫자 "5"를 표시하기 위해 인가해야 하는 논리값은? (단, 세그먼트의 출력 순서는 ABCDEFG 순이다.)

<보기>



① 0 0 0 0 1 0 1
② 0 1 0 0 1 0 0
③ 1 0 1 1 0 1 1
④ 1 1 1 1 0 1 0

정답 3번

출제 포인트

캐소드 공통형 7세그먼트는 공통 단자를 GND에 연결하므로 각 세그먼트에 논리값 1을 인가할 때 켜진다. 숫자 5를 표시하려면 A, F, G, C, D를 켜고 B, E를 꺼야 한다.

NoteBase

선지별 해설

① X
- ABCDEFG 순서의 0000101은 E와 G만 켜므로 숫자 5가 되지 않는다. 틀린 논리값 0000101은 1011011로 고쳐야 한다.

② X
- ABCDEFG 순서의 0100100은 B와 E만 켜므로 숫자 5가 되지 않는다. 틀린 논리값 0100100은 1011011로 고쳐야 한다.

③ O
- 1011011은 A, C, D, F, G에 1을 인가하고 B, E에 0을 인가한다. 따라서 위쪽, 왼쪽 위, 가운데, 오른쪽 아래, 아래쪽 세그먼트가 켜져 숫자 5가 표시된다.

④ X
- 1111010은 B를 켜고 G를 끄므로 숫자 5의 형태가 되지 않는다. 틀린 논리값 1111010은 B를 0, G를 1로 바꾼 1011011로 고쳐야 한다.

오답 포인트

공통형의 종류에 따라 점등 논리가 반대라는 점이 핵심 함정이다. 캐소드 공통형은 1에서 점등하며, 숫자 5에서는 오른쪽 위 B와 왼쪽 아래 E만 꺼진다는 점을 정확히 구분해야 한다.

다시 나오면 이렇게 판단

먼저 공통 단자가 캐소드인지 애노드인지 확인하여 점등 논리를 정한다. 그다음 표시할 숫자에서 켜질 세그먼트를 찾고, 문제에 제시된 출력 순서대로 1과 0을 배열한다.

암기 포인트

캐소드 공통형은 1에서 켜지고, 숫자 5의 ABCDEFG 출력은 1011011이다.

NoteBase

19. A/D 신호 변환 시 아날로그 신호는 표본화, 양자화, 부호화 과정을 거쳐 불연속적인 디지털 신호로 변환하게 된다. 표본값당 비트수가 3[bit]일 때, 양자화 과정에서 양자화 레벨수는?

① 2 ② 4
③ 6 ④ 8

정답 4번

출제 포인트

이 문제는 표본값당 비트 수로 양자화 레벨 수를 구하는 문제이다.

조건 정리

주어진 값: 표본값당 비트 수는 3 bit이다.
구해야 할 값: 서로 구별할 수 있는 양자화 레벨 수이다.
주의할 조건: 비트 수 자체가 아니라 각 비트가 가질 수 있는 두 상태의 조합 수를 계산한다.

사용할 공식

비트 수가 n일 때 양자화 레벨 수 L은 다음과 같다.
$L = 2^n$
각 비트는 0과 1의 두 상태를 가지므로, n개 비트로 표현할 수 있는 서로 다른 조합의 수가 2^n개이기 때문에 이 공식을 사용한다.

계산 과정

1. 비트 수 $n = 3$을 공식에 대입한다.
2. $L = 2^3 = 8$을 계산한다.
3. 양자화 레벨 수는 8이므로 ④가 정답이다.

선지 판단

① X — 2는 각 비트가 가질 수 있는 상태의 수일 뿐, 3 bit 전체의 조합 수가 아니다. '2'는 올바르게는 $2^3 = 8$이다.
② X — 4는 2^2로 계산한 값이며, 주어진 3 bit를 반영하지 못한다. '4'는 올바르게는 $2^3 = 8$이다.
③ X — 6은 비트 수 3에 상태 수 2를 곱한 3 × 2의 값이지만, 양자화 레벨은 곱셈이 아니라 지수로 구한다. '6'은 올바르게는 $2^3 = 8$이다.
④ O — 3 bit로 표현할 수 있는 조합은 000부터 111까지 총 $2^3 = 8$개이므로 양자화 레벨 수는 8이다.

NoteBase

오답 포인트

표본값당 비트 수 3을 양자화 레벨 수로 그대로 보거나, 상태 수 2와 단순히 곱하면 오답이 된다. 양자화 레벨은 비트 수에 비례하는 값이 아니라 2^n으로 증가한다.

다시 나오면 이렇게 판단

표본값당 비트 수가 n bit로 주어지면 양자화 레벨 수는 곧바로 2^n으로 계산하고, 계산 결과가 선택지에 있는지 확인한다.

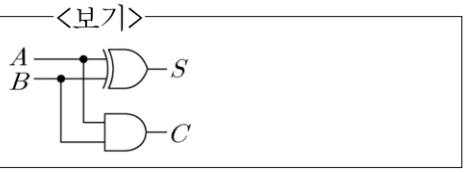
암기 포인트

n bit의 양자화 레벨 수는 2^n개이다.

NoteBase

20. <보기>와 같은 논리회로를 논리식으로 표현한 것은?

<보기>



① $S=\overline{A\oplus B},\ C=AB$

② $S=A\oplus B,\ C=AB$

③ $S=\overline{A}B+A\overline{B},\ C=\overline{AB}$

④ $S=A(B+\overline{B}),\ C=AB$

정답 2번

출제 포인트

위쪽 게이트의 입력 쪽에 곡선이 하나 더 있으므로 XOR 게이트이고, 아래쪽 게이트는 출력 반전 표시가 없는 AND 게이트이다. 따라서 출력식은 각각 $S = A \oplus B$, $C = AB$이다.

선지별 해설

① X — $S = \overline{A \oplus B}$는 XOR의 출력을 반전한 XNOR 식이므로 위쪽 게이트와 맞지 않는다. 올바르게는 $S = A \oplus B$, $C = AB$이다.

② O — 위쪽 XOR 게이트는 두 입력이 서로 다를 때 1을 출력하므로 $S = A \oplus B$이고, 아래쪽 AND 게이트는 두 입력이 모두 1일 때 1을 출력하므로 $C = AB$이다.

③ X — $\overline{A}B + A\overline{B}$는 $A \oplus B$와 같아 S는 맞지만, $C = \overline{AB}$는 NAND 식이다. 아래쪽 게이트의 출력에는 반전 원이 없으므로 올바르게는 $C = AB$이다.

④ X — $A(B + \overline{B}) = A \cdot 1 = A$이므로 XOR 출력식이 아니다. 올바르게는 $S = A \oplus B$, $C = AB$이다.

오답 포인트

XOR 게이트의 입력 쪽 추가 곡선을 출력 반전 표시로 잘못 보거나, 출력 끝에 작은 원이 없는 AND 게이트를 NAND 게이트로 착각하기 쉽다. 특히 ③은 S의 전개식은 맞지만 C만 반전한 함정이다.

다시 나오면 이렇게 판단

게이트의 기본 모양을 확인한 뒤 입력 쪽 추가 곡선은 XOR, 출력 쪽 작은 원은 NOT을 뜻하는 것으로 구분한다. 각 출력에서 연결선을 독립적으로 따라가면 위쪽은 $A \oplus B$, 아래쪽은 AB로 판단된다.

암기 포인트

입력 쪽 곡선 하나 추가는 XOR, 출력 쪽 작은 원 추가는 반전이다.

NoteBase