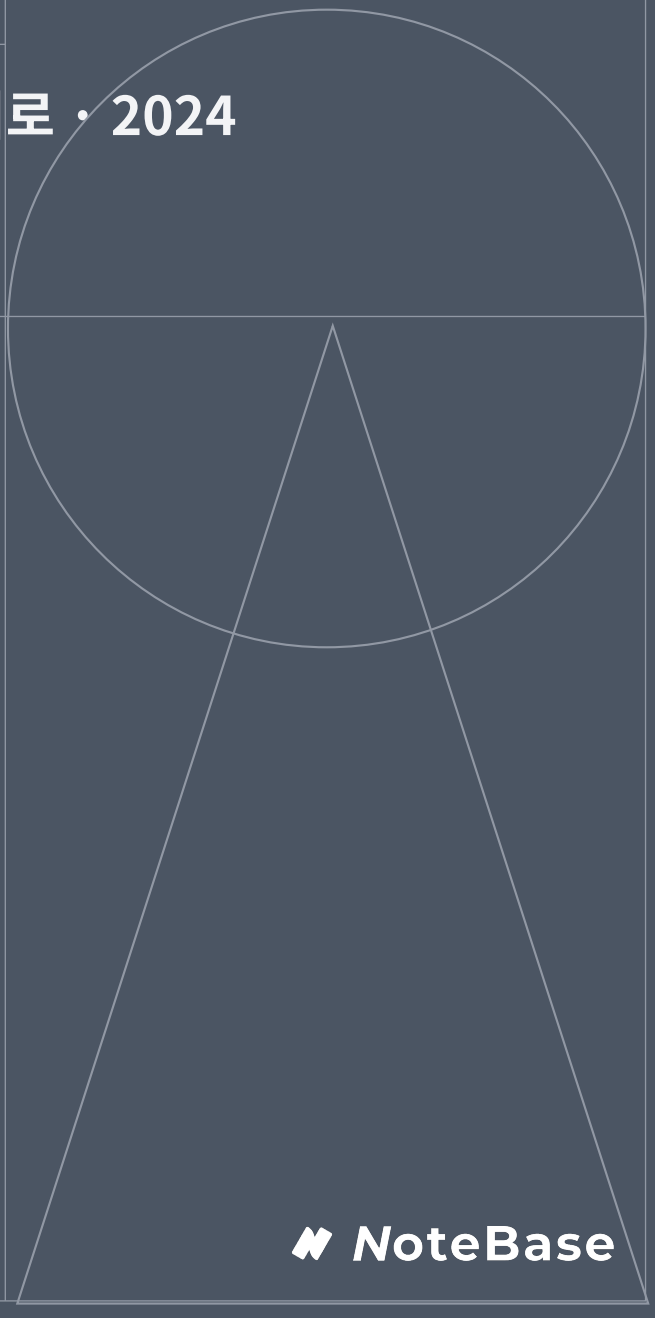
기출OX 해설집

공무원/군무원/9급 · 전자회로 · 2024



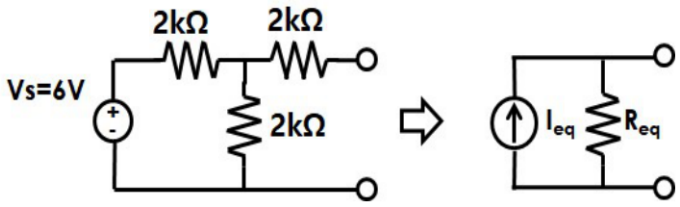
NoteBase

기출OX 해설집

공무원/군무원/9급 · 전자회로 · 2024

공무원/군무원/9급 · 전자회로 · 2024

1. 다음 회로를 노튼(Norton) 등가회로로 나타낼 때 등가 전류 I_{eq}와 등가 저항 R_{eq}의 값으로 가장 적절한 것은?



① $I_{eq} = 2\,[\mathrm{mA}],\ R_{eq} = 3\,[\mathrm{k}\Omega]$

② $I_{eq} = 1\,[\mathrm{mA}],\ R_{eq} = 3\,[\mathrm{k}\Omega]$

③ $I_{eq} = 2\,[\mathrm{mA}],\ R_{eq} = 1.5\,[\mathrm{k}\Omega]$

④ $I_{eq} = 1\,[\mathrm{mA}],\ R_{eq} = 1.5\,[\mathrm{k}\Omega]$

정답 2번

출제 포인트

이 문제는 출력 단자를 단락하여 노튼 등가전류 I_{eq}를 구하고, 독립 전압원을 제거한 뒤 출력 단자에서 본 노튼 등가저항 R_{eq}을 구하는 문제이다.

조건 정리

주어진 값: 전압원 $V_s = 6V$, 각 저항 $2k\Omega$

구해야 할 값: 노튼 등가전류 I_{eq}, 노튼 등가저항 R_{eq}

주의할 조건: I_{eq}는 출력 단자를 단락했을 때 그 단락선으로 흐르는 전류이고, R_{eq}은 독립 전압원을 $0V$로 만들어 단락한 상태에서 출력 단자 쪽을 바라본 저항이다.

NoteBase

사용할 공식

단락전류는 전압 분배와 옴의 법칙을 이용한다.

$R_p = 2k\Omega \parallel 2k\Omega = 1k\Omega$

$V_c = 6V \times \frac{1k\Omega}{2k\Omega + 1k\Omega}, \qquad I_{eq} = \frac{V_c}{2k\Omega}$

등가저항은 독립 전압원을 단락한 뒤 직렬·병렬 합성으로 구한다.

$R_{eq} = 2k\Omega + (2k\Omega \parallel 2k\Omega)$

출력 단락 시 오른쪽 $2k\Omega$ 저항과 세로 $2k\Omega$ 저항이 병렬이 되므로 첫 공식을 사용하며, 전원을 제거하면 왼쪽 저항과 세로 저항이 병렬이고 그 합성저항이 오른쪽 저항과 직렬이므로 두 번째 공식을 사용한다.

계산 과정

1. 출력 단자를 단락하면 중앙 노드에서 아래쪽으로 연결된 두 $2k\Omega$ 저항의 병렬값은 $1k\Omega$이다.
2. 중앙 노드 전압은 $V_c = 6V \times \frac{1}{2+1} = 2V$이다. 따라서 오른쪽 $2k\Omega$ 저항을 지나 단락선으로 흐르는 전류는 $I_{eq} = \frac{2V}{2k\Omega} = 1mA$이다.
3. 등가저항을 구할 때 $6V$ 전압원을 단락하면 왼쪽 $2k\Omega$와 세로 $2k\Omega$가 병렬이므로 $1k\Omega$이다. 이 값은 출력 쪽의 $2k\Omega$와 직렬이므로 $R_{eq} = 2k\Omega + 1k\Omega = 3k\Omega$이다.

선지 판단

① X — $R_{eq} = 3k\Omega$는 맞지만 $I_{eq} = 2mA$가 틀렸다. 올바르게는 $I_{eq} = 1mA$, $R_{eq} = 3k\Omega$이다. $2mA$는 중앙 노드에서 두 병렬 가지로 나뉘기 전의 전체 전류이다.

② O — 단락전류 계산에서 $I_{eq} = 1mA$, 전원 제거 후 합성저항 계산에서 $R_{eq} = 3k\Omega$가 되어 두 값이 모두 일치한다.

③ X — $I_{eq} = 2mA$와 $R_{eq} = 1.5k\Omega$가 모두 틀렸다. 올바르게는 $I_{eq} = 1mA$, $R_{eq} = 3k\Omega$이다. 단락 전 전체 전류를 노튼 전류로 오인하고, 등가저항의 직렬·병렬 연결을 잘못 판단한 값이다.

④ X — $I_{eq} = 1mA$는 맞지만 $R_{eq} = 1.5k\Omega$가 틀렸다. 올바르게는 $I_{eq} = 1mA$, $R_{eq} = 3k\Omega$이다. 전원을 제거한 뒤 오른쪽 $2k\Omega$는 병렬망과 직렬이다.

오답 포인트

단락 상태에서 전원으로부터 흘러나오는 전체 $2mA$를 곧바로 노튼 전류로 잡으면 안 된다. 이 전류는 같은 값의 두 병렬 저항으로 나뉘므로 출력 단락선으로 흐르는 전류는 $1mA$이다. 또한 R_{eq} 계산에서는 전압원을 제거한 뒤의 연결 관계를 다시 그려야 하며, 오른쪽 $2k\Omega$ 저항은 병렬이 아니라 $1k\Omega$ 병렬 합성값과 직렬이다.

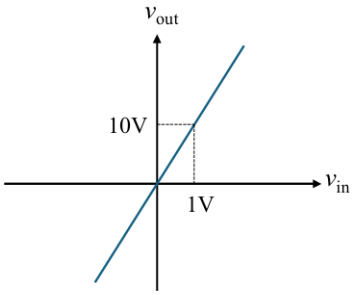
다시 나오면 이렇게 판단

노튼 등가회로 문제에서는 먼저 출력 단자를 단락하여 단락선에 실제로 흐르는 I_{eq}를 구한다. 다음으로 독립 전압원은 단락하고 독립 전류원은 개방한 뒤, 출력 단자에서 본 직렬·병렬 관계로 R_{eq}을 구한다. 마지막으로 $V_{th} = I_{eq}R_{eq}$ 관계로 검산할 수 있다.

암기 포인트

노튼 등가는 '출력 단락으로 I_{eq}, 독립원 제거로 R_{eq}'이며, 이 회로의 결과는 $1mA$와 $3k\Omega$이다.

2. 전압 증폭기의 입력 ν_{in}과 출력 ν_{out} 전압 특성이 다음과 같을 때, 전압 증폭 이득으로 가장 적절한 것은?



① 6 [dB]　② 10 [dB]
③ 15 [dB]　④ 20 [dB]

정답 4번

출제 포인트

입출력 전압 특성에서 전압 증폭 이득을 구하고, 전압비를 데시벨로 환산하는 문제이다.

조건 정리

주어진 값: 입력 전압이 $1V$일 때 출력 전압은 $10V$이다.
구해야 할 값: 전압 증폭 이득 A_v의 데시벨 값이다.
주의할 조건: 전압비의 데시벨 환산에는 $10\log_{10}$이 아니라 $20\log_{10}$을 사용한다.

사용할 공식

전압 증폭 이득은
$A_v = \frac{v_{out}}{v_{in}}$
이고, 데시벨 전압 이득은
$A_v(\text{dB}) = 20\log_{10}|A_v|$
이다. 그래프가 원점을 지나는 직선이고 한 점의 입출력 전압이 주어졌으므로, 그 기울기인 출력 전압과 입력 전압의 비로 전압 이득을 구할 수 있다.

NoteBase

계산 과정

1. 그래프에서 $v_{in} = 1V$, $v_{out} = 10V$를 읽는다.
2. 전압 이득은 $A_v = 10/1 = 10$이다.
3. 데시벨로 환산하면
$20\log_{10} 10 = 20 \times 1 = 20\text{dB}$
이다.

선지 판단

① X — 6dB는 전압비가 약 2일 때의 값이다. 이 그래프의 전압비는 10이므로 올바르게는 20dB이다.
② X — 10dB는 전압비가 $\sqrt{10}$일 때의 값이다. 전압비 10을 적용하면 올바르게는 20dB이다.
③ X — 15dB는 전압비가 $10^{15/20}$, 즉 약 5.62일 때의 값이다. 이 문항의 전압비 10에 대한 올바른 값은 20dB이다.
④ O — 전압비가 10이므로 $20\log_{10} 10 = 20\text{dB}$와 정확히 일치한다.

오답 포인트

전압비에 전력비 공식을 적용하여 $10\log_{10} 10 = 10\text{dB}$로 계산하는 것이 핵심 함정이다. 전압 이득은 $20\log_{10}$, 전력 이득은 $10\log_{10}$을 사용한다.

다시 나오면 이렇게 판단

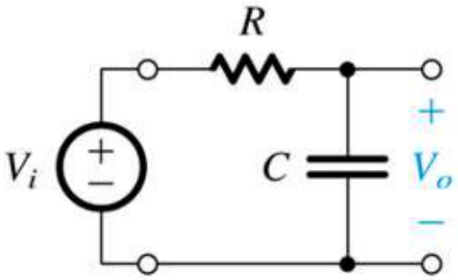
그래프에서 먼저 기울기 v_{out}/v_{in}를 구한 뒤, 전압비이면 $20\log_{10}|A_v|$를 적용하고 부호와 단위를 검산한다.

암기 포인트

전압비 10배는 20dB, 전력비 10배는 10dB이다.

NoteBase

3. 아래 그림에 주어진 회로의 역할로 가장 적절한 것은?



① Low pass filter
② Band pass filter
③ High pass filter
④ Notch filter

정답 1번

출제 포인트

이 문제는 저항 R이 직렬로 연결되고 커패시터 C가 접지 방향으로 연결된 회로에서, 출력 V_o를 커패시터 양단에서 얻는다는 점을 보고 필터의 종류를 판단하는 문제이다. 커패시터의 임피던스 $Z_C = 1/(j\omega C)$는 주파수가 높을수록 작아지므로 저주파 성분은 출력에 잘 나타나고 고주파 성분은 접지로 우회된다.

선지별 해설

① O — Low pass filter가 맞다. 저주파에서는 커패시터의 임피던스가 커서 $V_o \approx V_i$가 되고, 고주파에서는 임피던스가 작아져 V_o가 감소한다. 전달함수는 $H(j\omega) = 1/(1 + j\omega RC)$이다.
② X — Band pass filter는 특정 중간 주파수 대역만 통과시켜야 하지만, 이 회로는 저주파부터 통과시키고 주파수가 높아질수록 출력이 감소한다. ‘Band pass filter’는 ‘Low pass filter’로 고쳐야 한다.
③ X — High pass filter는 고주파를 통과시켜야 하지만, 이 회로에서는 고주파일수록 커패시터가 출력 노드를 접지에 가깝게 만들어 출력이 작아진다. ‘High pass filter’는 ‘Low pass filter’로 고쳐야 한다.
④ X — Notch filter는 특정 주파수 대역만 제거해야 하지만, 이 1차 RC 회로의 출력은 주파수가 높아질수록 연속적으로 감소한다. ‘Notch filter’는 ‘Low pass filter’로 고쳐야 한다.

오답 포인트

저항과 커패시터의 연결 순서만 보고 판단하면 혼동하기 쉽다. 정답을 가르는 핵심은 출력 측정 위치이다. 이 회로처럼 출력을 커패시터 양단에서 측정하면 저역통과이고, 같은 직렬 RC 회로에서 출력을 저항 양단에서 측정하면 고역통과가 된다.

NoteBase

다시 나오면 이렇게 판단

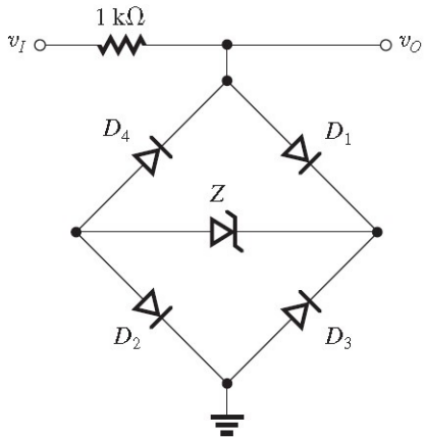
출력 단자가 어느 소자 양단에 놓였는지 확인한 뒤 저주파와 고주파의 극한을 비교한다. 커패시터 양단 출력은 저주파에서 입력에 가깝고 고주파에서 0에 가까우므로 저역통과로 판단한다.

암기 포인트

직렬 RC에서 C 양단 출력은 저역통과, R 양단 출력은 고역통과이다.

NoteBase

4. 다음 회로에서 $v_I = -10[V]$ 일 때 동작하는 다이오드를 나열한 것은? (단, 다이오드의 순방향 전압강하는 0.7[V]이고 제너전압은 6.3[V]이다.)



① D_1, D_3 ② D_1, Z, D_2

③ D_2, D_4 ④ D_3, Z, D_4

정답 4번

출제 포인트

입력이 음전압일 때 각 다이오드의 애노드·캐소드 방향을 따라 순방향 바이어스와 제너 다이오드의 역방향 항복을 판정하는 문제이다. 도통 경로는 접지 → D_3 → Z → D_4 → 출력 노드 → 저항 → 음전원이다.

선지별 해설

① X — D_3는 순방향으로 동작하지만 D_1은 역방향 바이어스되어 동작하지 않는다. 또한 실제 도통 경로의 Z와 D_4가 빠져 있다. 틀린 표현 'D_1, D_3' → 올바르게는 'D_3, Z, D_4'이다.

② X — 제너 다이오드 Z는 역방향 항복하지만 D_1과 D_2는 모두 역방향 바이어스되어 동작하지 않는다. 실제 도통하는 D_3과 D_4도 빠져 있다. 틀린 표현 'D_1, Z, D_2' → 올바르게는 'D_3, Z, D_4'이다.

③ X — D_4는 순방향으로 동작하지만 D_2는 역방향 바이어스되어 동작하지 않는다. 실제 도통 경로의 D_3과 Z가 빠져 있다. 틀린 표현 'D_2, D_4' → 올바르게는 'D_3, Z, D_4'이다.

④ O — 접지를 0V로 두면 D_3의 순방향 강하로 오른쪽 노드는 $-0.7V$가 된다. Z가 6.3V로 역방향 항복하므로 왼쪽 노드는 $-7.0V$, D_4의 순방향 강하를 거친 출력은 $-7.7V$가 된다. 따라서 D_3, Z, D_4가 동작하고, D_1과 D_2에는 각각 약 7.0V의 역방향 전압이 걸려 꺼진다.

NoteBase

오답 포인트

음전압 입력이라는 점 때문에 전류 방향을 반대로 보기 쉽다. 출력 노드는 저항을 통해 $-10V$ 쪽으로 끌려가므로 전류는 접지에서 시작하여 D_3, 역방향 항복한 Z, D_4를 거쳐 음전원 쪽으로 흐른다. 제너 다이오드는 일반 다이오드와 달리 역방향 전압이 $6.3V$에 도달하면 동작한다.

다시 나오면 이렇게 판단

입력 전압의 부호를 먼저 확인하고, 가능한 폐회로 경로를 따라 일반 다이오드의 순방향 강하와 제너 다이오드의 역방향 항복 전압을 차례로 더한다. 이 회로에서는 $0.7 + 6.3 + 0.7 = 7.7V$이므로 출력이 $-7.7V$로 고정되는 경로가 성립한다. 이후 나머지 다이오드의 양단 전압을 확인하면 D_1과 D_2가 역방향임을 검산할 수 있다.

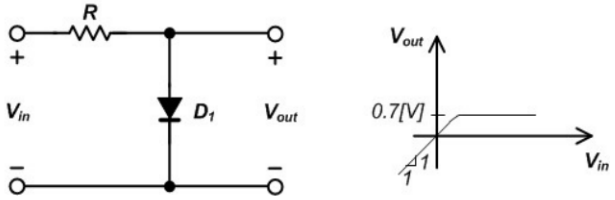
암기 포인트

음의 입력에서는 접지 → 순방향 다이오드 → 제너 역항복 → 순방향 다이오드 → 음전원의 경로를 확인한다. 이 회로의 도통 조합은 $D_3 - Z - D_4$, 출력 제한값은 $-7.7V$이다.

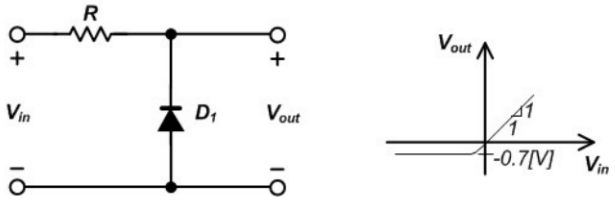
NoteBase

5. 다음의 각종 리미터 회로에서 출력이 잘못 나타난 회로는? (단, 다이오드의 문턱전압은 0.7[V]이다.)

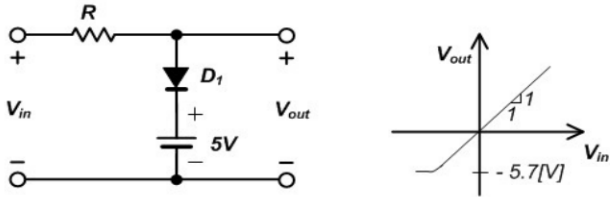
①



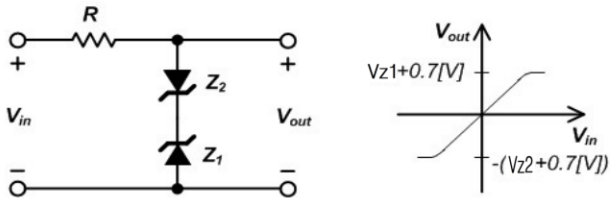
②



③



④



정답 3번

출제 포인트

다이오드의 애노드·캐소드 방향과 직류 전원의 극성을 보고 도통 조건 및 출력 제한 전압을 판단하는 문제이다.

조건 정리

다이오드가 차단되면 저항에 전류가 흐르지 않으므로 $V_{out} = V_{in}$이다. 순방향 도통하면 다이오드 전압 강하는 $0.7V$이고, 출력은 해당 도통 경로가 정하는 전압에 제한된다. 제너 다이오드는 역방향에서 제너전압 V_Z, 순방향에서 $0.7V$를 사용한다.

NoteBase

사용할 공식

차단 구간: $V_{out} = V_{in}$
도통 구간: $V_{out} = V_{ref} + 0.7V$ 또는 회로 방향에 따라 $V_{out} = V_{ref} - 0.7V$
서로 반대 방향으로 직렬 연결된 제너 다이오드의 제한 크기: $V_Z + 0.7V$
이 관계를 쓰는 이유는 다이오드가 꺼져 있을 때는 입력을 그대로 따르고, 켜지는 순간부터는 다이오드와 기준전원이 출력 전압을 고정하기 때문이다.

계산 과정

1. 각 입력 극성에서 다이오드가 순방향인지 역방향인지 확인한다.
2. 차단 상태에서는 기울기 1인 $V_{out} = V_{in}$ 구간을 그린다.
3. 도통 상태에서는 기준전압에 문턱전압 $0.7V$를 더하거나 빼서 제한값을 구한다.
4. ③에서는 다이오드의 캐소드가 $+5V$ 단자에 연결되어 있으므로 애노드인 출력 노드가 $5.7V$에 이르면 도통한다. 따라서 제한값은 $-5.7V$가 아니라 $+5.7V$이다.

선지 판단

① O — 출력이 양의 방향으로 증가하여 $0.7V$에 도달하면 다이오드가 도통하므로 그 이후 출력은 약 $0.7V$로 제한된다. 제시된 상한 제한 특성이 맞다.

② O — 다이오드 방향이 ①과 반대이므로 출력이 $-0.7V$보다 낮아지려 할 때 도통한다. 따라서 출력은 $-0.7V$ 아래로 내려가지 않고, 그보다 큰 입력에서는 $V_{out} = V_{in}$이므로 제시된 하한 제한 특성이 맞다.

③ X — 제시된 그래프의 $-5.7V$ 하한 제한이 잘못되었다. 다이오드의 캐소드가 전원의 $+5V$ 단자에 연결되어 있어 $V_{out} > 5 + 0.7 = 5.7V$일 때 도통한다. 올바르게는 $V_{in} \le 5.7V$에서 $V_{out} = V_{in}$이고, $V_{in} > 5.7V$에서 $V_{out} \approx 5.7V$인 상한 제한 그래프이다.

④ O — 양의 입력에서는 Z_1이 제너 항복하고 Z_2가 순방향 도통하여 상한이 $V_{Z1} + 0.7V$가 된다. 음의 입력에서는 Z_2가 제너 항복하고 Z_1이 순방향 도통하여 하한이 $-(V_{Z2} + 0.7V)$가 된다. 제시된 양방향 제한 특성이 맞다.

오답 포인트

③에서 $5V$ 전원의 부호를 반대로 해석하면 제한 전압을 $-5.7V$로 착각하기 쉽다. 배터리의 + 단자가 다이오드 캐소드에 연결되어 있으므로 기준전압은 $+5V$이고, 순방향 문턱전압을 더한 $+5.7V$가 상한이다.

NoteBase

다시 나오면 이렇게 판단

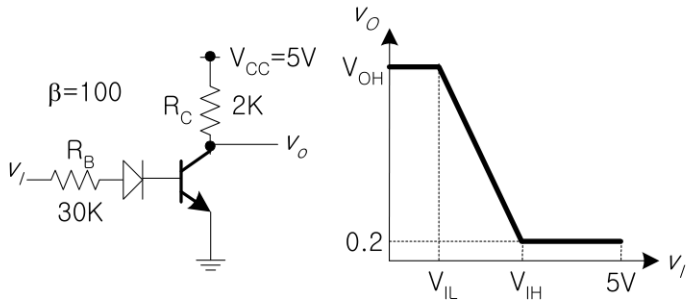
먼저 다이오드의 애노드와 캐소드를 표시하고, 두 단자의 전압 차가 0.7*V*가 되는 입력을 도통 경계로 잡는다. 차단 구간은 기울기 1, 도통 구간은 제한 전압의 수평선으로 판단한다. 직류 전원이 있으면 접지 기준 극성을 먼저 반영한 뒤 0.7*V*를 더하거나 뺀다.

암기 포인트

차단이면 입력 추종, 도통이면 전압 제한이다. 기준전원 +5*V*에 캐소드가 연결된 상한 리미터의 제한값은 +5.7*V*이다.

NoteBase

6. 다음 회로에서 V_{IL}은 트랜지스터가 ON되는 입력 전압(v_I)이다. $V_{IH}=3\,[\mathrm{V}]$일 경우 노이즈 마진 NM_L, NM_H로 가장 적절한 것은? (단, 다이오드와 트랜지스터는 0.7 [V]에서 ON된다.)



① 0.5 [V], 3 [V]　② 1.2 [V], 2 [V]
③ 0.2 [V], 3 [V]　④ 2 [V], 3 [V]

정답 2번

출제 포인트

다이오드와 트랜지스터의 도통 조건으로 V_{IL}을 구한 뒤, 저레벨 및 고레벨 노이즈 마진의 정의를 적용하는 문제이다.

조건 정리

다이오드의 순방향 도통 전압: $0.7V$
트랜지스터의 베이스-이미터 도통 전압: $0.7V$
전달 특성에서 $V_{OL}=0.2V$이고, 트랜지스터가 꺼져 있을 때 출력에는 전류가 흐르지 않으므로 $V_{OH}=V_{CC}=5V$이다.
문제에서 $V_{IH}=3V$가 주어져 있다.

사용할 공식

$V_{IL}=V_D+V_{BE}$
$NM_L=V_{IL}-V_{OL}$
$NM_H=V_{OH}-V_{IH}$
입력에서 다이오드와 베이스-이미터 접합이 직렬로 모두 도통해야 트랜지스터가 켜지므로 두 도통 전압을 더한다. 노이즈 마진은 각 논리 레벨에서 출력 보장값과 입력 판정값 사이의 간격으로 계산한다.

NoteBase

계산 과정

1. 트랜지스터가 켜지기 시작하는 입력 전압은
$V_{IL} = 0.7 + 0.7 = 1.4V$
이다.
2. 저레벨 노이즈 마진은
$NM_L = V_{IL} - V_{OL} = 1.4 - 0.2 = 1.2V$
이다.
3. 고레벨 노이즈 마진은
$NM_H = V_{OH} - V_{IH} = 5 - 3 = 2V$
이다.

선지 판단

① X — $0.5V$는 다이오드의 $0.7V$만을 입력 문턱으로 보고 $0.7 - 0.2$를 계산한 값이며, $3V$는 주어진 V_{IH} 자체를 노이즈 마진으로 잘못 사용한 값이다. 올바르게는 $NM_L = 1.2V$, $NM_H = 2V$이다.
② O — 계산 결과가 $NM_L = 1.2V$, $NM_H = 2V$이므로 두 값이 모두 일치한다.
③ X — $0.2V$는 V_{OL}, $3V$는 V_{IH}이며 노이즈 마진이 아니다. 올바르게는 각각의 차를 계산하여 $NM_L = 1.2V$, $NM_H = 2V$이다.
④ X — $2V$와 $3V$를 각각 NM_L, NM_H로 제시한 것이 틀렸다. $2V$는 NM_H이고, 올바른 순서의 값은 $NM_L = 1.2V$, $NM_H = 2V$이다.

오답 포인트

입력 문턱을 구할 때 트랜지스터의 $0.7V$만 고려하고 직렬 다이오드의 $0.7V$를 빠뜨리면 ①의 $0.5V$가 나온다. 또한 $V_{IH} = 3V$는 고레벨 입력 판정값이지 NM_H 자체가 아니며, 반드시 $V_{OH} - V_{IH}$를 계산해야 한다.

다시 나오면 이렇게 판단

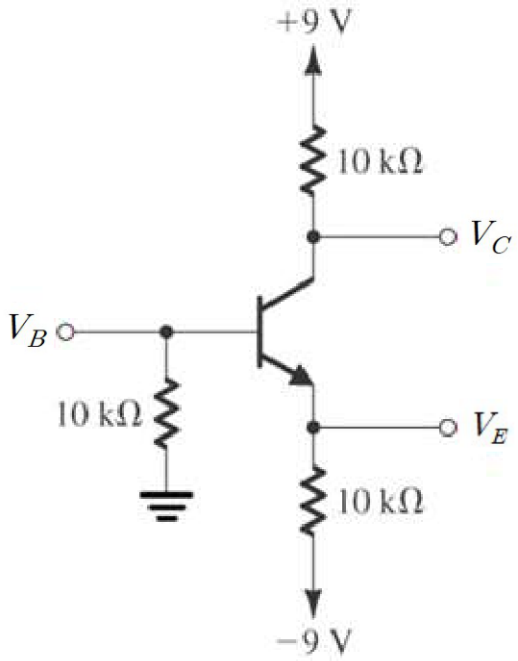
입력에서 트랜지스터까지 직렬로 놓인 모든 접합의 도통 전압을 합해 V_{IL}을 먼저 정한다. 그다음 전달 특성에서 V_{OL}과 V_{OH}를 읽고, $NM_L = V_{IL} - V_{OL}$, $NM_H = V_{OH} - V_{IH}$의 순서로 계산한다.

암기 포인트

저레벨 마진은 입력 문턱에서 저출력을 빼고, 고레벨 마진은 고출력에서 입력 문턱을 뺀다: $NM_L = V_{IL} - V_{OL}$, $NM_H = V_{OH} - V_{IH}$.

NoteBase

7. 다음 회로에서 $\beta = \infty$일 경우 V_C, V_E 값으로 가장 적절한 것은? (단, 베이스-이미터간 순방향 전압은 0.7 [V]이다.)



① 0.7 [V], −0.7 [V]
② 9 [V], −9 [V]
③ 9 [V], −0.7 [V]
④ 0.7 [V], −9 [V]

정답 1번

출제 포인트

이 문제는 $\beta = \infty$일 때 베이스 전류가 0이라는 조건과 베이스-이미터 순방향 전압을 이용하여 V_E와 V_C를 구하는 문제이다.

조건 정리

주어진 값: $V_{BE} = 0.7V$, 세 저항은 모두 $10k\Omega$, 전원은 $+9V$와 $-9V$이다.
구해야 할 값: V_C, V_E이다.
주의할 조건: $\beta = \infty$이면 $I_B = 0$이고 $I_C = I_E$이다. 따라서 베이스 저항에는 전압 강하가 생기지 않아 $V_B = 0V$이다.

NoteBase

사용할 공식

$V_E = V_B - V_{BE}$
$I_E = \frac{V_E - (-9V)}{10k\Omega}$
$V_C = 9V - I_C(10k\Omega)$
$\beta = \infty$이므로 베이스 전류가 0이고 컬렉터 전류와 이미터 전류가 같아 위 식을 사용할 수 있다.

계산 과정

1. $I_B = 0$이므로 베이스의 $10k\Omega$ 저항에 전압 강하가 없어서 $V_B = 0V$이다.
2. 순방향 베이스-이미터 전압이 $0.7V$이므로 $V_E = 0 - 0.7 = -0.7V$이다.
3. 이미터 전류는 $I_E = \frac{-0.7 - (-9)}{10k\Omega} = 0.83mA$이다.
4. $I_C = I_E = 0.83mA$이므로 $V_C = 9 - (0.83mA)(10k\Omega) = 0.7V$이다.
5. 따라서 $V_C = 0.7V$, $V_E = -0.7V$이다. 또한 $V_{CE} = 1.4V$이므로 계산에 사용한 순방향 활성 영역 조건과도 모순되지 않는다.

선지 판단

① O — $V_C = 0.7V$, $V_E = -0.7V$로 계산 결과와 일치한다.
② X — $9V$, $-9V$는 저항의 전압 강하와 베이스-이미터 전압을 무시한 값이다. 올바르게는 $V_C = 0.7V$, $V_E = -0.7V$이다.
③ X — $V_C = 9V$라는 부분이 틀렸다. 컬렉터 저항에 $8.3V$의 전압 강하가 생기므로 올바르게는 $V_C = 0.7V$, $V_E = -0.7V$이다.
④ X — $V_E = -9V$라는 부분이 틀렸다. 베이스가 $0V$이고 베이스-이미터 접합이 순방향이므로 올바르게는 $V_C = 0.7V$, $V_E = -0.7V$이다.

오답 포인트

$\beta = \infty$를 트랜지스터에 전류가 흐르지 않는다는 뜻으로 해석하면 ②처럼 전원 전압을 그대로 고르게 된다. 실제로는 베이스 전류만 0이고 컬렉터·이미터 전류는 흐른다. 또한 V_E는 $-9V$ 전원에 직접 연결된 것이 아니라 $10k\Omega$ 저항을 사이에 두고 있으므로 ④처럼 판단할 수 없다.

다시 나오면 이렇게 판단

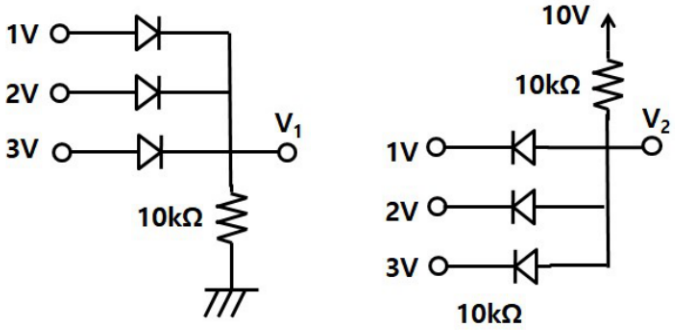
$\beta = \infty$인 회로에서는 먼저 $I_B = 0$으로 베이스 전압을 정하고, V_{BE}로 이미터 전압을 구한 뒤, 이미터 전류와 같은 컬렉터 전류를 이용해 컬렉터 저항의 전압 강하를 계산한다. 마지막으로 V_{CE}를 확인하여 동작 영역의 일관성을 검산한다.

암기 포인트

$\beta = \infty \Rightarrow I_B = 0$, $I_C = I_E$이고, NPN 트랜지스터가 순방향이면 $V_E = V_B - 0.7V$이다.

NoteBase

8. 다음의 2가지 다이오드 회로에서 출력전압인 V_1과 V_2의 값으로 가장 적절한 것은? (단, 다이오드 순방향 전압은 모두 0.7 [V]이다.)



① $V_1 = 2.3$ [V], $V_2 = 1.7$ [V]
② $V_1 = 0.3$ [V], $V_2 = 3.7$ [V]
③ $V_1 = 2.3$ [V], $V_2 = 3.7$ [V]
④ $V_1 = 0.3$ [V], $V_2 = 1.7$ [V]

정답 1번

출제 포인트

다이오드의 방향과 순방향 전압강하를 이용하여 풀다운 회로의 최고 입력 선택과 풀업 회로의 최저 입력 선택을 판단하는 문제이다.

조건 정리

주어진 입력 전압은 $1V$, $2V$, $3V$이고, 모든 다이오드의 순방향 전압은 $0.7V$이다.
왼쪽 회로는 출력 노드가 저항을 통해 접지로 당겨지고 다이오드의 애노드가 각 입력에 연결되어 있다.
오른쪽 회로는 출력 노드가 저항을 통해 $10V$로 당겨지고 다이오드의 캐소드가 각 입력에 연결되어 있다.

사용할 공식

순방향 도통 시 다이오드 전압 관계는
$V_A - V_K = 0.7V$
이다. 왼쪽 회로에서는 가장 높은 입력의 다이오드가 출력을 $V_{in,\,max} - 0.7V$로 만들고, 오른쪽 회로에서는 가장 낮은 입력의 다이오드가 출력을 $V_{in,\,min} + 0.7V$로 제한하므로 이 관계를 사용한다.

NoteBase

계산 과정

1. 왼쪽 회로에서 가장 높은 입력은 $3V$이다. 이 입력에 연결된 다이오드가 도통하므로
$V_1 = 3 - 0.7 = 2.3V$
가 된다. 이때 $1V$, $2V$ 입력의 다이오드는 역바이어스되어 꺼진다.
2. 오른쪽 회로의 출력은 풀업 저항 때문에 상승하지만, 가장 낮은 $1V$ 입력에 연결된 다이오드가 먼저 도통하여 출력을 제한한다. 따라서
$V_2 = 1 + 0.7 = 1.7V$
가 된다. 이때 $2V$, $3V$ 입력의 다이오드는 도통 조건을 만족하지 않는다.
3. 그러므로 $V_1 = 2.3V$, $V_2 = 1.7V$이다.

선지 판단

① O — $V_1 = 2.3V$, $V_2 = 1.7V$로 두 계산 결과와 모두 일치한다.
② X — $V_1 = 0.3V$, $V_2 = 3.7V$라는 두 값이 모두 틀렸다. 올바르게는 $V_1 = 2.3V$, $V_2 = 1.7V$이다.
③ X — $V_1 = 2.3V$는 맞지만 $V_2 = 3.7V$가 틀렸다. 오른쪽 회로는 최고 입력이 아니라 최저 입력 $1V$에 의해 제한되므로 올바르게는 $V_2 = 1.7V$이다.
④ X — $V_2 = 1.7V$는 맞지만 $V_1 = 0.3V$가 틀렸다. 왼쪽 회로는 최저 입력이 아니라 최고 입력 $3V$이 출력을 결정하므로 올바르게는 $V_1 = 2.3V$이다.

오답 포인트

다이오드 기호의 막대 쪽이 캐소드라는 점을 놓치면 두 회로의 선택 기준을 반대로 판단하기 쉽다. 특히 오른쪽 회로에서 $3V + 0.7V = 3.7V$로 계산하는 것은 풀업 회로를 최고 입력 선택 회로로 오인한 결과이다. 또한 왼쪽 회로에서 $1V - 0.7V = 0.3V$로 계산하는 것은 실제로 출력을 지배하는 최고 입력을 놓친 결과이다.

다시 나오면 이렇게 판단

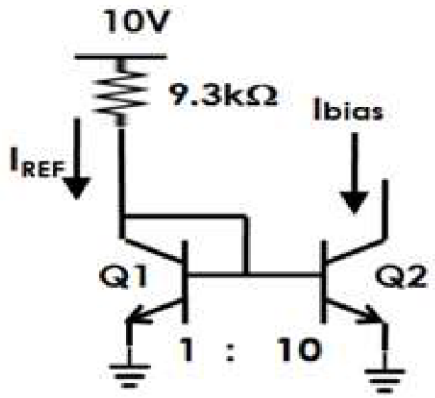
먼저 다이오드의 애노드와 캐소드 방향을 표시한 뒤, 출력 노드를 당기는 저항의 방향을 확인한다. 각 다이오드에 $V_A - V_K \geq 0.7V$ 조건을 적용하여 도통할 다이오드를 정하고, 도통한 다이오드의 $0.7V$ 전압강하로 출력값을 계산한다.

암기 포인트

입력에서 출력 방향의 다이오드와 풀다운 저항은 최고 입력에서 $0.7V$를 뺀 값, 출력에서 입력 방향의 다이오드와 풀업 저항은 최저 입력에 $0.7V$를 더한 값이 출력된다.

NoteBase

9. 다음 전류거울 회로에서 $\beta = \infty$로 가정할 때 전류 I_{bias}의 크기로 가장 적절한 것은? (단, BJT에서 PN junction의 순방향 전압은 0.7 [V]이다.)



① 1 [mA]　② 1.075 [mA]
③ 10 [mA]　④ 10.75 [mA]

정답 3번

출제 포인트

이 문제는 BJT 전류거울에서 기준전류를 구한 뒤, Q1과 Q2의 소자 크기 비 1 : 10을 반영하여 I_{bias}를 계산하는 문제이다.

조건 정리

주어진 값: 전원전압 $V_{CC} = 10V$, 순방향 전압 $V_{BE} = 0.7V$, 저항 $R = 9.3k\Omega$이다.
소자 크기 비는 $Q1 : Q2 = 1 : 10$이다.
$\beta = \infty$이므로 두 트랜지스터의 베이스 전류는 0으로 보고, 저항 전류를 Q1의 컬렉터 기준전류로 본다.

사용할 공식

기준전류는
$I_{REF} = \frac{V_{CC} - V_{BE}}{R}$
이고, 출력 트랜지스터의 크기가 기준 트랜지스터의 10배이므로
$I_{bias} = \frac{A_{Q2}}{A_{Q1}} I_{REF} = 10 I_{REF}$
이다. 두 BJT의 베이스와 이미터 전압이 같으면 전류밀도가 같으므로 컬렉터 전류는 소자 면적비에 비례한다.

NoteBase

계산 과정

1. 저항에 걸리는 전압은 $10 - 0.7 = 9.3V$이다.
2. 기준전류는
$I_{REF} = \frac{9.3V}{9.3k\Omega} = 1mA$
이다.
3. Q2의 크기는 Q1의 10배이므로
$I_{bias} = 10 \times 1mA = 10mA$
이다.

선지 판단

① X — $1mA$는 Q1 쪽 기준전류 I_{REF}이며, Q2의 10배 소자비를 반영하지 않은 값이다. '$1mA$'는 '$10mA$'로 고쳐야 한다.
② X — $1.075mA$는 순방향 전압 $0.7V$를 빼지 않고 $10V/9.3k\Omega$로 계산한 뒤 소자비까지 누락한 값이다. '$1.075mA$'는 '$10mA$'로 고쳐야 한다.
③ O — 저항에서 구한 $I_{REF} = 1mA$에 Q2와 Q1의 소자 크기 비 10을 곱하면 $I_{bias} = 10mA$가 된다.
④ X — $10.75mA$는 순방향 전압 $0.7V$를 빼지 않은 기준전류에 소자비 10을 곱한 값이다. '$10.75mA$'는 '$10mA$'로 고쳐야 한다.

오답 포인트

①처럼 I_{REF}를 그대로 답으로 선택하면 1 : 10의 소자 크기 비를 놓친다. ②와 ④는 저항 전압을 $10V$로 두고 PN 접합의 순방향 전압 $0.7V$를 빼지 않을 때 나오는 오답이다.

다시 나오면 이렇게 판단

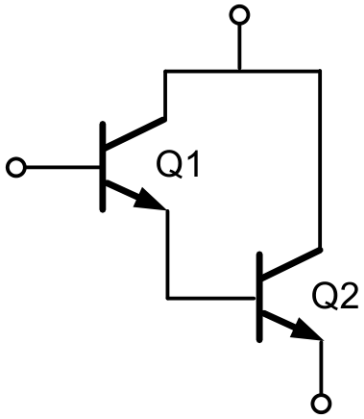
먼저 저항 전압을 $V_{CC} - V_{BE}$로 두어 I_{REF}를 구한 다음, 출력 소자와 기준 소자의 크기 비를 곱해 출력 전류를 계산한다. $\beta = \infty$이면 베이스 전류에 의한 오차는 제외한다.

암기 포인트

전류거울은 '기준전류 $= (V_{CC} - V_{BE})/R$, 출력전류 $=$ 기준전류 $\times$ 소자 크기 비'로 정리된다.

NoteBase

10. 다음 달링턴 회로에서 트랜지스터 Q1과 Q2가 동일하고, 각 트랜지스터의 컬렉터 전류 증폭률β가 100일 때, 달링턴 쌍의 전체 전류 증폭률β로 가장 적절한 것은?



① 200 ② 400
③ 1,000 ④ 10,000

)급) 5 - 2

정답 4번

출제 포인트

달링턴 쌍의 전체 전류 증폭률을 두 트랜지스터의 전류 증폭률로 계산하고, 정확값과 근사값을 구분하는 문제이다.

조건 정리

주어진 값: $\beta_1 = \beta_2 = 100$이다.
구해야 할 값: 달링턴 쌍 전체의 컬렉터 전류 증폭률 β_D이다.
주의할 조건: 두 트랜지스터의 컬렉터가 함께 연결되고 Q1의 이미터 전류가 Q2의 베이스 전류가 되므로, 두 증폭률을 단순히 더하지 않는다.

NoteBase

사용할 공식

달링턴 쌍의 정확한 전체 전류 증폭률은
$\beta_D = \beta_1\beta_2 + \beta_1 + \beta_2$
이다. β_1, β_2가 충분히 크면 덧셈항이 곱셈항보다 작으므로
$\beta_D \approx \beta_1\beta_2$
로 근사한다. Q1의 이미터 전류가 Q2의 베이스 전류로 들어가 두 단계의 전류 증폭이 연속해서 일어나기 때문에 이 공식을 사용한다.

계산 과정

1. 정확한 식에 $\beta_1 = \beta_2 = 100$을 대입한다.
$\beta_D = (100)(100) + 100 + 100 = 10{,}200$
2. 보기에는 10,200이 없으므로 고이득 근사를 적용한다.
$\beta_D \approx (100)(100) = 10{,}000$
3. 정확값 10,200에 가장 가까우면서 달링턴 근사식과 일치하는 값은 10,000이다.

선지 판단

① X — 200은 $\beta_1 + \beta_2$만 계산한 값으로, 지배적인 곱셈항 $\beta_1\beta_2$를 빠뜨렸다. 200이 아니라 정확값은 10,200이고 근사값은 10,000이다.
② X — 400은 달링턴 전체 이득 공식에서 나오는 값이 아니다. 400이 아니라 $\beta_1\beta_2 + \beta_1 + \beta_2 = 10{,}200$, 근사하면 10,000이다.
③ X — 1,000은 두 단계의 증폭률을 올바르게 곱한 값이 아니다. 1,000이 아니라 $100 \times 100 = 10{,}000$을 기본 근사값으로 사용한다.
④ O — 10,000은 $\beta_D \approx \beta_1\beta_2$에 따라 계산한 값이며, 정확값 10,200과도 가장 가깝다.

오답 포인트

각 트랜지스터의 증폭률을 단순히 더해 ① 200을 고르는 것이 핵심 함정이다. 달링턴 접속에서는 Q1에서 증폭된 전류가 다시 Q2의 입력이 되므로 곱셈항이 지배적이다. 또한 정확값은 10,200이지만 문항이 '가장 적절한 것'을 묻고 보기에 정확값이 없으므로 10,000을 선택한다.

다시 나오면 이렇게 판단

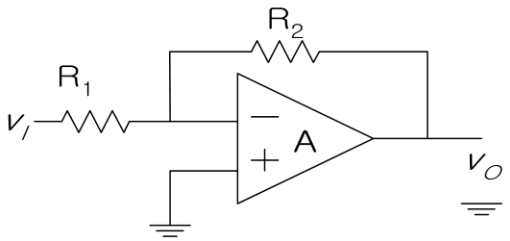
달링턴 쌍이면 먼저 $\beta_D = \beta_1\beta_2 + \beta_1 + \beta_2$로 정확값을 구한다. 두 β가 크고 보기에서 근사값을 요구하면 $\beta_D \approx \beta_1\beta_2$를 적용한 뒤 가장 가까운 선지를 판단한다.

암기 포인트

달링턴 전류 이득은 '정확히 곱+합, 크게는 곱'이다: $\beta_D = \beta_1\beta_2 + \beta_1 + \beta_2 \approx \beta_1\beta_2$.

NoteBase

11. 다음 회로에서 입력저항이 $10[k\Omega]$이고 전압이득의 절대값이 20일 경우 R_1, R_2 값으로 가장 적절한 것은?



① $R_1 = 10\,[k\Omega],\ R_2 = 200\,[k\Omega]$
② $R_1 = 10\,[k\Omega],\ R_2 = 190\,[k\Omega]$
③ $R_1 = 200\,[k\Omega],\ R_2 = 10\,[k\Omega]$
④ $R_1 = 190\,[k\Omega],\ R_2 = 10\,[k\Omega]$

정답 1번

출제 포인트

반전 증폭기에서 입력저항과 전압이득의 절댓값을 이용하여 입력저항 R_1과 귀환저항 R_2를 구하는 문제이다.

조건 정리

주어진 값: 입력저항은 $10k\Omega$, 전압이득의 절댓값은 20이다.
구해야 할 값: R_1과 R_2이다.
주의할 조건: 비반전 입력이 접지된 반전 증폭기이므로 반전 입력은 가상접지 상태이며, 전압이득 자체는 음수이지만 문제에서는 그 절댓값을 사용한다.

사용할 공식

입력저항은
$R_{in} = R_1$
이고, 반전 증폭기의 전압이득은
$A_v = \frac{V_o}{V_i} = -\frac{R_2}{R_1}, \qquad |A_v| = \frac{R_2}{R_1}$
이다. 입력전류가 신호원에서 R_1을 거쳐 가상접지점으로 흐르므로 입력단에서 본 저항이 R_1이 되고, 출력에서 반전 입력으로 연결된 R_2가 귀환저항이므로 이 공식을 사용한다.

NoteBase

계산 과정

1. 입력저항 조건에서 $R_1 = 10k\Omega$이다.
2. 이득의 절댓값을 대입하면
$20 = \frac{R_2}{10k\Omega}$
이다.
3. 따라서
$R_2 = 20 \times 10k\Omega = 200k\Omega$
이다.

선지 판단

① O — $R_1 = 10k\Omega$이므로 입력저항 조건을 만족하고, $R_2/R_1 = 200/10 = 20$이므로 이득의 절댓값도 20이다.

② X — $R_1 = 10k\Omega$은 맞지만 $R_2 = 190k\Omega$이면 $|A_v| = 190/10 = 19$이다. 틀린 $R_2 = 190k\Omega$를 $R_2 = 200k\Omega$로 고쳐야 한다.

③ X — $R_1 = 200k\Omega$이면 입력저항이 $200k\Omega$가 되어 조건과 다르고, $R_2/R_1 = 10/200 = 0.05$이다. 올바르게는 $R_1 = 10k\Omega$, $R_2 = 200k\Omega$이다.

④ X — $R_1 = 190k\Omega$이면 입력저항이 $190k\Omega$가 되어 조건과 다르고, $R_2/R_1 = 10/190 = 1/19$이다. 올바르게는 $R_1 = 10k\Omega$, $R_2 = 200k\Omega$이다.

오답 포인트

전압이득의 절댓값 20을 저항의 차이로 해석하여 $R_2 = R_1 + 190k\Omega$로 계산하면 ②를 고르게 된다. 반전 증폭기의 이득은 저항의 차이가 아니라 비 R_2/R_1이다. 또한 ③과 ④처럼 R_1과 R_2를 바꾸면 입력저항 조건부터 만족하지 않는다.

다시 나오면 이렇게 판단

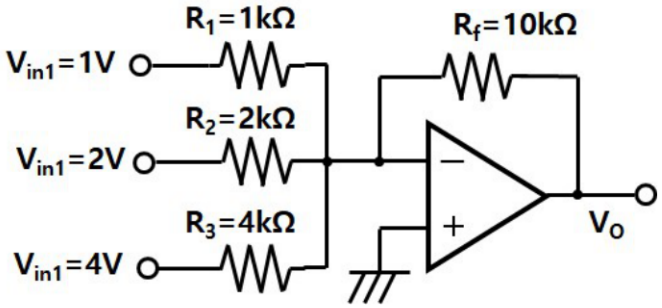
비반전 입력이 접지되고 입력이 R_1을 통해 반전 입력으로 들어가는 회로인지 먼저 확인한다. 그다음 $R_{in} = R_1$로 R_1을 정하고, $|A_v| = R_2/R_1$에 대입하여 R_2를 구한 뒤 저항의 단위를 검산한다.

암기 포인트

반전 증폭기는 입력저항이 R_1, 이득은 $-R_2/R_1$, 이득의 절댓값은 R_2/R_1이다.

NoteBase

12. 다음 연산증폭기를 이용한 가산기 회로에서 출력 전압으로 가장 적절한 것은? (단, 연산증폭기는 이상적이다.)



① 37 [V]　② -37 [V]
③ 30 [V]　④ -30 [V]

정답 4번

출제 포인트

이 문제는 이상적인 연산증폭기로 구성한 반전 가산기의 출력 전압을 구하는 문제이다.

조건 정리

주어진 값: $V_1 = 1V, R_1 = 1k\Omega, V_2 = 2V, R_2 = 2k\Omega, V_3 = 4V, R_3 = 4k\Omega, R_f = 10k\Omega$이다.
구해야 할 값: 출력 전압 V_o이다.
주의할 조건: 비반전 입력이 접지된 이상적인 연산증폭기이므로 반전 입력 노드는 가상 접지 상태이고, 반전 가산기의 출력에는 음의 부호가 붙는다.

사용할 공식

반전 가산기의 출력 전압은
$V_o = -R_f\left(\frac{V_1}{R_1} + \frac{V_2}{R_2} + \frac{V_3}{R_3}\right)$
이다. 각 입력 저항을 통해 흐르는 전류가 반전 입력 노드에서 합쳐져 피드백 저항으로 흐르고, 회로가 반전 증폭 동작을 하기 때문에 이 공식을 사용한다.

계산 과정

각 입력의 전류는
$\frac{1V}{1k\Omega} = 1mA, \quad \frac{2V}{2k\Omega} = 1mA, \quad \frac{4V}{4k\Omega} = 1mA$
이다. 따라서 입력 전류의 합은 $3mA$이다.
$V_o = -(10k\Omega)(3mA) = -30V$
이므로 출력 전압은 $-30V$이다.

NoteBase

선지 판단

① X: $37V$는 입력 전압 1, 2, 4를 단순히 더한 7에 피드백 저항비 10을 일관되지 않게 적용한 값으로, 반전 가산기의 가중합 계산과 맞지 않는다. 올바르게는 각 입력에 대해 V_i/R_i를 구해 더하고 반전 부호를 적용한 $-30V$이다.
② X: $-37V$도 입력별 저항비를 반영한 전류의 합으로 계산한 값이 아니다. 올바르게는 세 입력 전류가 각각 $1mA$이므로 합계 $3mA$에 $R_f = 10k\Omega$를 곱한 $-30V$이다.
③ X: 크기 $30V$는 맞지만 반전 가산기의 음의 부호를 빠뜨렸다. 올바른 출력은 $-30V$이다.
④ O: 입력 전류의 합이 $3mA$이고 반전 동작을 하므로 $V_o = -(10k\Omega)(3mA) = -30V$가 된다.

오답 포인트

③의 $30V$는 가상 접지를 이용한 전류 합산까지는 맞게 했지만 반전 가산기의 음의 부호를 누락할 때 선택하기 쉽다. 또한 입력 전압 1, 2, 4를 직접 더해서는 안 되고, 반드시 각 입력 전압을 해당 입력 저항으로 나눈 전류를 합해야 한다.

다시 나오면 이렇게 판단

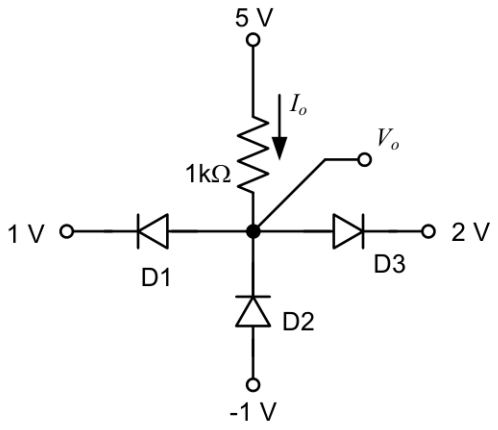
반전 가산기에서는 반전 입력 노드를 $0V$인 가상 접지로 두고, 각 V_i/R_i를 합한 뒤 $-R_f$를 곱하는 순서로 판단한다. 마지막에 출력의 음의 부호와 저항·전류 단위를 함께 검산한다.

암기 포인트

반전 가산기는 '입력별 V/R의 합에 $-R_f$를 곱한다'로 기억한다.

NoteBase

13. 아래 회로에서 출력전압 Vo와 1 kΩ 저항을 통해 흐르는 전류 Io 값으로 가장 적절한 것은? (단, 모든 다이오드는 이상적이다.)



① 2 [V], 3 [mA]　② 1 [V], 4 [mA]
③ −1 [V], 6 [mA]　④ 0 [V], 5 [mA]

정답 2번

출제 포인트

이 문제는 이상적 다이오드의 도통 조건과 클램프 작용을 이용해 출력전압 V_o와 저항 전류 I_o를 구하는 문제이다.

조건 정리

주어진 값: 전원은 $5V$, 저항은 $1k\Omega$이고, D1의 캐소드는 $1V$, D3의 캐소드는 $2V$, D2의 애노드는 $-1V$에 연결되어 있다.
구해야 할 값: 중앙 노드의 출력전압 V_o와 저항을 아래 방향으로 흐르는 전류 I_o이다.
주의할 조건: 이상적 다이오드는 $V_A > V_K$일 때 순방향 도통하며, 도통 중 전압강하는 $0V$이다.

사용할 공식

이상적 다이오드의 도통 조건은 $V_A \geq V_K$이고, 도통하면 $V_A = V_K$가 된다. 저항 전류는 옴의 법칙에 따라
$I_o = \frac{5V - V_o}{1k\Omega}$
로 계산한다. $5V$ 전원이 저항을 통해 중앙 노드의 전압을 올리므로, 가장 낮은 상한 전압에서 먼저 순방향 도통하는 다이오드가 출력전압을 결정한다.

NoteBase

계산 과정

1. 중앙 노드 전압이 올라가면 애노드가 중앙 노드이고 캐소드가 $1V$인 D1이 $V_o = 1V$에서 도통하여 노드를 $1V$로 제한한다.
2. $V_o = 1V$일 때 D3은 애노드가 $1V$, 캐소드가 $2V$이므로 역바이어스되고, D2는 애노드가 $-1V$, 캐소드가 $1V$이므로 역바이어스된다. 따라서 D1 도통, D2·D3 차단 상태가 일관된다.
3. 저항 전류는
$I_o = \frac{5V - 1V}{1k\Omega} = 4mA$
이다. 따라서 $V_o = 1V$, $I_o = 4mA$이다.

선지 판단

① X — $V_o = 2V$, $I_o = 3mA$는 D3이 출력을 제한한다고 본 값이다. 그러나 노드가 $2V$에 도달하기 전에 D1이 $1V$에서 도통한다. 올바르게는 $V_o = 1V$, $I_o = 4mA$이다.
② O — D1이 도통하여 $V_o = 1V$가 되고, 저항 전압은 $4V$이므로 $I_o = 4mA$이다.
③ X — $V_o = -1V$, $I_o = 6mA$는 D2가 $-1V$로 클램프한다고 본 값이지만, D2는 애노드가 $-1V$ 쪽이어서 중앙 노드가 양전압일 때 역바이어스된다. 올바르게는 $V_o = 1V$, $I_o = 4mA$이다.
④ X — 회로에는 중앙 노드를 $0V$로 고정하는 기준 전압이나 도통 경로가 없으므로 $V_o = 0V$, $I_o = 5mA$가 될 수 없다. 올바르게는 D1이 $1V$로 제한하여 $V_o = 1V$, $I_o = 4mA$이다.

오답 포인트

핵심 함정은 다이오드 기호의 막대 쪽이 캐소드라는 점과, 여러 클램프 중 실제로 먼저 도통하는 다이오드를 구분하지 않는 것이다. ①은 D3의 $2V$만 보고 D1의 더 낮은 $1V$ 클램프를 놓친 경우이고, ③은 D2의 방향을 반대로 읽은 경우이며, ④는 이상적 다이오드의 전압강하 $0V$를 출력전압 $0V$와 혼동한 경우이다.

다시 나오면 이렇게 판단

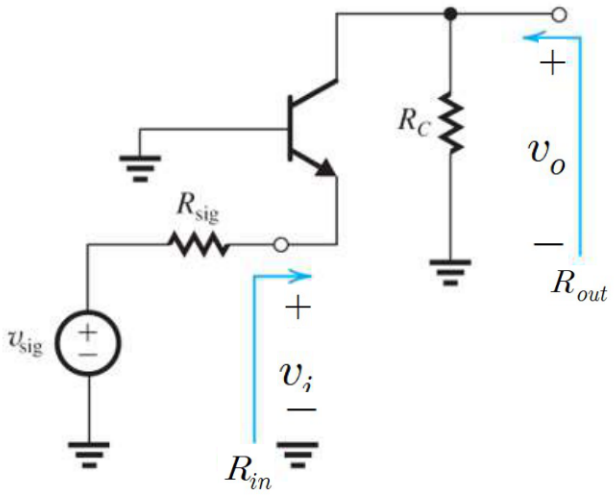
각 다이오드의 애노드와 캐소드를 먼저 표시하고, 노드 전압이 어느 방향으로 변하는지 확인한다. 그 방향에서 가장 먼저 순방향 조건을 만족하는 다이오드로 출력전압을 정한 뒤, 나머지 다이오드의 바이어스 상태를 검산하고 옴의 법칙으로 전류를 계산한다.

암기 포인트

막대 쪽은 캐소드이며, 위로 올라가는 노드는 가장 먼저 만나는 순방향 클램프 전압에서 멈춘다. 이 회로에서는 D1이 $1V$에서 먼저 도통한다.

NoteBase

14. 다음 회로는 AC 해석을 위해 증폭기를 간략화한 회로이다. BJT에 T-모델을 적용했을 경우 R_{in}, R_{out} 값으로 가장 적절한 것은?



① R_{sig} , R_C ② $R_{sig} \| r_e$, R_C

③ r_e , R_C ④ r_e , $R_C \| r_e$

정답 3번

출제 포인트

이 문제는 베이스가 AC 접지되고 이미터로 입력하며 컬렉터에서 출력하는 공통베이스 증폭기의 소신호 입력저항 R_{in}과 출력저항 R_{out}을 T-모델로 판단하는 문제이다.

선지별 해설

① X — R_{sig}는 신호원에 딸린 외부 저항이므로 증폭기 입력 단자에서 바라본 R_{in}이 아니다. 올바른 값은 $R_{in} = r_e$, $R_{out} = R_C$이다.

② X — 입력 단자에서 바라볼 때 R_{sig}는 측정 경계 밖에 있으므로 $R_{sig} \| r_e$로 두지 않는다. 올바른 값은 $R_{in} = r_e$, $R_{out} = R_C$이다.

③ O — 베이스가 AC 접지되어 이미터에서 바라본 소신호 저항은 r_e이다. 트랜지스터의 출력저항 r_o를 생략한 T-모델에서는 컬렉터 쪽에서 접지로 이어지는 저항이 R_C뿐이므로 $R_{out} = R_C$이다.

④ X — r_e는 이미터와 AC 접지된 베이스 사이의 소신호 저항이지 컬렉터 출력 단자에 병렬로 연결된 저항이 아니다. 따라서 $R_C \| r_e$가 아니라 $R_{out} = R_C$이고, 전체 값은 $R_{in} = r_e$, $R_{out} = R_C$이다.

NoteBase

오답 포인트

①·②는 신호원 저항 R_{sig}를 증폭기 자체의 입력저항에 포함시키는 함정이다. ④는 이미터 쪽 소신호 저항 r_e가 컬렉터 출력에도 병렬로 보인다고 오해하게 만든다. 회로도에 표시된 R_{in}과 R_{out}의 측정 단자 경계를 먼저 확인해야 한다.

다시 나오면 이렇게 판단

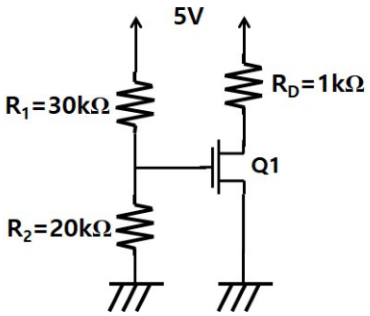
베이스가 AC 접지된 공통베이스 회로에서 이미터 입력저항은 r_e로 본다. 출력저항은 독립 신호원을 0으로 놓고 출력 단자에서 바라보며, r_o를 생략한 모델이면 컬렉터 저항만 남아 $R_{out} = R_C$가 된다.

암기 포인트

공통베이스의 기본값은 이미터 입력 r_e, 컬렉터 출력 R_C이다.

NoteBase

15. 다음 회로에서 NMOS 소자의 L=0.2[μm], W=4[μm]이며 $V_t = 1[V]$, $\mu_n C_{ox} = 200\mu A/V^2$이다. 이때 NMOS 소자의 드레인에 흐르는 전류 I_D로 가장 적절한 것은? (단, NMOS는 포화상태에서 동작한다.)



① 0.5 [mA] ② 1 [mA]
③ 1.5 [mA] ④ 2 [mA]

정답 4번

출제 포인트

저항 분압으로 게이트 전압을 구한 뒤, NMOS의 포화영역 드레인 전류식을 적용하고 실제로 포화조건을 만족하는지 확인하는 문제이다.

조건 정리

게이트 전류는 거의 0이므로 $R_1 = 30k\Omega$와 $R_2 = 20k\Omega$는 전원 $5V$의 단순 분압 회로로 본다.
소스가 접지되어 있으므로 $V_S = 0V$, $V_{GS} = V_G$이다.
주어진 소자 값은 $L = 0.2\mu m$, $W = 4\mu m$, $V_t = 1V$, $\mu_n C_{ox} = 200\mu A/V^2$이고, 드레인 저항은 $R_D = 1k\Omega$이다.

사용할 공식

게이트 분압 전압은
$V_G = 5\frac{R_2}{R_1 + R_2}$
이다. 포화영역에서 채널 길이 변조를 무시한 NMOS의 드레인 전류는
$I_D = \frac{1}{2}\mu_n C_{ox}\frac{W}{L}(V_{GS} - V_t)^2$
이다. 문제에서 포화상태 동작을 제시했으므로 이 전류식을 사용하며, 계산 뒤 $V_{DS} \geq V_{GS} - V_t$인지 검산한다.

NoteBase

계산 과정

1. 게이트 전압을 구한다.
$V_G = 5 \times \frac{20}{30+20} = 2V$
따라서 $V_{GS} = 2V$, 과구동전압은 $V_{OV} = V_{GS} - V_t = 1V$이다.
2. 소자의 폭과 길이의 비는
$\frac{W}{L} = \frac{4}{0.2} = 20$
이다.
3. 포화영역 전류를 계산한다.
$I_D = \frac{1}{2} \times 200\mu A/V^2 \times 20 \times (1V)^2 = 2000\mu A = 2mA$
4. 드레인 전압은
$V_D = 5 - I_D R_D = 5 - (2mA)(1k\Omega) = 3V$
이므로 $V_{DS} = 3V$이다. 이는 $V_{OV} = 1V$보다 크므로 포화조건을 만족한다.

선지 판단

① X — $0.5mA$라는 전류값이 틀렸다. 분압으로 얻은 $V_{GS} = 2V$와 $W/L = 20$을 포화영역 식에 대입하면 올바른 값은 $I_D = 2mA$이다.
② X — $1mA$라는 전류값이 틀렸다. 특히 W/L을 10으로 잘못 계산하면 나올 수 있는 값이며, 올바른 비는 $4/0.2 = 20$이므로 $I_D = 2mA$이다.
③ X — $1.5mA$라는 전류값이 틀렸다. 주어진 값을 빠짐없이 대입한 포화영역 전류는 $2mA$이므로 올바른 표현은 $I_D = 2mA$이다.
④ O — 계산 결과 $I_D = 2mA$이고, 이때 $V_{DS} = 3V \geq V_{OV} = 1V$이므로 포화상태 가정과도 일치한다.

오답 포인트

게이트 전압을 전원전압 $5V$로 바로 두거나, 분압 저항의 위치를 반대로 적용하면 안 된다. 또한 $W/L = 4/0.2 = 20$을 정확히 계산해야 하며, 전류를 구한 뒤에는 드레인 저항의 전압강하를 이용해 포화조건까지 확인해야 한다.

다시 나오면 이렇게 판단

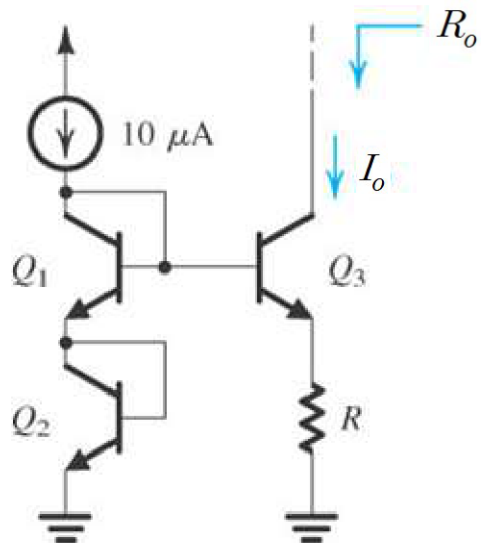
분압 회로에서 V_G를 구하고, 소스 전압을 반영해 V_{GS}와 과구동전압을 계산한 다음, W/L을 포함한 포화영역 전류식을 적용한다. 마지막으로 $V_D = V_{DD} - I_D R_D$를 구해 $V_{DS} \geq V_{GS} - V_t$를 검산한다.

암기 포인트

분압으로 V_G 계산 → $V_{OV} = V_{GS} - V_t$ 계산 → I_D=12_nC_ox(W/L)V_OV^2 계산 → $V_{DS} \geq V_{OV}$ 확인의 순서이다.

NoteBase

16. 다음 회로에서 출력전류(I_O)가 $5\,[\mu A]$가 되는 R값으로 가장 적절한 것은? (단, $V_{BE}=0.7\,[\mathrm{V}]$, $\beta=\infty$이다.)



① $35\,[k\Omega]$ ② $70\,[k\Omega]$
③ $140\,[k\Omega]$ ④ $280\,[k\Omega]$

정답 3번

출제 포인트

다이오드 접속된 Q_1, Q_2가 만드는 기준 전압에서 Q_3의 베이스-이미터 전압을 빼 저항 R의 전압을 구하고, 옴의 법칙으로 출력전류에 필요한 저항값을 계산하는 문제이다.

조건 정리

주어진 값: $V_{BE} = 0.7V$, $I_o = 5\mu A$, $\beta = \infty$이다.
Q_1과 Q_2는 각각 베이스와 컬렉터가 연결된 다이오드 접속이므로 두 트랜지스터에 걸리는 전압은 합계 $2V_{BE} = 1.4V$이다.
$\beta = \infty$이므로 베이스 전류는 0이고, Q_3에서는 컬렉터전류와 이미터전류를 같게 볼 수 있다.

사용할 공식

$V_B = 2V_{BE}$
$V_R = V_E = V_B - V_{BE}$
$R = \frac{V_R}{I_o}$
두 다이오드 접속 트랜지스터가 Q_3의 베이스 전압을 정하고, Q_3의 이미터와 접지 사이에 저항이 있으므로 위 식을 사용한다.

NoteBase

계산 과정

1. Q_3의 베이스 전압은 $V_B = 2V_{BE} = 2(0.7) = 1.4V$이다.
2. Q_3의 이미터 전압, 즉 저항 양단 전압은 $V_R = V_E = 1.4 - 0.7 = 0.7V$이다.
3. $\beta = \infty$이므로 저항전류는 $I_o = 5\mu A$와 같다.

$R = \frac{0.7V}{5\mu A} = 140k\Omega$

선지 판단

① X — $35k\Omega$이면 전류는 $0.7V/35k\Omega = 20\mu A$가 되어 조건과 다르다. 틀린 값 $35k\Omega$ → 올바른 값은 $140k\Omega$이다.

② X — $70k\Omega$이면 전류는 $0.7V/70k\Omega = 10\mu A$가 되어 목표 전류의 두 배이다. 틀린 값 $70k\Omega$ → 올바른 값은 $140k\Omega$이다.

③ O — $R = 140k\Omega$이면 $I_o = 0.7V/140k\Omega = 5\mu A$가 되어 주어진 조건을 만족한다.

④ X — $280k\Omega$이면 전류는 $0.7V/280k\Omega = 2.5\mu A$가 되어 목표 전류의 절반이다. 틀린 값 $280k\Omega$ → 올바른 값은 $140k\Omega$이다.

오답 포인트

저항에 걸리는 전압을 기준 노드의 전체 전압 $1.4V$로 잡으면 ②의 $70k\Omega$를 고르게 된다. 저항 위쪽은 Q_3의 이미터이므로 베이스 전압에서 Q_3의 V_{BE}를 한 번 더 빼야 하며, 실제 저항 전압은 $0.7V$이다.

다시 나오면 이렇게 판단

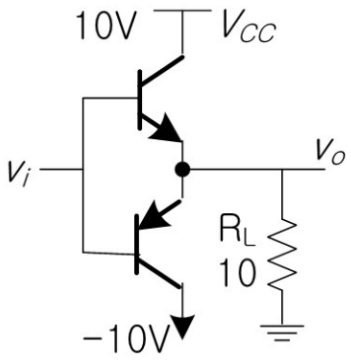
다이오드 접속 트랜지스터의 개수로 베이스 기준 전압을 구한 뒤, 출력 트랜지스터의 V_{BE}를 빼서 이미터 저항 전압을 정하고, $R = V/I$를 적용한다. $\beta = \infty$이면 베이스 전류가 0이므로 컬렉터전류와 이미터전류를 같게 취급한다.

암기 포인트

베이스가 $2V_{BE}$이고 이미터 저항이 접지에 연결되면 저항에는 V_{BE} 하나만 걸린다. 따라서 $R = V_{BE}/I_o$이다.

NoteBase

17. 다음 회로에서 입력(v_i)이 7[V]인 경우, V_o의 전압으로 가장 적절한 것은? (단, 베이스-이미터 간 전압은 순방향일 경우 0.7[V]이고, 트랜지스터가 포화일 경우 콜렉터-이미터간 전압은 0.2[V]이다.)



① 9.8[V]　② -9.8[V]
③ 6.3[V]　④ 7.7[V]

정답 3번

출제 포인트

이 문제는 상보형 푸시풀 이미터 팔로어에서 입력 전압의 극성에 따라 도통하는 트랜지스터를 정하고, 베이스-이미터 순방향 전압을 반영하여 출력 전압을 구하는 문제이다.

조건 정리

주어진 값: 입력은 $v_i = 7V$, 베이스-이미터 순방향 전압은 $V_{BE} = 0.7V$, 전원은 $+10V$와 $-10V$이다.
구해야 할 값: 출력 전압 V_o이다.
주의할 조건: 입력이 양(+)이므로 위쪽 NPN 트랜지스터가 도통하고 아래쪽 PNP 트랜지스터는 차단된다.

사용할 공식

NPN 이미터 팔로어가 활성 영역에서 도통할 때
$V_o = V_B - V_{BE} = v_i - 0.7V$
을 사용한다. 출력이 베이스 전압보다 베이스-이미터 순방향 전압만큼 낮아지기 때문이다.

NoteBase

계산 과정

1. $v_i = 7V$이므로 위쪽 NPN 트랜지스터가 켜진다.
2. $V_o = 7V - 0.7V = 6.3V$
3. 이때 $V_{CE} = 10V - 6.3V = 3.7V$로 포화 시의 $0.2V$보다 크므로 NPN 트랜지스터는 포화되지 않는다. 따라서 $V_o = 6.3V$가 성립한다.

선지 판단

① X — $9.8V$는 양의 전원 전압에서 포화 전압 $0.2V$를 뺀 상한값이다. 이 회로는 주어진 입력에서 포화되지 않으므로 틀린 표현 $V_o = 9.8V$는 올바르게는 $V_o = 6.3V$이다.
② X — 입력이 양(+)이므로 출력이 음의 포화 전압 $-9.8V$가 될 수 없다. 틀린 표현 $V_o = -9.8V$는 올바르게는 $V_o = 6.3V$이다.
③ O — 위쪽 NPN 이미터 팔로어에서 $V_o = v_i - V_{BE} = 7V - 0.7V = 6.3V$이므로 계산 결과와 일치한다.
④ X — $7.7V$는 NPN 이미터 팔로어에서 V_{BE}의 부호를 반대로 적용하여 입력에 $0.7V$를 더한 값이다. 틀린 표현 $V_o = 7.7V$는 올바르게는 입력에서 $0.7V$를 뺀 $V_o = 6.3V$이다.

오답 포인트

①과 ②의 $\pm 9.8V$는 전원 레일과 포화 전압만 보고 고른 값이다. 먼저 입력 극성으로 도통 소자를 정한 뒤 이미터 팔로어의 $0.7V$ 전압 강하를 적용해야 한다. 또한 ④처럼 NPN의 출력에 $0.7V$를 더하지 않도록 주의한다.

다시 나오면 이렇게 판단

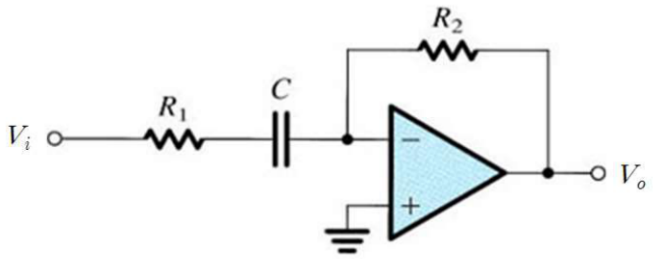
상보형 이미터 팔로어에서는 입력이 양(+)이면 위쪽 NPN, 음(-)이면 아래쪽 PNP가 도통한다고 판단한다. 그다음 NPN 도통 시 $V_o = v_i - 0.7V$, PNP 도통 시 $V_o = v_i + 0.7V$를 적용하고, 계산한 출력이 전원 레일에 가까우면 포화 여부를 추가로 확인한다.

암기 포인트

이미터 팔로어의 출력은 입력을 따라가되, 도통한 트랜지스터의 베이스-이미터 전압 $0.7V$만큼 차이 난다. 양의 입력에서는 $0.7V$를 뺀다.

NoteBase

18. 다음 회로에서 전달함수 $V_o(s)/V_i(s)$의 식으로 가장 적절한 것은?



① $-\dfrac{1+1/sCR_1}{R_2/R_1}$ ② $-\dfrac{R_2}{R_1+sC}$

③ $-\dfrac{R_1+sC}{R_2}$ ④ $-\dfrac{R_2/R_1}{1+1/sCR_1}$

정답 4번

출제 포인트

이 문제는 반전 증폭기의 전달함수 $V_o(s)/V_i(s) = -Z_f/Z_{in}$을 이용하여 직렬 R_1-C 입력 회로의 전달함수를 구하는 문제이다.

조건 정리

주어진 회로: 비반전 입력은 접지되고, 출력에서 반전 입력으로 R_2가 연결된 이상적인 반전 증폭기이다.
입력 임피던스: R_1과 커패시터가 직렬이므로 $Z_{in} = R_1 + 1/(sC)$이다.
피드백 임피던스: $Z_f = R_2$이다.
구해야 할 값: $V_o(s)/V_i(s)$이다.
주의할 조건: 반전 입력 구조이므로 전달함수에 음의 부호가 붙는다.

사용할 공식

반전 증폭기의 전달함수는
$\frac{V_o(s)}{V_i(s)} = -\frac{Z_f}{Z_{in}}$
이다. 이상적인 연산증폭기의 반전 입력 노드는 가상접지되고 입력 전류가 연산증폭기 내부로 흐르지 않으므로, 입력 임피던스와 피드백 임피던스의 비로 이 공식을 적용한다.

NoteBase

계산 과정

1. 커패시터의 임피던스는 $1/(sC)$이므로 $Z_{in} = R_1 + 1/(sC)$이다.

2. $Z_f = R_2$를 반전 증폭기 식에 대입하면
$\frac{V_o(s)}{V_i(s)} = -\frac{R_2}{R_1 + \frac{1}{sC}}$
이다.

3. 분모에서 R_1을 묶어 정리하면
$\frac{V_o(s)}{V_i(s)} = -\frac{R_2/R_1}{1 + \frac{1}{sCR_1}}$
이므로 ④와 일치한다.

선지 판단

① X — $-(1 + 1/(sCR_1))/(R_2/R_1)$은 필요한 임피던스비 $-Z_f/Z_{in}$의 분자와 분모를 뒤집은 형태이다. 올바르게는 $-(R_2/R_1)/(1 + 1/(sCR_1))$이다.

② X — $R_1 + sC$에서는 저항인 R_1과 어드미턴스 차원의 sC를 더하므로 입력 임피던스가 될 수 없다. 올바르게는 커패시터 임피던스 $1/(sC)$를 사용하여 $-R_2/(R_1 + 1/(sC))$로 쓴다.

③ X — $R_1 + sC$는 차원이 서로 다른 항의 합이고, 피드백 임피던스와 입력 임피던스의 배치도 올바르지 않다. 올바르게는 $-R_2/(R_1 + 1/(sC))$, 즉 $-(R_2/R_1)/(1 + 1/(sCR_1))$이다.

④ O — $-R_2/(R_1 + 1/(sC))$의 분자와 분모를 R_1로 나누어 정리한 식과 정확히 일치한다. 따라서 정답은 4번이다.

오답 포인트

①처럼 반전 증폭기의 임피던스비를 $-Z_{in}/Z_f$로 뒤집거나, ②·③처럼 커패시터 임피던스 $1/(sC)$ 대신 어드미턴스 sC를 저항과 직접 더하는 것이 핵심 함정이다. 또한 반전 입력 회로의 음의 부호를 유지해야 한다.

다시 나오면 이렇게 판단

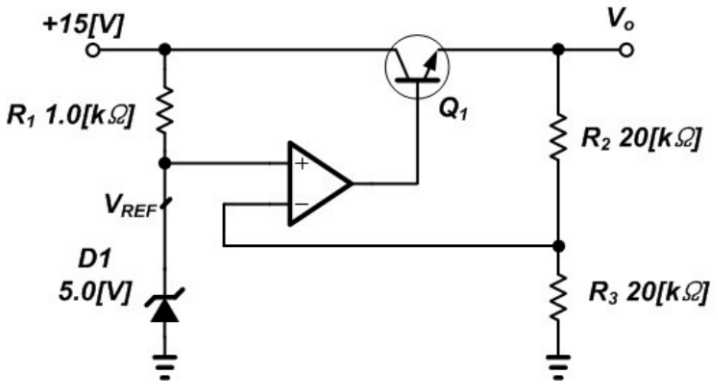
먼저 입력 경로와 피드백 경로의 임피던스를 각각 구한 뒤, 반전 증폭기이면 $-Z_f/Z_{in}$을 적용한다. 마지막으로 서로 더해지는 항의 차원이 같은지 확인하고 식을 선지의 형태로 정리한다.

암기 포인트

반전 증폭기는 $-Z_f/Z_{in}$, 커패시터 임피던스는 $1/(sC)$이다.

NoteBase

19. 다음과 같은 정전압 회로의 출력전압으로 가장 적절한 것은? (단, BJT Q1의 베이스-이미터 전압은 0.7 [V]이다.)



① 10 [V]　② 10.7 [V]
③ 11 [V]　④ 11.7 [V]

정답 1번

출제 포인트

이 문제는 연산증폭기의 가상단락 원리와 출력 분압 피드백을 이용해 정전압 회로의 출력전압을 구하는 문제이다.

조건 정리

기준전압은 제너 다이오드에 의해 $V_{REF} = 5.0\text{V}$이다. 출력 피드백 저항은 $R_2 = R_3 = 20\text{k}\Omega$이므로 출력전압이 절반으로 분압되어 연산증폭기의 부(-) 입력에 걸린다. 정상적인 음의 피드백 상태에서는 정(+) 입력전압과 부(-) 입력전압이 같아진다. Q_1의 베이스-이미터 전압 0.7V는 베이스 구동전압을 정할 때 반영되며, 피드백으로 설정되는 출력전압에 직접 더하지 않는다.

사용할 공식

출력 분압전압은

$$V_- = V_o \frac{R_3}{R_2 + R_3}$$

이고, 음의 피드백이 성립하면

$$V_- = V_+ = V_{REF}$$

이다. 따라서

$$V_o = V_{REF} \frac{R_2 + R_3}{R_3}$$

를 사용한다. 연산증폭기가 분압전압을 기준전압과 같게 만들도록 Q_1을 구동하기 때문에 이 식을 적용한다.

NoteBase

계산 과정

1. 두 피드백 저항이 같으므로 $V_- = V_o/2$이다.
2. 가상단락에 의해 $V_- = V_{REF} = 5.0\text{V}$이다.
3. 따라서

$\frac{V_o}{2} = 5.0\text{V}$

$V_o = 10\text{V}$

이다. 이때 이미터 팔로어로 동작하는 Q_1의 베이스에는 대략 $V_B = V_o + 0.7\text{V} = 10.7\text{V}$가 필요하지만, 이는 출력전압이 아니라 베이스 구동전압이다.

선지 판단

① O — 계산 결과 $V_o = 10\text{V}$이므로 적절하다.
② X — 10.7V는 10V의 출력에 필요한 대략적인 베이스전압이다. 출력전압은 올바르게는 10V이다.
③ X — 출력이 11V이면 부(-) 입력의 분압전압은 5.5V가 되어 5.0V의 기준전압과 같지 않다. 출력전압은 올바르게는 10V이다.
④ X — 출력이 11.7V이면 부(-) 입력의 분압전압은 5.85V가 되어 기준전압과 같지 않다. 출력전압은 올바르게는 10V이다.

오답 포인트

핵심 함정은 문제에서 제시한 베이스-이미터 전압 0.7V를 출력전압 계산에 바로 더하는 것이다. Q_1이 연산증폭기의 피드백 루프 안에 있으므로 연산증폭기가 이 전압강하를 보상한다. 따라서 0.7V는 베이스전압을 10.7V로 만드는 데 쓰일 뿐, 출력전압을 10.7V로 만들지 않는다.

다시 나오면 이렇게 판단

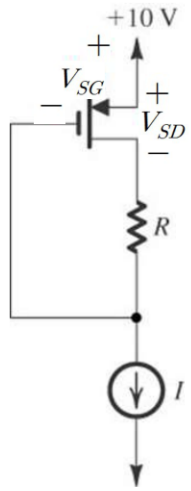
연산증폭기와 직렬 패스 트랜지스터가 함께 있는 정전압 회로에서는 먼저 정(+) 입력의 기준전압과 부(-) 입력의 피드백 분압전압을 같게 놓아 출력전압을 계산한다. 그다음 트랜지스터의 베이스-이미터 전압은 필요한 구동전압과 전원 여유를 확인할 때만 반영한다.

암기 포인트

패스 트랜지스터가 피드백 루프 안에 있으면 V_{BE}는 연산증폭기가 보상한다. 출력은 $V_o = V_{REF}(1 + R_2/R_3)$로 정해진다.

NoteBase

20. 다음 회로에서 $R=5\,[\mathrm{k\Omega}]$, $I=100\,[\mu\mathrm{A}]$일 경우 V_{SG}, V_{SD}의 값으로 가장 적절한 것은? (단, $V_t=-1\,[\mathrm{V}]$, $\mu_p C_{ox}(W/L)=200\mu A/V^2$, $\lambda=0$이다.)



① 2 [V], 2 [V]　② 1.5 [V], 1.5 [V]
③ 2 [V], 1.5 [V]　④ 1.5 [V], 2 [V]

정답 3번

출제 포인트

이 문제는 포화 영역에서 동작하는 pMOS의 전류식으로 V_{SG}를 구하고, 저항의 전압강하를 반영해 V_{SD}를 구하는 문제이다.

조건 정리

주어진 값: $R=5k\Omega$, $I=100\mu A$, $V_t=-1V$, $\mu_pC_{ox}(W/L)=200\mu A/V^2$, $\lambda=0$이다.
구해야 할 값은 표시된 극성에 따른 $V_{SG}=V_S-V_G$와 $V_{SD}=V_S-V_D$이다.
MOS 게이트 전류는 0이므로 저항에는 전류 I가 흐르며, 저항의 위쪽인 드레인 전위가 아래쪽인 게이트 전위보다 높다.

사용할 공식

pMOS의 포화 영역 전류식은
$I=\frac{1}{2}\mu_pC_{ox}(\frac{W}{L})(V_{SG}-|V_t|)^2$
이고, 저항의 전압강하는
$V_D-V_G=IR$
이다. 전류식으로 구한 해가 $V_{SD}\geq V_{SG}-|V_t|$를 만족하는지 확인하면 포화 영역 공식의 적용도 검산할 수 있다.

NoteBase

계산 과정

1. pMOS 전류식에 수치를 대입한다.
$100\mu A = \frac{1}{2}(200\mu A/V^2)(V_{SG} - 1V)^2$
따라서 $V_{SG} - 1V = 1V$이고, 켜진 pMOS이므로 $V_{SG} = 2V$이다.
2. 저항의 전압강하는
$IR = (100\mu A)(5k\Omega) = 0.5V$
이므로 $V_D - V_G = 0.5V$이다.
3. 전압의 정의를 이용하면
$V_{SD} = V_S - V_D = (V_S - V_G) - (V_D - V_G) = V_{SG} - IR$
$V_{SD} = 2V - 0.5V = 1.5V$
이다. 또한 $1.5V \geq 2V - 1V = 1V$이므로 포화 조건을 만족한다.

선지 판단

① X — $V_{SG} = 2V$는 맞지만 $V_{SD} = 2V$가 틀렸다. 저항에서 $0.5V$가 강하되므로 올바르게는 $V_{SG} = 2V$, $V_{SD} = 1.5V$이다.
② X — $V_{SD} = 1.5V$는 맞지만 $V_{SG} = 1.5V$가 틀렸다. pMOS 포화 전류식으로 구한 올바른 값은 $V_{SG} = 2V$이다.
③ O — 계산 결과가 $V_{SG} = 2V$, $V_{SD} = 1.5V$와 모두 일치한다.
④ X — $V_{SG} = 1.5V$, $V_{SD} = 2V$가 모두 틀렸다. 올바르게는 $V_{SG} = 2V$, $V_{SD} = 1.5V$이다.

오답 포인트

핵심 함정은 저항의 아래쪽 노드가 게이트와 연결되어 있어도 드레인과 게이트의 전위가 같지 않다는 점이다. 저항에 $100\mu A$가 흐르므로 $V_D - V_G = 0.5V$이며, 이 전압강하를 빠뜨리면 ①처럼 $V_{SD} = V_{SG} = 2V$로 잘못 판단한다. 또한 pMOS에서는 문제에 표시된 극성대로 $V_{SG} = V_S - V_G$, $V_{SD} = V_S - V_D$를 사용해야 한다.

다시 나오면 이렇게 판단

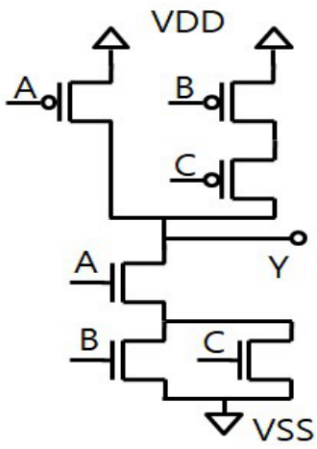
전류원으로 pMOS 전류가 주어지면 먼저 포화 전류식으로 V_{SG}를 구하고, 이어서 IR로 드레인과 게이트 사이의 전압차를 구한다. 마지막에 $V_{SD} = V_{SG} - (V_D - V_G)$를 적용하고 포화 조건을 검산한다.

암기 포인트

pMOS는 V_{SG}로 전류를 구하고, 이 회로에서는 $V_{SD} = V_{SG} - IR$로 연결된다.

NoteBase

21. 다음 그림과 같이 CMOS로 구성된 논리회로에서 출력 Y의 논리식으로 가장 적절한 것은?



① $\overline{A(B+C)}$ ② $\overline{A+BC}$

③ $\overline{AB+C}$ ④ $\overline{(A+B)C}$

정답 1번

출제 포인트

이 문제는 CMOS 회로의 NMOS 풀다운 네트워크에서 직렬 연결은 AND, 병렬 연결은 OR로 바꾸고, 그 도통 조건을 반전하여 출력 논리식을 구하는 문제이다. 그림의 풀다운 경로는 A가 B와 C의 병렬 연결에 직렬로 접속되어 있다.

NoteBase

선지별 해설

① O

- NMOS 풀다운 네트워크는 A가 먼저 직렬로 연결되고, 그 아래에서 B와 C가 병렬로 연결되어 있다. 따라서 출력이 0이 되는 도통 조건은 $A(B+C)$이고, CMOS 출력은 그 보수인 $Y=\overline{A(B+C)}$가 된다.

② X

- $\overline{A+BC}$는 풀다운 네트워크가 A 한 갈래와 B·C 직렬 갈래의 병렬 구조일 때의 식이므로 그림의 연결과 다르다. 올바른 식은 $\overline{A(B+C)}$이다.

③ X

- $\overline{AB}+C$는 C가 1이면 항상 출력이 1이 된다는 뜻이지만, 실제 회로에서는 $A=1, C=1$이면 A와 C를 거쳐 VSS로 도통하여 출력이 0이 된다. 올바른 식은 $\overline{A(B+C)}$이다.

④ X

- $\overline{(A+B)C}$는 A와 B의 병렬 묶음이 C와 직렬인 풀다운 구조를 나타낸다. 그림은 A가 B와 C의 병렬 묶음에 직렬이므로 올바른 식은 $\overline{A(B+C)}$이다.

오답 포인트

PMOS 상단 회로부터 식을 만들거나 직렬·병렬 대응을 뒤바꾸기 쉽다. 출력이 0이 되는 NMOS 경로를 먼저 보면 A는 반드시 켜져야 하고 B와 C 중 하나만 켜져도 되므로 도통 조건은 $A(B+C)$이다. 마지막에 출력 Y는 이 조건의 보수라는 점까지 반영해야 한다.

다시 나오면 이렇게 판단

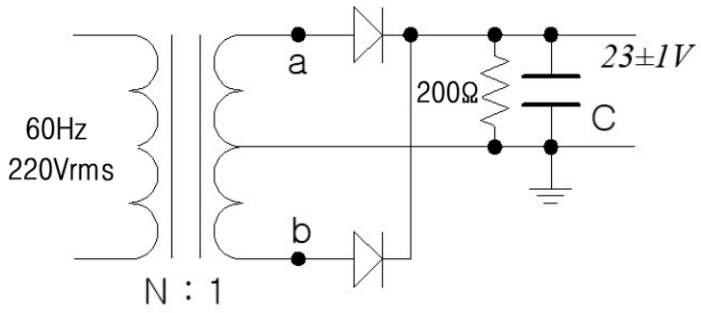
NMOS 풀다운 네트워크만 보고 직렬은 AND, 병렬은 OR로 치환하여 출력 0의 조건을 만든 뒤, 전체에 부정을 취해 출력 Y를 구한다.

암기 포인트

NMOS는 직렬 AND·병렬 OR, CMOS 출력은 풀다운 도통 조건의 보수이다.

NoteBase

22. 다음 전파정류기에서 출력전압이 $23\,V \pm 1\,V$일 경우 C 값으로 가장 적절한 것은? (단, 모든 다이오드는 이상적이라 가정한다.)



① 0.1 [mF]　② 0.5 [mF]
③ 1 [mF]　④ 5 [mF]

정답 2번

출제 포인트

센터탭 전파정류기의 리플 주파수와 콘덴서 입력형 필터의 리플 전압 근사식을 이용하여 필요한 평활 콘덴서의 용량을 구하는 문제이다.

조건 정리

출력의 평균값은 약 $V_{DC} = 23V$이다. 출력이 $23V \pm 1V$이므로 리플 전압의 첨두간 값은 $V_{r(pp)} = 2V$이다. 부하 저항은 $R_L = 200\Omega$이고, 센터탭 전파정류이므로 리플 주파수는 전원 주파수의 2배인 $f_r = 2 \times 60 = 120Hz$이다.

사용할 공식

부하 전류는 $I_L = V_{DC}/R_L$이고, 평활 콘덴서의 방전에 따른 첨두간 리플 전압은 $V_{r(pp)} \simeq I_L/(f_r C)$이다. 따라서 $C \simeq I_L/(f_r V_{r(pp)})$를 사용한다. 두 다이오드가 반주기마다 번갈아 도통하는 전파정류 회로이므로 콘덴서가 충전되는 간격을 정하는 주파수는 $60Hz$가 아니라 $120Hz$이다.

계산 과정

1. 부하 전류를 구하면 $I_L = 23/200 = 0.115A$이다.
2. 필요한 용량은 $C \simeq \frac{0.115}{120 \times 2} = 4.79 \times 10^{-4}F$이다.
3. 단위를 바꾸면 $C \simeq 0.479mF$이므로 가장 가까운 값은 $0.5mF$이다.

NoteBase

선지 판단

① X — $0.1mF$일 때 $V_{r(pp)} \simeq 0.115/(120 \times 0.0001) = 9.58V$로 허용 리플 $2V$보다 크다. 틀린 값 $0.1mF$는 올바르게는 약 $0.5mF$이다.
② O — $0.5mF$일 때 $V_{r(pp)} \simeq 1.92V$로 주어진 $2V$와 거의 같고, 계산값 $0.479mF$에 가장 가깝다.
③ X — $1mF$일 때 리플은 약 $0.958V$로 주어진 $2V$보다 작다. 틀린 값 $1mF$는 올바르게는 약 $0.5mF$이다.
④ X — $5mF$일 때 리플은 약 $0.192V$에 불과하여 주어진 출력 변동과 맞지 않는다. 틀린 값 $5mF$는 올바르게는 약 $0.5mF$이다.
계산 결과가 약 $0.479mF$이므로 정답은 2번이다.

오답 포인트

$23V \pm 1V$에서 $1V$를 그대로 리플 전압으로 넣는 것이 핵심 함정이다. 식에 사용하는 첨두간 리플은 최댓값과 최솟값의 차이이므로 $2V$이다. 또한 센터탭 전파정류의 리플 주파수를 $60Hz$로 잡으면 용량이 약 $1mF$로 계산되어 ③을 고르게 된다.

다시 나오면 이렇게 판단

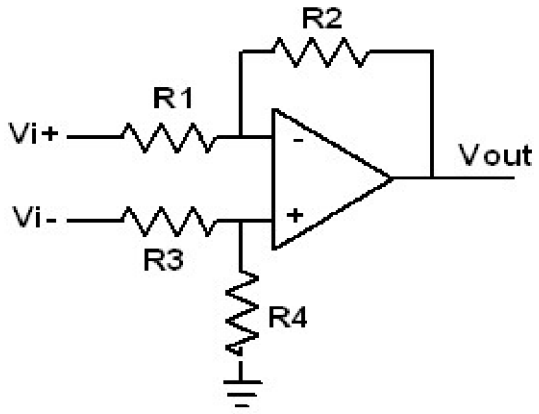
먼저 출력의 $\pm$ 변동을 첨두간 리플로 바꾸고, 정류 방식에 따라 반파는 f, 전파는 $2f$를 적용한다. 그다음 $I_L = V_{DC}/R_L$와 $C \simeq I_L/(f_r V_{r(pp)})$의 순서로 계산하고 F를 mF로 환산한다.

암기 포인트

전파정류는 리플 주파수가 전원 주파수의 2배이고, $V \pm \Delta V$의 첨두간 리플은 $2\Delta V$이다.

NoteBase

23. 다음의 연산증폭기를 이용한 차동증폭기에서 양의 입력신호와 음의 입력신호의 출력이득의 크기가 같기 위한 조건으로 가장 적절한 것은?



① $\frac{R_3}{R_4}=\frac{R_2}{R_1}$ ② $\frac{R_4}{R_3}=\frac{R_2}{R_1}$

③ $R_4R_3=R_2R_1$ ④ $1+\frac{R_4}{R_3}=\frac{R_2}{R_1}$

정답 2번

출제 포인트

이 문제는 이상적 연산증폭기의 가상단락과 비반전 입력단의 분압을 이용하여 두 입력 신호에 대한 출력 이득의 크기가 같아지는 저항비 조건을 구하는 문제이다.

조건 정리

V_{i+}는 R_1을 거쳐 반전 입력단에 연결되고, 출력은 R_2를 통해 반전 입력단으로 되먹임된다. V_{i-}는 R_3과 R_4의 분압 회로를 거쳐 비반전 입력단에 연결된다. 이상적 연산증폭기의 입력 전류는 0이고 음의 되먹임 상태에서 $V_- = V_+$이다. 구해야 할 것은 V_{i+}와 V_{i-}에 대한 출력 이득의 크기가 같은 저항비 조건이다.

NoteBase

사용할 공식

비반전 입력단 전압은
$V_+ = \frac{R_4}{R_3+R_4}V_{i-}$
이다. 반전 입력단에서 키르히호프 전류 법칙을 적용하면
$V_{out} = \left(1+\frac{R_2}{R_1}\right)V_+ - \frac{R_2}{R_1}V_{i+}$
이다. 첫 식은 연산증폭기 입력 전류가 0이므로 R_3과 R_4가 단순한 전압 분배기를 이루기 때문에 사용하며, 둘째 식은 가상단락된 반전 입력 노드에서 입력 전류와 되먹임 전류의 합이 0이기 때문에 사용한다.

계산 과정

두 식을 결합하면
$V_{out} = \left(1+\frac{R_2}{R_1}\right)\frac{R_4}{R_3+R_4}V_{i-} - \frac{R_2}{R_1}V_{i+}$
이다. 따라서 두 입력에 대한 이득의 크기가 같으려면
$\left(1+\frac{R_2}{R_1}\right)\frac{R_4}{R_3+R_4} = \frac{R_2}{R_1}$
이어야 한다. 양변을 정리하면
$R_4(R_1+R_2) = R_2(R_3+R_4)$
$R_1R_4 = R_2R_3$
이므로
$\frac{R_4}{R_3} = \frac{R_2}{R_1}$
이다.

선지 판단

① X — $R_3/R_4 = R_2/R_1$은 필요한 저항비의 왼쪽을 거꾸로 쓴 식이다. 올바르게는 $R_4/R_3 = R_2/R_1$이다.
② O — 계산 결과인 $R_4/R_3 = R_2/R_1$과 정확히 일치하므로 두 입력의 출력 이득 크기가 같아진다.
③ X — $R_4R_3 = R_2R_1$은 이득 계수를 같게 놓아 정리한 결과가 아니다. 올바르게는 $R_1R_4 = R_2R_3$, 즉 $R_4/R_3 = R_2/R_1$이다.
④ X — $1 + R_4/R_3 = R_2/R_1$은 비반전 경로의 이득에 포함되는 1을 저항비 조건에 잘못 남긴 식이다. 올바르게는 $R_4/R_3 = R_2/R_1$이다.

오답 포인트

핵심 함정은 V_{i-}가 비반전 입력단에 직접 들어가는 것이 아니라 R_3-R_4 분압을 거친다는 점이다. 또한 비반전 경로의 계수 $1 + R_2/R_1$만 보고 ④처럼 1을 최종 저항비에 남기거나, 분압비의 분자와 분모를 뒤집으면 ①을 고르게 된다.

다시 나오면 이렇게 판단

차동증폭기 저항 조건 문제에서는 먼저 비반전 입력 전압을 분압식으로 구하고, 이를 연산증폭기 출력식에 대입한 뒤 각 입력 신호의 계수를 분리한다. 두 계수의 부호가 반대이고 절댓값이 같은지를 확인하면 된다.

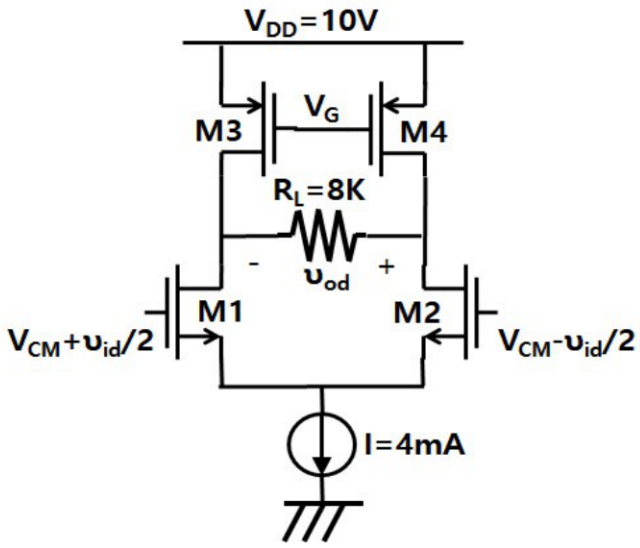
NoteBase

암기 포인트

네 저항 차동증폭기의 이득 크기 일치 조건은 마주 보는 저항비가 같다는 식 $R_2/R_1 = R_4/R_3$이다.

NoteBase

24. 다음 차동증폭기에 대한 설명 중 가장 적절하지 않은 것은?



① 차동증폭기의 부하는 M3, M4의 능동부하(active load)와 R_L의 병렬연결이다.

② 차동이득은 $A_{V,d}=\frac{\upsilon_{od}}{\upsilon_{id}}=g_{m1,2}(r_{03,4}\|R_L)$ (단, 부호는 생략, $g_{m1,2}$는 M1, M2의 트랜스컨덕턴스, $r_{o3,4}$는 M3, 4의 소신호 얼리저항이다.)

③ M1과 M2가 동일한 트랜지스터이며 드레인 전류는 동일하게 2 [mA]씩 흐른다.

④ 차동증폭기가 완전 대칭일 때 공통모드 이득은 $A_{V,CM}=\frac{\upsilon_{od}}{V_{CM}}=0$ 이다.

정답 2번

출제 포인트

이 문제는 완전 대칭인 MOS 차동증폭기의 차동 반회로를 만들 때 두 출력 사이의 부하저항을 어떻게 환산하는지와 차동·공통모드 동작을 판단하는 문제이다.

NoteBase

조건 정리

주어진 값: $V_{DD} = 10V$, 꼬리전류 $I = 4mA$, $R_L = 8k\Omega$이다.
주의할 조건: M1과 M2 및 M3과 M4가 각각 정합되고, 차동 동작을 하며, 선지 ②와 같이 M1·M2의 출력저항 등은 생략한다.
출력 극성은 오른쪽이 +, 왼쪽이 −이므로 $v_{od} = v_{o2} - v_{o1}$이다.

사용할 공식

차동 반회로에서는 대칭면이 교류 접지가 되므로 두 출력 사이의 저항 R_L는 각 출력에서 $R_L/2$로 보인다. 따라서 각 M3, M4의 소신호 출력저항을 r_o라 하면
$A_{V,d} = \frac{v_{od}}{v_{id}} = g_m\left(r_o \parallel \frac{R_L}{2}\right)$
이다. 이 공식을 쓰는 이유는 두 출력 전압이 크기는 같고 부호는 반대이므로 R_L의 중앙점이 차동 신호에 대한 가상접지가 되기 때문이다.

계산 과정

1. 입력은 M1에 $+v_{id}/2$, M2에 $-v_{id}/2$로 인가된다.
2. 차동 반회로의 한쪽 부하는 $r_o \parallel (R_L/2)$이고, 여기서 $R_L/2 = 4k\Omega$이다.
3. 왼쪽 출력은 $-g_m(v_{id}/2)[r_o \parallel (R_L/2)]$, 오른쪽 출력은 그 반대 부호가 된다.
4. $v_{od} = v_{o2} - v_{o1}$이므로 두 반쪽의 출력 차를 취하면 $A_{V,d} = g_m[r_o \parallel (R_L/2)]$가 된다. 따라서 R_L를 그대로 병렬 연결한 선지 ②의 식은 성립하지 않는다.

선지 판단

① O — M3와 M4는 바이어스된 능동부하이고, R_L도 두 출력 단자 사이에 연결된 부하이다. 차동 출력 단자에서 보면 M3·M4의 출력저항 경로와 R_L가 병렬 부하를 이룬다.

② X — 틀린 표현은 $r_{o3,4} \parallel R_L$이다. 차동 반회로에서 R_L는 $R_L/2$로 환산되므로, M3와 M4의 출력저항이 같은 r_o일 때 올바른 식은 $A_{V,d} = g_m[r_o \parallel (R_L/2)]$이다. 이 회로에서는 저항 항이 $R_L/2 = 4k\Omega$가 되어야 한다.

③ O — $v_{id} = 0$이고 소자가 동일하면 꼬리전류 $4mA$가 두 갈래에 대칭적으로 나뉘므로 M1과 M2의 드레인 전류는 각각 $2mA$이다.

④ O — 완전 대칭 회로에 같은 공통모드 입력이 들어오면 두 출력은 동일하게 변한다. 따라서 차동 출력 $v_{od} = v_{o2} - v_{o1} = 0$이므로 차동 출력으로 정의한 공통모드 이득 $A_{V,CM} = v_{od}/V_{CM}$은 0이다.

가장 적절하지 않은 설명은 ②이다.

NoteBase

오답 포인트

선지 ②의 함정은 회로도에 표시된 R_L를 한쪽 출력의 접지 부하처럼 그대로 사용하는 데 있다. R_L는 두 출력 사이에 있으므로 차동 반회로에서는 반드시 $R_L/2$로 바뀐다. 또한 ④는 각 출력의 공통모드 전압 변화가 0이라는 뜻이 아니라, 두 출력의 차인 v_{od}가 0이라는 뜻이다.

다시 나오면 이렇게 판단

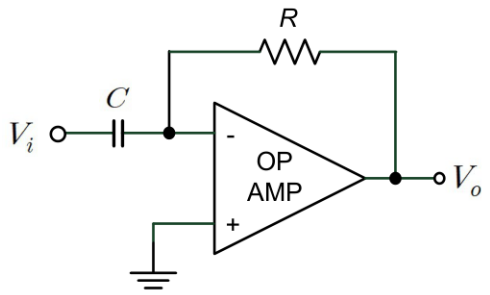
대칭 차동회로에서는 먼저 대칭면을 차동 신호의 교류 접지로 놓고, 출력 사이에 연결된 저항을 각 반회로의 $R_L/2$로 환산한다. 그다음 한쪽 출력 이득을 구해 두 출력의 극성에 맞게 차를 취한다. 공통모드 이득은 단일 출력이 아니라 문제에서 정의한 출력이 단일 출력인지 차동 출력인지 확인하여 판단한다.

암기 포인트

출력 사이의 R_L는 차동 반회로에서 $R_L/2$, 완전 대칭 공통모드 입력은 차동 출력에서 0이다.

NoteBase

25. 다음 주어진 연산증폭기 회로의 출력 전압으로 가장 적절한 것은?



① $-RC\frac{dv_i}{dt}$ ② $-\frac{R}{C}\frac{dv_i}{dt}$

③ $\frac{1}{RC}\int v_i dt$ ④ $-\frac{1}{RC}\int v_i dt$

정답 1번

출제 포인트

입력 임피던스가 커패시터이고 피드백 임피던스가 저항인 이상적 반전 연산증폭기에서 출력 전압을 구하는 문제이다. 이 회로는 입력 전압의 시간 변화율을 출력하는 반전 미분기이다.

조건 정리

비반전 입력은 접지되어 있으므로 이상적 연산증폭기의 반전 입력도 가상 접지 상태이다.
입력 소자는 커패시터 C이고 피드백 소자는 저항 R이다.
구해야 할 값은 입력 전압 v_i에 대한 출력 전압 v_o이다.

사용할 공식

이상적 반전 증폭기의 전달함수는 다음과 같다.
$\frac{V_o(s)}{V_i(s)} = -\frac{Z_f}{Z_{in}}$
이 회로에서는 $Z_f = R, Z_{in} = 1/(sC)$이므로 이 공식을 사용한다.

NoteBase

계산 과정

1. 입력 및 피드백 임피던스를 대입한다.
$\frac{V_o(s)}{V_i(s)} = -\frac{R}{1/(sC)} = -RCs$
2. 따라서 $V_o(s) = -RCsV_i(s)$이다.
3. 이를 시간 영역으로 바꾸면 다음과 같다.
$v_o(t) = -RC\frac{dv_i(t)}{dt}$
따라서 출력 전압은 입력 전압의 미분값에 $-RC$를 곱한 형태이다.

선지 판단

① O — $-RCdv_i/dt$는 반전 미분기의 출력식과 정확히 일치한다.
② X — $-R/Cdv_i/dt$에서 계수 R/C가 잘못되었다. 올바르게는 저항과 커패시턴스의 곱인 $-RCdv_i/dt$이다.
③ X — $(1/RC)\int v_i dt$는 양의 부호를 가진 적분식이므로 이 회로의 미분 동작 및 반전 부호와 모두 맞지 않는다. 올바르게는 $-RCdv_i/dt$이다.
④ X — $-(1/RC)\int v_i dt$는 입력에 저항, 피드백에 커패시터를 둔 반전 적분기의 출력식이다. 주어진 회로는 두 소자의 위치가 반대이므로 올바르게는 $-RCdv_i/dt$이다.

오답 포인트

커패시터가 보인다는 이유만으로 적분기를 고르면 ④를 선택하기 쉽다. 입력 측에 커패시터가 있고 피드백 측에 저항이 있으면 미분기이며, 반대로 입력 측에 저항이 있고 피드백 측에 커패시터가 있으면 적분기이다. 또한 반전 단자에 입력되므로 출력식 앞의 음의 부호를 유지해야 한다.

다시 나오면 이렇게 판단

먼저 반전 증폭기의 기본식 $V_o/V_i = -Z_f/Z_{in}$을 세운 뒤 입력 소자와 피드백 소자의 임피던스를 대입한다. 입력이 커패시터이고 피드백이 저항이면 $-RCs$가 되어 미분기로 판단한다.

암기 포인트

입력 C·피드백 R은 반전 미분기: $v_o = -RCdv_i/dt$이다. 입력 R·피드백 C는 반전 적분기이다.

NoteBase