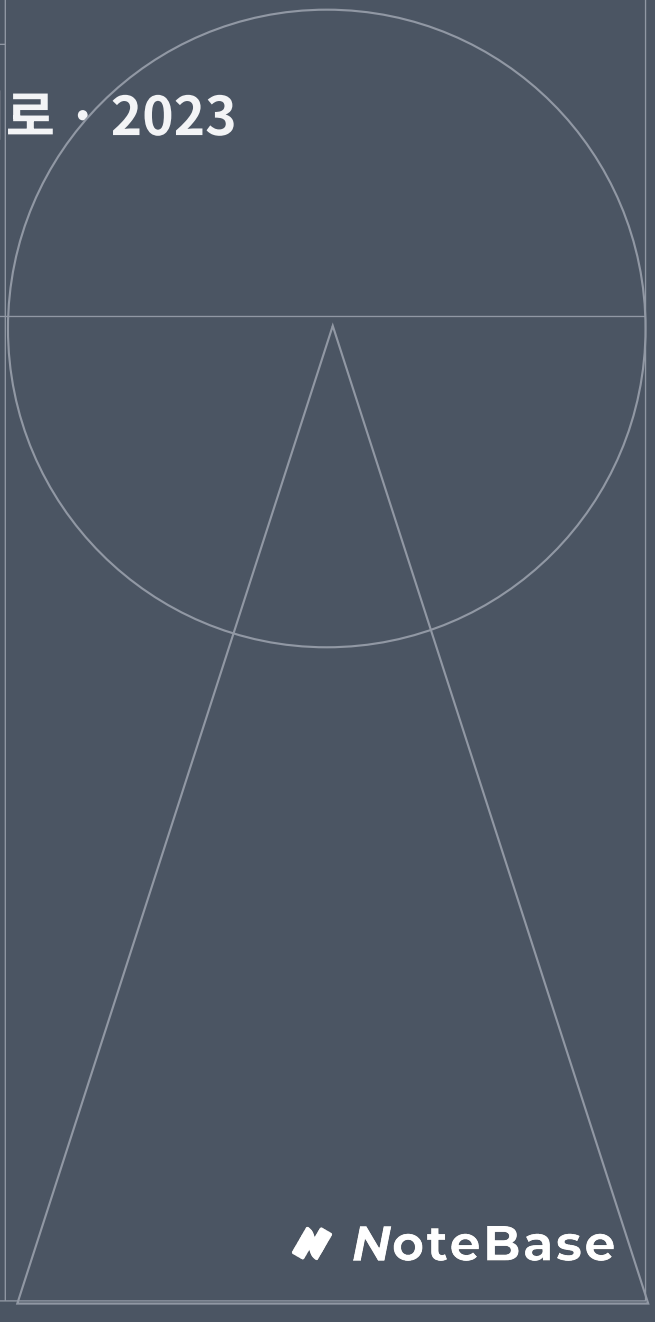
기출OX 해설집

공무원/군무원/9급 · 전자회로 · 2023



NoteBase

기출OX 해설집

공무원/군무원/9급 · 전자회로 · 2023

공무원/군무원/9급 · 전자회로 · 2023

1. 전자회로에 사용되는 소자에 대한 설명으로 가장 옳지 않은 것은?
   ① 저항은 전력을 소비하는 소자이다.
   ② 커패시터와 인덕터는 에너지를 저장할 수 있는 소자이다.
   ③ 다이오드는 반도체소자로 전력을 소비한다.
   ④ MOSFET는 반도체 소자로 항상 전류원으로 모델링된다.

정답 4번

출제 포인트

저항·커패시터·인덕터·다이오드·MOSFET의 전력 소비, 에너지 저장, 동작 영역별 등가 모델을 구분하는 문제이다.

핵심 개념

저항은 전기에너지를 열로 소모하는 소자이다. 커패시터와 인덕터는 각각 전기장과 자기장에 에너지를 저장할 수 있다. 다이오드와 MOSFET은 반도체 소자이며, MOSFET의 등가 모델은 동작 영역에 따라 달라진다.

선지별 해설

① O — 저항에 전류가 흐르면 전력이 줄열로 소모되므로 전력을 소비하는 소자라는 설명은 옳다.

② O — 커패시터는 전기장에, 인덕터는 자기장에 에너지를 저장할 수 있으므로 옳다.

③ O — 실제 다이오드는 순방향 도통 시 전압 강하가 있는 상태에서 전류가 흐르므로 전력을 소모한다. 또한 다이오드는 반도체 소자이므로 옳다.

④ X — 틀린 표현은 '항상 전류원으로 모델링된다'이다. MOSFET은 동작 영역과 해석 목적에 따라 차단 영역에서는 열린 스위치, 트라이오드 영역에서는 저항 또는 닫힌 스위치, 포화 영역에서는 전류원으로 모델링할 수 있다. 따라서 'MOSFET은 동작 영역에 따라 서로 다른 등가 모델로 표현된다'가 올바른 설명이다.

NoteBase

오답 포인트

④에서 MOSFET이 포화 영역에서 전류원처럼 동작한다는 사실을 모든 동작 영역에 확대하면 틀린다. 정답을 가르는 핵심 단어는 '항상'이다.

다시 나오면 이렇게 판단

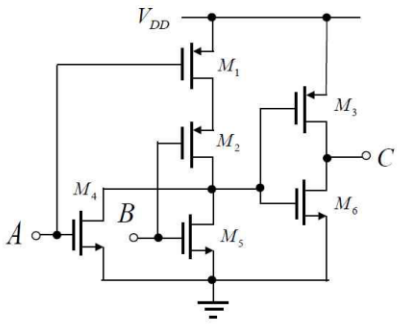
소자의 기능을 전력 소모, 에너지 저장, 동작 영역별 모델로 나누어 판단한다. 특히 '항상', '모든 영역에서'처럼 동작 조건을 무시하는 절대 표현은 각 영역의 등가 모델과 대조한다.

암기 포인트

저항은 소모, 커패시터·인덕터는 저장, MOSFET 모델은 동작 영역에 따라 달라진다.

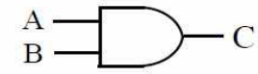
NoteBase

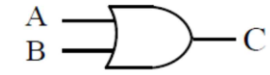
2. 다음 CMOS 논리회로에 대한 논리게이트 심볼은?



① 

② 

③ 

④ 

정답 4번

출제 포인트

CMOS 회로의 풀업·풀다운 연결로 중간 노드의 논리를 구한 뒤, 마지막 인버터의 반전까지 반영하여 최종 논리게이트를 판별하는 문제이다.

NoteBase

선지별 해설

① X

NOR 게이트는 $C = \overline{A + B}$를 나타낸다. 이 회로의 M1·M2와 M4·M5로 이루어진 1단의 중간 출력은 NOR이지만, 그 뒤의 M3·M6 인버터에서 한 번 더 반전되므로 최종 출력 C는 NOR이 아니다. 올바르게는 $C = A + B$인 OR 게이트이다.

② X

NAND 게이트는 $C = \overline{AB}$를 나타낸다. 회로의 입력단은 PMOS가 직렬이고 NMOS가 병렬인 NOR 구조이며, 최종 인버터까지 거치면 OR 동작을 한다. 올바르게는 $C = A + B$이다.

③ X

AND 게이트는 $C = AB$를 나타낸다. 이 회로에서는 A와 B 중 하나만 1이어도 입력단의 중간 노드가 0이 되고 마지막 인버터를 거쳐 C가 1이 된다. 따라서 AND가 아니라 $C = A + B$인 OR 게이트이다.

④ O

입력단에서 M1·M2의 PMOS 직렬망과 M4·M5의 NMOS 병렬망이 $X = \overline{A + B}$를 만든다. M3·M6은 X를 반전하므로 $C = \overline{X} = A + B$가 되어 OR 게이트 기호와 일치한다.

오답 포인트

입력단의 PMOS 직렬·NMOS 병렬 구조만 보고 ① NOR을 고르기 쉽다. 그러나 문제의 출력 C는 그 중간 노드가 아니라 M3·M6 인버터를 지난 뒤의 노드이므로 반전을 한 번 더 적용해야 한다.

다시 나오면 이렇게 판단

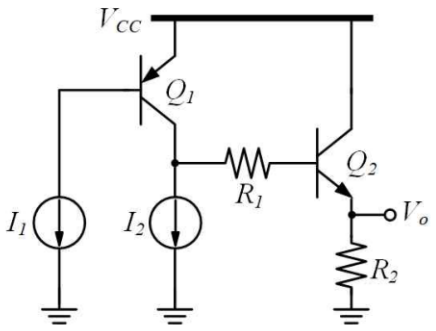
먼저 PMOS 풀업망과 NMOS 풀다운망으로 중간 노드의 논리식을 구한다. 그다음 출력까지 이어진 인버터의 개수를 확인하여 반전을 모두 적용한다. 이 회로는 ‘NOR 1단 + 인버터 1단’이므로 최종적으로 OR이다.

암기 포인트

PMOS 직렬·NMOS 병렬은 NOR이고, NOR 뒤에 인버터가 붙으면 OR이다.

NoteBase

3. 아래 회로에서 I_1=20[μA], I_2=1[mA], β_1=100, β_2=50, R_1=100[Ω], R_2=5[Ω], V_{CC}=10[V]일 때, V_o의 값을 구하시오. (β_1과 β_2는 트랜지스터 Q_1과 Q_2의 전류이득이며, 얼리효과는 무시한다.)



① 255[mV]
② 2.31[V]
③ 10.44[V]
④ 161[mV]

정답 1번

출제 포인트

이 문제는 각 트랜지스터의 전류이득과 접점의 KCL을 이용해 Q_2의 이미터 전류를 구한 뒤, R_2의 전압으로 V_o를 계산하는 문제이다.

조건 정리

주어진 값: $I_1 = 20\mu A, I_2 = 1mA, \beta_1 = 100, \beta_2 = 50, R_1 = 100\Omega, R_2 = 5\Omega, V_{CC} = 10V$이다.
구해야 할 값: Q_2 이미터에 연결된 출력전압 V_o이다.
주의할 조건: Q_1은 PNP, Q_2는 NPN 트랜지스터이다. 활성영역에서 $I_C = \beta I_B, I_E = (\beta + 1)I_B$를 적용하며 얼리효과는 무시한다.

사용할 공식

$I_C = \beta I_B, \quad I_E = I_C + I_B = (\beta + 1)I_B$
$\sum I_{in} = \sum I_{out}, \quad V_o = I_{E2}R_2$
전류원 I_1이 Q_1의 베이스 전류를 정하고, Q_1 컬렉터 접점에서 I_2를 제외한 전류가 Q_2의 베이스로 흐르므로 이 식들을 사용한다.

NoteBase

계산 과정

1. Q_1의 베이스 전류는 $I_{B1} = I_1 = 20\mu A$이므로
$I_{C1} = \beta_1 I_{B1} = 100 \times 20\mu A = 2mA$
이다.
2. Q_1 컬렉터와 I_2, R_1이 만나는 접점에서 KCL을 적용하면, R_1을 지나 Q_2 베이스로 흐르는 전류는
$I_{B2} = I_{C1} - I_2 = 2mA - 1mA = 1mA$
이다. R_1은 이 전류에 의해 $0.1V$의 전압강하를 만들지만, 이상적인 전류원들이 정한 위 전류값 자체는 바꾸지 않는다.
3. Q_2의 이미터 전류와 출력전압은
$I_{E2} = (\beta_2 + 1) I_{B2} = 51 \times 1mA = 51mA$
$V_o = I_{E2} R_2 = 51mA \times 5\Omega = 0.255V = 255mV$
이다.

선지 판단

① O — 계산 결과가 $V_o = 255mV$이므로 옳다.
② X — $2.31V$는 계산된 $255mV$와 일치하지 않는다. 틀린 값 $2.31V$ → 올바르게는 $V_o = 0.255V$이다.
③ X — $10.44V$는 계산된 값과 다를 뿐 아니라 $V_{CC} = 10V$보다 커서 이 회로의 출력값이 될 수 없다. 틀린 값 $10.44V$ → 올바르게는 $V_o = 255mV$이다.
④ X — $161mV$는 Q_2의 베이스 전류 $1mA$와 이미터 전류 관계 $I_{E2} = (\beta_2 + 1) I_{B2}$를 적용한 결과와 일치하지 않는다. 틀린 값 $161mV$ → 올바르게는 $V_o = 255mV$이다.

오답 포인트

핵심 함정은 Q_1의 컬렉터 전류 $2mA$가 모두 Q_2로 간다고 보는 것이다. 접점에서 전류원 $I_2 = 1mA$가 빠져나가므로 Q_2의 베이스 전류는 $1mA$이다. 또한 출력 저항에는 컬렉터 전류가 아니라 베이스 전류까지 포함한 이미터 전류 $(\beta_2 + 1) I_{B2}$가 흐른다.

다시 나오면 이렇게 판단

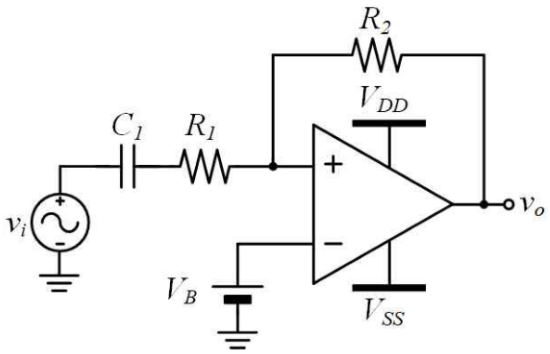
다단 BJT 전류 계산은 첫 번째 트랜지스터의 $I_C = \beta I_B$ 계산 → 중간 접점의 KCL → 다음 트랜지스터의 $I_E = (\beta + 1) I_B$ 계산 → 부하 저항의 옴의 법칙 순서로 판단한다.

암기 포인트

중간 접점에서는 전류를 더하고 빼며, 이미터 출력에서는 $I_E = (\beta + 1) I_B$를 사용한다.

NoteBase

4. 이득이 $-R_2/R_1$인 반전증폭기를 구현하기 위해 아래와 같이 회로를 설계하였으나, 이득이 원했던 값으로 나오지 않았다. 원하는 이득값을 가지도록 회로를 변경하려면 어떻게 해야 하는가? (C_1은 매우 큰 값을 가진다고 가정하며, 이상적인 연산증폭기가 사용되었다.)



① C_1을 제거한다.
② 연산증폭기의 두 입력 단자를 서로 바꾸어 준다.
③ R_1과 R_2의 위치를 서로 교환한다.
④ 연산증폭기 (−) 입력의 전압 V_B를 제거한다.

정답 2번

출제 포인트

이 문제는 연산증폭기의 입력 극성과 되먹임 경로를 보고 반전 증폭기의 음의 피드백 구조를 판별하는 문제이다. 반전 증폭기에서는 입력 신호가 저항을 거쳐 – 입력에 들어가고, 출력도 피드백 저항을 거쳐 같은 – 입력으로 되먹임되어야 이득이 $-R_2/R_1$이 된다.

NoteBase

선지별 해설

① X — C_1을 제거하면 입력의 교류 결합만 없어질 뿐, 출력이 + 입력으로 되먹임되는 양의 피드백 구조는 그대로이다. 틀린 표현 'C_1을 제거한다'는 '연산증폭기의 두 입력 단자를 서로 바꾼다'로 고쳐야 한다.
② O — 두 입력 단자를 바꾸면 V_B는 + 입력에 인가되고, 입력 신호와 출력 피드백은 각각 R_1, R_2를 거쳐 − 입력에 연결된다. 따라서 음의 피드백이 형성되어 원하는 반전 이득 $-R_2/R_1$을 얻는다.
③ X — R_1과 R_2의 위치만 바꾸어도 출력이 + 입력으로 되먹임되는 사실은 달라지지 않으며 저항비까지 바뀐다. 틀린 표현 'R_1과 R_2의 위치를 서로 교환한다'는 'R_1은 입력 저항, R_2는 피드백 저항으로 유지하고 연산증폭기의 두 입력 단자를 교환한다'로 고쳐야 한다.
④ X — − 입력의 V_B를 제거해도 출력에서 + 입력으로 이어지는 양의 피드백은 남으므로 반전 증폭기가 되지 않는다. 틀린 표현 'V_B를 제거한다'는 'V_B를 + 입력에 연결하고 입력 및 피드백 저항의 공통 노드를 − 입력에 연결한다'로 고쳐야 한다.

오답 포인트

저항값이나 결합 커패시터보다 먼저 피드백이 들어가는 입력의 부호를 확인해야 한다. 이 회로의 함정은 R_1, R_2가 반전 증폭기처럼 배치된 듯 보이지만 피드백 저항 R_2가 + 입력에 연결되어 있다는 점이다.

다시 나오면 이렇게 판단

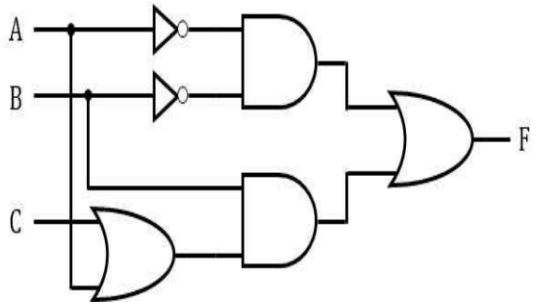
출력에서 연산증폭기로 돌아오는 선을 따라가 입력 단자의 부호를 먼저 확인한다. 출력이 − 입력으로 돌아오면 음의 피드백 증폭기이고, + 입력으로 돌아오면 양의 피드백 구조이므로 선형 반전 증폭기의 이득식을 적용할 수 없다.

암기 포인트

반전 증폭기: 입력과 출력 피드백은 모두 − 입력, 기준 전압은 + 입력이다.

NoteBase

5. 다음 그림의 논리 게이트를 나타낸 논리식 F로 올바른 것은?



① $F = AB + \overline{B}(A + C)$
② $F = \overline{A} + \overline{B} + B + AC$
③ $F = \overline{A}\,\overline{B} + ABC$
④ $F = \overline{A}\,\overline{B} + B(A + C)$

정답 4번

출제 포인트

논리 회로를 입력 쪽부터 단계별로 식으로 바꾸고, 마지막 게이트에서 각 경로의 출력을 결합할 수 있는지를 묻는 문제이다. 상단 경로는 A와 B를 각각 반전한 뒤 AND하므로 AB, 하단 경로는 $A + C$를 B와 AND하므로 $B(A + C)$가 된다.

NoteBase

선지별 해설

① X
상단의 두 NOT 게이트를 반영하지 않아 AB로 쓴 부분과, 하단 AND 게이트에 직접 들어가는 B를 B로 쓴 부분이 틀렸다. 올바른 식은 $F = \bar{A}\bar{B} + B(A + C)$이다.

② X
상단 회로는 반전된 두 신호를 AND하므로 $A + B$가 아니라 AB이다. 또한 하단 회로는 $B(A + C) = AB + BC$이므로 $B + AC$가 아니다. 올바른 식은 $F = \bar{A}\bar{B} + B(A + C)$이다.

③ X
상단은 A와 B를 각각 반전한 뒤 AND하므로 $\overline{AB}$가 아니라 AB이다. 하단도 세 입력을 한꺼번에 AND한 ABC가 아니라, A와 C를 OR한 결과를 B와 AND한 $B(A + C)$이다. 올바른 식은 $F = \bar{A}\bar{B} + B(A + C)$이다.

④ O
상단 AND 게이트의 출력 AB와 하단 AND 게이트의 출력 $B(A + C)$가 마지막 OR 게이트에서 합쳐지므로 $F = \bar{A}\bar{B} + B(A + C)$가 된다.

오답 포인트

NOT의 작은 원을 입력 전체의 NAND로 오해하거나, 하단에서 OR와 AND의 처리 순서를 바꾸기 쉽다. 이 회로에서는 A와 B가 각각 먼저 반전되고, 하단에서는 A와 C가 먼저 OR된 뒤 B와 AND된다는 연결 순서가 핵심이다.

다시 나오면 이렇게 판단

입력에서 출력 방향으로 게이트 하나씩 중간식을 적는다. NOT은 해당 입력에만 반전을 표시하고, AND는 곱으로, OR는 합으로 바꾼 뒤 마지막 게이트에서 두 경로의 식을 결합한다.

암기 포인트

작은 원은 반전, AND는 곱, OR는 합이며, 회로의 연결 순서대로 괄호를 유지한다.

NoteBase

6. 다음 중, 부귀환(Negative Feedback)에 대한 설명으로 가장 옳지 않은 것은?
① 시스템의 이득을 증가시킨다.
② 시스템의 대역폭을 넓힌다.
③ 입출력 임피던스(impedance)의 크기를 바꾼다.
④ 선형성을 증가시킨다.

정답 1번

출제 포인트

부귀환이 증폭기의 이득, 대역폭, 입출력 임피던스 및 선형성에 미치는 영향을 구별하는 문제이다.

핵심 개념

부귀환은 출력의 일부를 입력과 반대 위상으로 되돌려 입력 변화를 억제하는 귀환 방식이다. 폐루프 이득은 낮아지지만 이득이 안정되고, 대역폭과 선형성이 향상되며 왜곡이 감소한다. 입력 임피던스는 귀환 접속 방식에 따라 증가하거나 감소하므로, 부귀환은 그 크기를 바꿀 수 있다.

선지별 해설

① X — '시스템의 이득을 증가시킨다'가 틀린 표현이다. 부귀환은 전체 폐루프 이득을 감소시키는 대신 이득의 안정성을 높인다. 올바르게는 '시스템의 이득을 감소시키고 안정화한다'이다.
② O — 부귀환을 적용하면 이득이 낮아지는 대신 사용 가능한 주파수 범위가 넓어져 대역폭이 증가한다.
③ O — 부귀환은 귀환 신호를 입력에 결합하는 방식에 따라 입력 임피던스를 증가시키거나 감소시키므로 그 크기를 바꾼다.
④ O — 부귀환은 소자의 비선형성으로 생기는 왜곡을 억제하여 입출력 관계의 선형성을 높인다.

오답 포인트

부귀환이 증폭기의 성능을 전반적으로 개선한다는 점 때문에 이득도 증가한다고 오해하기 쉽다. 실제로 개선되는 것은 이득의 크기가 아니라 이득의 안정성, 대역폭, 선형성 등이며 폐루프 이득 자체는 감소한다.

다시 나오면 이렇게 판단

부귀환의 효과는 '이득은 감소, 안정성·대역폭·선형성은 증가, 왜곡은 감소'로 판단한다. 임피던스는 무조건 한 방향으로 변한다고 단정하지 않고 귀환 접속 방식에 따라 크기가 달라진다고 본다.

암기 포인트

부귀환은 이득을 양보하고 안정성·대역폭·선형성을 얻는다.

NoteBase

7. 전자회로에서의 잡음(noise)에 대한 설명으로 가장 옳지 않은 것은?
   ① 저항에서 발생하는 열잡음(thermal noise)은 온도가 올라가면 증가한다.
   ② 일반적인 트랜지스터 회로에서는 인덕터를 출력단과 ground 사이에 연결하면 잡음 제거를 할 수 있다.
   ③ 트랜지스터에서도 열잡음(thermal noise)이 발생한다.
   ④ 트랜지스터 자체에서 발생하는 저주파 잡음으로는 플릭커 잡음(flicker noise)이 있다.

정답 2번

출제 포인트

전자회로에서 발생하는 열잡음과 플리커 잡음의 특성, 그리고 인덕터·커패시터의 주파수별 임피던스 특성을 구별하여 옳지 않은 설명을 찾는 문제이다.

핵심 개념

열잡음: 저항성 성분 속 전하 운반자의 열운동 때문에 생기는 잡음이며, 온도가 높아질수록 잡음의 크기가 증가한다.
플리커 잡음: 반도체 내부의 결함이나 포획·방출 현상 등으로 생기는 저주파 잡음이며, 주파수가 낮을수록 상대적으로 크게 나타나는 1/f 잡음이다.
인덕터와 커패시터: 인덕터는 주파수가 높을수록 임피던스가 커지고, 커패시터는 주파수가 높을수록 임피던스가 작아진다. 따라서 출력단과 ground 사이에서 고주파 잡음을 우회시키는 용도에는 일반적으로 커패시터를 사용한다.

NoteBase

선지별 해설

① O — 저항의 열잡음은 절대온도가 높아질수록 증가하므로 옳다.

② X — 틀린 표현은 '인덕터를 출력단과 ground 사이에 연결하면 잡음 제거를 할 수 있다'이다. 인덕터는 고주파에서 임피던스가 커지므로 출력단과 ground 사이에 병렬로 연결해 고주파 잡음을 ground로 우회시키는 소자로 적합하지 않다. 올바르게는 고주파 잡음을 제거하려면 일반적으로 커패시터를 출력단과 ground 사이에 연결하고, 인덕터는 필요에 따라 신호·전원 경로에 직렬로 두어 고주파 성분을 억제한다.

③ O — 트랜지스터 내부의 저항성 영역과 전도 채널에도 열운동이 존재하므로 열잡음이 발생한다.

④ O — 트랜지스터의 저주파 영역에서는 반도체 내부의 결함이나 계면 트랩 등에 의한 플리커 잡음이 발생하므로 옳다.

오답 포인트

②는 인덕터도 필터에 쓰인다는 사실만 보고 연결 위치를 놓치게 하는 선지이다. 인덕터의 직렬 사용과 커패시터의 ground 병렬 사용을 구분해야 한다.

다시 나오면 이렇게 판단

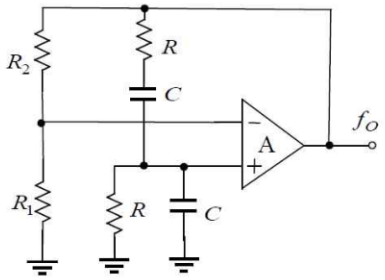
먼저 잡음의 종류별 원인을 확인하고, 수동소자 선지는 연결 방향과 주파수 특성을 함께 본다. 고주파에서 인덕터의 임피던스는 커지고 커패시터의 임피던스는 작아지므로, 직렬 차단은 인덕터, ground로의 병렬 우회는 커패시터로 판단한다.

암기 포인트

열잡음은 온도 상승에 따라 증가하고, 플리커 잡음은 저주파에서 두드러진다. 고주파 잡음은 직렬 L로 막고 병렬 C로 ground에 흘린다.

NoteBase

8. 다음 회로에서 발진주파수f_o[Hz]와 발진할 수 있는 조건을 바르게 구한 것은? (단, 연산증폭기는 이상적이다.)



① 발진주파수 : $f_o = \frac{1}{2\pi RC}$
발진조건 : $R_1 = 10[\text{k}\Omega], \quad R_2 = 15[\text{k}\Omega]$

② 발진주파수 : $f_o = \frac{1}{4\pi RC}$
발진조건 : $R_1 = 10[\text{k}\Omega], \quad R_2 = 21[\text{k}\Omega]$

③ 발진주파수 : $f_o = \frac{1}{4\pi RC}$
발진조건 : $R_1 = 10[\text{k}\Omega], \quad R_2 = 15[\text{k}\Omega]$

④ 발진주파수 : $f_o = \frac{1}{2\pi RC}$
발진조건 : $R_1 = 10[\text{k}\Omega], \quad R_2 = 21[\text{k}\Omega]$

정답 4번

출제 포인트

윈 브리지 발진기의 발진주파수와 발진 기동에 필요한 증폭기 이득 조건을 함께 판단하는 문제이다.

조건 정리

정귀환망은 출력에서 비반전 입력으로 연결된 직렬 *RC* 회로와 병렬 *RC* 회로로 구성된다. 두 저항과 두 커패시터의 값이 각각 같으므로 위상차가 0이 되는 주파수에서 귀환율은 1/3이다.
연산증폭기의 비반전 이득은 $A_V = 1 + R_2/R_1$이다. 지속 발진의 경계 이득은 3이고, 발진이 시작되려면 기동 시 이득이 3보다 커야 한다.

NoteBase

사용할 공식

발진주파수는
$f_o = \frac{1}{2\pi RC}$
이다.
발진 기동 조건은
$A_v = 1 + \frac{R_2}{R_1} > 3$
이므로
$R_2 > 2R_1$
이다. 이 공식을 사용하는 이유는 해당 회로가 동일한 R과 C로 구성된 윈 브리지 정귀환망과 비반전 증폭기로 이루어져 있기 때문이다.

계산 과정

1. 윈 브리지 정귀환망의 위상차가 0이 되는 주파수는 $f_o = 1/(2\pi RC)$이다.
2. 이 주파수에서 귀환율이 1/3이므로 증폭기 이득은 지속 발진의 경계에서 3이며, 기동을 위해서는 3보다 커야 한다.
3. $R_1 = 10k\Omega$를 대입하면 $R_2 > 2R_1 = 20k\Omega$이다. 따라서 제시된 값 중 $R_2 = 21k\Omega$가 발진 기동 조건을 만족한다.

선지 판단

① X — $f_o = 1/(2\pi RC)$는 맞지만, $R_2 = 15k\Omega$이면 $A_v = 1 + 15/10 = 2.5$로 3보다 작아 발진할 수 없다. 틀린 표현 $R_2 = 15k\Omega$는 제시된 조건에서는 $R_2 = 21k\Omega$로 고쳐야 한다.
② X — $R_2 = 21k\Omega$는 기동 조건을 만족하지만, 발진주파수를 $1/(4\pi RC)$로 둔 것이 틀렸다. 올바른 발진주파수는 $f_o = 1/(2\pi RC)$이다.
③ X — 발진주파수 $1/(4\pi RC)$와 $R_2 = 15k\Omega$가 모두 틀렸다. 올바르게는 $f_o = 1/(2\pi RC)$이고, 제시된 저항값 중에서는 $R_2 = 21k\Omega$이어야 한다.
④ O — $f_o = 1/(2\pi RC)$이고, $R_1 = 10k\Omega$, $R_2 = 21k\Omega$이면 $A_v = 1 + 21/10 = 3.1 > 3$이므로 발진을 시작할 수 있다.

오답 포인트

윈 브리지 발진기의 주파수 분모를 $4\pi RC$로 혼동하거나, 지속 발진의 경계 조건 $A_v = 3$만 떠올리고 기동 시에는 $A_v > 3$이어야 한다는 점을 놓치기 쉽다. 특히 $R_2 = 15k\Omega$에서는 이득이 2.5에 불과하므로 주파수식이 맞아도 발진 조건을 만족하지 않는다.

다시 나오면 이렇게 판단

동일한 R, C를 사용한 윈 브리지 회로에서는 먼저 $f_o = 1/(2\pi RC)$를 적용하고, 이어서 비반전 이득 $1 + R_2/R_1$이 기동 시 3보다 큰지 확인한다.

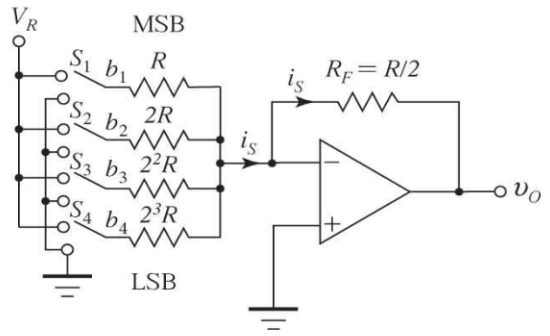
NoteBase

암기 포인트

윈 브리지 발진기: $f_o = 1/(2\pi RC)$, 경계 이득 3, 기동 이득은 3보다 크게 잡는다.

NoteBase

9. 다음 가산기(또는 가중저항)형 D/A(디지털 아날로그) 변환기 회로에서 V_R이 −5[V]이고 스위치 2진수가 $b_1b_2b_3b_4 = 1010$일 때 출력전압은?



① −4.0625[V]
② −3.125[V]
③ 3.125[V]
④ 4.0625[V]

정답 3번

출제 포인트

이 문제는 2진 가중저항형 D/A 변환기의 각 비트 전류를 합한 뒤, 반전 가산기의 출력전압을 구하는 문제이다.

조건 정리

기준전압은 $V_R = -5V$이고, 귀환저항은 $R_F = R/2$이다. 비트열 $b_1b_2b_3b_4 = 1010$에서 1인 b_1과 b_3은 기준전압에 연결되고, 0인 b_2와 b_4는 접지에 연결된다. 따라서 입력에 기여하는 저항은 각각 R과 $2^2R = 4R$이다. 이상적인 연산증폭기의 반전 입력단은 가상접지이므로 전위가 $0V$이다.

사용할 공식

반전 가산기의 출력은

$$v_o = -R_F\left(\frac{b_1V_R}{R} + \frac{b_2V_R}{2R} + \frac{b_3V_R}{4R} + \frac{b_4V_R}{8R}\right)$$

이다. 각 입력 저항에 흐르는 전류가 가상접지인 합산점에서 더해지고 그 합이 귀환저항을 통해 흐르므로 이 공식을 사용한다.

NoteBase

계산 과정

1. 비트 1010을 대입하면 $b_1 = 1, b_2 = 0, b_3 = 1, b_4 = 0$이다.
2. 가중합은
$\frac{V_R}{R} + \frac{V_R}{4R} = \frac{-5}{R} + \frac{-5}{4R} = \frac{-6.25}{R}$
이다.
3. 귀환저항 $R_F = R/2$를 적용하면
$v_o = -\frac{R}{2}\left(\frac{-6.25}{R}\right) = +3.125V$
이다.

선지 판단

① X — $-4.0625V$는 비트 1010의 가중합과 일치하지 않고 출력 부호도 반대이다. 틀린 값 $-4.0625V$ → 올바르게는 $+3.125V$이다.
② X — 크기 $3.125V$는 같지만 부호가 틀렸다. 음의 기준전압이 반전 가산기를 거치므로 출력은 양수이다. 틀린 값 $-3.125V$ → 올바르게는 $+3.125V$이다.
③ O — R 가지와 $4R$ 가지의 전류만 합산하고 $R_F = R/2$를 적용하면 $+3.125V$가 된다.
④ X — $+4.0625V$는 1010에서 활성화되는 b_1, b_3의 가중치 1, 1/4를 적용한 결과가 아니다. 틀린 값 $+4.0625V$ → 올바르게는 $+3.125V$이다.

오답 포인트

기준전압이 음수라는 이유만으로 출력도 음수라고 판단하기 쉽다. 이 회로는 반전 가산기이므로 공식 앞의 음수와 $V_R = -5V$가 만나 출력은 양수가 된다. 또한 b_3의 저항은 $4R$이므로 가중치는 1/4이며, 비트의 자리와 저항 가중치를 뒤섞으면 $4.0625V$ 같은 오답이 나온다.

다시 나오면 이렇게 판단

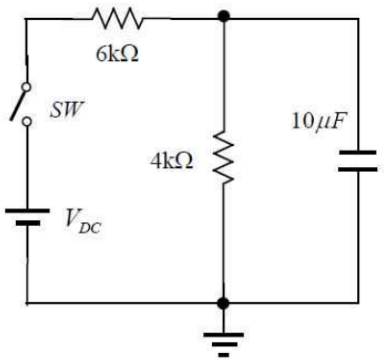
먼저 1인 비트만 골라 해당 저항의 역수 비율로 가중합을 만든다. 그다음 $-R_F$를 곱하고, 마지막에 기준전압과 반전 증폭기의 부호를 함께 검산한다.

암기 포인트

2진 가중저항 DAC의 가중치는 MSB부터 1, 1/2, 1/4, 1/8이고, 반전 가산기의 출력에는 $-R_F$가 곱해진다.

NoteBase

10. 다음 회로에서 스위치 SW가 $t=0$에서 ON된다고 할 때 시정수 τ는?



① 0.24[msec]
② 240[msec]
③ 2.4[msec]
④ 24[msec]

정답 4번

출제 포인트

스위치가 ON된 뒤 커패시터에서 바라본 테브난 등가저항을 구하고, $\tau = R_{th}C$로 RC 회로의 시정수를 계산하는 문제이다.

조건 정리

주어진 값: $R_1 = 6k\Omega$, $R_2 = 4k\Omega$, $C = 10\mu F$이다.
구해야 할 값: 스위치가 $t = 0$에서 ON된 뒤의 시정수 τ이다.
주의할 조건: 시정수를 구할 때 독립 전압원 V_{DC}는 0으로 두어 단락시키고, ON된 스위치도 단락 상태로 본다.

사용할 공식

$R_{th} = 6k\Omega \parallel 4k\Omega$
$\tau = R_{th}C$
독립 전압원을 제거한 뒤 커패시터 단자에서 보면 $6k\Omega$와 $4k\Omega$가 모두 접지로 연결되므로 두 저항은 병렬이다.

NoteBase

계산 과정

1. 등가저항을 계산한다.

$R_{th} = \frac{6 \times 4}{6 + 4} k\Omega = 2.4 k\Omega$

2. 시정수를 계산한다.

$\tau = (2.4 \times 10^{3})(10 \times 10^{-6}) s = 24 \times 10^{-3} s$

3. 따라서 $\tau = 24 ms$이다.

선지 판단

① X — $0.24 ms$는 계산값 $24 ms$의 1/100이다. 틀린 표현 $0.24 ms$는 올바르게는 $24 ms$이다.

② X — $240 ms$는 계산값보다 10배 크다. 틀린 표현 $240 ms$는 올바르게는 $24 ms$이다.

③ X — $2.4 ms$는 계산값의 1/10이다. 틀린 표현 $2.4 ms$는 올바르게는 $24 ms$이다.

④ O — $(2.4 k\Omega)(10 \mu F) = 24 ms$이므로 계산 결과와 일치한다.

오답 포인트

스위치가 ON되었다고 해서 $6 k\Omega$와 $4 k\Omega$를 직렬로 더하면 안 된다. 시정수 계산에서는 독립 전압원을 단락한 뒤 커패시터에서 바라보므로 두 저항은 병렬이다. 또한 $k\Omega \cdot \mu F = ms$의 단위 관계에서 10배 또는 100배의 환산 오류를 내면 ①~③과 같은 값이 나온다.

다시 나오면 이렇게 판단

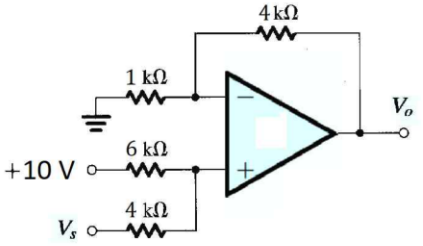
스위칭 후 회로 상태를 먼저 확정하고, 독립 전압원은 단락·독립 전류원은 개방한 뒤 커패시터에서 바라본 R_{th}를 구한다. 마지막으로 $\tau = R_{th} C$에 대입하고 단위를 검산한다.

암기 포인트

RC 시정수는 $\tau = R_{th} C$이며, $k\Omega \cdot \mu F = ms$이다.

NoteBase

11. 다음 증폭기 회로에서 출력전압 $V_o = 65$ [V]가 될 때, 입력전압 V_s의 값으로 올바른 것은? (단, 연산증폭기는 이상적이라고 가정한다.)



① 5[V]
② 10[V]
③ 15[V]
④ 20[V]

정답 3번

출제 포인트

이 문제는 비반전 증폭기의 폐루프 전압 이득으로 비반전 입력 전압을 구한 뒤, 이상적 연산증폭기의 입력 전류가 0이라는 조건을 이용하여 V_s를 구하는 문제이다.

조건 정리

주어진 값: $V_o = 65V$, 반전 입력 측 접지 저항 $1k\Omega$, 피드백 저항 $4k\Omega$, $+10V$ 측 저항 $6k\Omega$, V_s 측 저항 $4k\Omega$ 이다.
구해야 할 값: 입력전압 V_s이다.
주의할 조건: 이상적 연산증폭기의 입력 단자에는 전류가 흐르지 않으며, 음의 피드백 상태에서 $V_+ = V_-$이다.

사용할 공식

비반전 증폭기의 관계는
$V_o = \left(1 + \frac{R_f}{R_g}\right) V_+$
이다. 또한 비반전 입력 노드에서는 입력 전류가 0이므로
$\frac{10 - V_+}{6k\Omega} + \frac{V_s - V_+}{4k\Omega} = 0$
이 성립한다. 첫 번째 식은 출력과 비반전 입력 전압의 관계를 구하는 데 사용하고, 두 번째 식은 두 전원에서 비반전 입력 노드로 흐르는 전류의 합이 0이라는 KCL을 나타낸다.

NoteBase

계산 과정

1. 비반전 증폭기의 전압 이득은
$1 + \frac{4k\Omega}{1k\Omega} = 5$
이다.
2. 따라서 비반전 입력 전압은
$V_+ = \frac{V_o}{5} = \frac{65V}{5} = 13V$
이다.
3. 비반전 입력 노드에 KCL을 적용하면
$\frac{10-13}{6k\Omega} + \frac{V_s-13}{4k\Omega} = 0$
이고, 정리하면
$2(10-13) + 3(V_s-13) = 0$
$-6 + 3V_s - 39 = 0$
$V_s = 15V$
이다.

선지 판단

① X — $5V$는 계산 결과 $15V$와 다르다. 틀린 값 $5V$는 올바르게는 $15V$이다.
② X — $10V$는 계산 결과 $15V$와 다르며, 고정 전원값 $+10V$을 그대로 V_s로 볼 수 없다. 틀린 값 $10V$는 올바르게는 $15V$이다.
③ O — 비반전 증폭기의 이득으로 $V_+ = 13V$를 구하고 이 노드에 KCL을 적용하면 $V_s = 15V$가 된다.
④ X — $20V$는 계산 결과 $15V$와 다르다. 틀린 값 $20V$는 올바르게는 $15V$이다.
계산 결과 $V_s = 15V$이므로 정답은 3번이다.

오답 포인트

출력전압 $65V$를 폐루프 이득 5로 나누지 않거나, 비반전 입력 단자에 연결된 $+10V$와 V_s를 단순한 전압분배로 처리하는 것이 함정이다. 두 전원에 연결된 저항이 $6k\Omega$와 $4k\Omega$로 서로 다르므로, 먼저 $V_+ = 13V$를 구한 뒤 KCL을 적용해야 한다.

다시 나오면 이렇게 판단

이상적 비반전 증폭기 문제는 출력과 피드백 저항으로 V_+를 먼저 구하고, 입력 전류가 0인 비반전 입력 노드에 KCL을 적용한 뒤 부호와 단위를 검산하는 순서로 판단한다.

암기 포인트

비반전 이득은 $1 + R_f/R_g$이고, 이상적 연산증폭기 입력 노드의 전류 합은 0이다.

NoteBase

12. 차동전압이득이 100dB인 어떤 연산증폭기의 CMRR(Common-Mode Rejection Ratio)은 80[dB]이다. 이 연산증폭기에 차동성분과 동상성분이 각각 0.1[mV]와 10[mV]인 입력신호가 인가될 때, 차동출력전압과 동상출력전압을 바르게 구한 것은?

① 차동출력전압 : 10[V], 동상출력전압 : 1.0[V]
② 차동출력전압 : 10[V], 동상출력전압 : 0.1[V]
③ 차동출력전압 : 1.0[V], 동상출력전압 : 0.1[V]
④ 차동출력전압 : 1.0[V], 동상출력전압 : 1.0[V]

정답 2번

출제 포인트

차동 전압이득과 CMRR을 dB에서 전압비로 변환한 뒤, 차동성분과 동상성분이 만드는 출력전압을 각각 구하는 문제이다.

조건 정리

주어진 값: 차동 전압이득 $A_d = 100dB$, CMRR $= 80dB$, 차동 입력전압 $v_d = 0.1mV$, 동상 입력전압 $v_{cm} = 10mV$이다.
구해야 할 값: 차동 출력전압 v_{od}와 동상 출력전압 v_{ocm}의 크기이다.
단위 변환: $0.1mV = 10^{-4}V$, $10mV = 10^{-2}V$이다.

사용할 공식

전압이득의 dB 표현은 $G_{dB} = 20\log_{10} G$이다. 따라서 $A_d = 10^{100/20}$이고, $\mathrm{CMRR}_{dB} = 20\log_{10}(A_d/A_{cm})$이므로 $A_{cm} = A_d/10^{80/20}$이다. 출력은 각각 $v_{od} = A_d v_d$, $v_{ocm} = A_{cm} v_{cm}$으로 구한다. 차동성분과 동상성분에 서로 다른 이득이 적용되므로 두 출력을 나누어 계산한다.

계산 과정

1. 차동 전압이득은 $A_d = 10^{100/20} = 10^5$이다.
2. 이득비는 $A_d/A_{cm} = 10^{80/20} = 10^4$이므로 $A_{cm} = 10^5/10^4 = 10$이다.
3. 차동 출력전압은 $v_{od} = 10^5 \times 10^{-4}V = 10V$이다.
4. 동상 출력전압은 $v_{ocm} = 10 \times 10^{-2}V = 0.1V$이다.

NoteBase

선지 판단

① X — 차동 출력전압 $10V$는 맞지만, 동상 출력전압을 $1.0V$로 제시한 부분이 틀리다. 올바르게는 차동 출력전압 $10V$, 동상 출력전압 $0.1V$이다.
② O — 계산 결과가 차동 출력전압 $10V$, 동상 출력전압 $0.1V$이므로 두 값이 모두 일치한다.
③ X — 차동 출력전압을 $1.0V$로 제시한 부분이 틀리다. 동상 출력전압 $0.1V$는 맞으며, 올바르게는 차동 출력전압 $10V$, 동상 출력전압 $0.1V$이다.
④ X — 차동 출력전압 $1.0V$와 동상 출력전압 $1.0V$가 모두 틀리다. 올바르게는 각각 $10V$와 $0.1V$이다.

오답 포인트

전압이득의 dB 변환에서 10이 아니라 20으로 나누어야 한다. 또한 CMRR 자체를 동상 전압이득으로 사용하면 안 되며, A_d/A_{cm}의 비로 해석해야 한다. 입력전압을 mV에서 V로 바꿀 때 10^{-3}을 빠뜨리면 선지의 오답값에 이르게 된다.

다시 나오면 이렇게 판단

먼저 dB 이득을 전압비로 변환하고, CMRR에서 동상 전압이득을 구한 다음, 차동 입력에는 A_d, 동상 입력에는 A_{cm}을 각각 곱한다. 마지막에는 입력의 mV를 V로 환산했는지 검산한다.

암기 포인트

전압비의 dB는 $20\log_{10}$, CMRR은 A_d/A_{cm}이다. 차동 출력은 A_dv_d, 동상 출력은 $A_{cm}v_{cm}$이다.

NoteBase

13. 불 대수의 연산에서 $(A+B)(A+\overline{B})$의 결과값으로 올바른 것은?

① A ② $\overline{A}$

③ B ④ $\overline{B}$

정답 1번

출제 포인트

이 문제는 불 대수의 분배 법칙과 보수 법칙을 이용해 논리식을 간소화하는 문제이다.

조건 정리

주어진 식은 $(A + B)(A + \overline{B})$이다. 구해야 할 값은 이 식을 가장 간단히 나타낸 논리식이다. B와 $\overline{B}$가 서로 보수라는 점에 주의한다.

사용할 공식

불 대수의 분배 법칙은 $(X + Y)(X + Z) = X + YZ$이고, 보수 법칙은 $B\overline{B} = 0$이며, 항등 법칙은 $A + 0 = A$이다. 두 괄호에 공통으로 들어 있는 A를 정리할 수 있으므로 이 공식을 사용한다.

계산 과정

1. 분배 법칙을 적용한다.

$(A + B)(A + \overline{B}) = A + B\overline{B}$

2. 보수 법칙 $B\overline{B} = 0$을 적용한다.

$A + B\overline{B} = A + 0$

3. 항등 법칙에 따라 정리한다.

$A + 0 = A$

따라서 주어진 식의 결과값은 A이다.

선지 판단

① O — 계산 결과가 A이므로 옳다.

② X — A 전체에 보수가 취해지는 연산은 없으므로 $\overline{A}$가 아니다. 틀린 표현 $\overline{A}$는 올바르게는 A이다.

③ X — B와 $\overline{B}$의 곱은 0이 되어 B가 남지 않는다. 틀린 표현 B는 올바르게는 A이다.

④ X — $\overline{B}$도 B와 곱해져 0이 되므로 결과가 될 수 없다. 틀린 표현 $\overline{B}$는 올바르게는 A이다.

오답 포인트

두 괄호를 보고 B 또는 $\overline{B}$가 그대로 남는다고 판단하기 쉽다. 그러나 공통항 A를 먼저 정리하면 나머지는 $B\overline{B} = 0$이 되어 사라진다. 또한 $\overline{B}$가 있다는 이유만으로 결과를 $\overline{A}$로 바꾸는 것은 보수 연산의 대상을 혼동한 것이다.

NoteBase

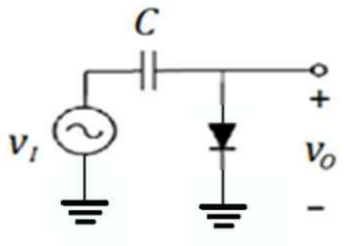
다시 나오면 이렇게 판단

$(X+Y)(X+Z)$ 꼴에서 두 괄호의 공통항 X를 먼저 찾고 $X+YZ$로 정리한다. 이후 보수쌍의 곱은 0, 합은 1이라는 법칙을 적용한다.

암기 포인트

공통항이 있는 합의 곱은 $(X+Y)(X+Z)=X+YZ$이고, $B\overline{B}=0$이다.

14. 다음 회로의 입력 전압, $v_I(t) = V_P \sin\omega t$ [V] 일 때, 출력 전압(v_0)을 가장 옳게 표시한 것은? (단, 다이오드는 이상적이라고 가정한다.)



① $v_0(t) = 0$[V]
② $v_0(t) = V_p \sin\omega t$[V]
③ $v_0(t) = -V_p(1-\sin\omega t)$[V]
④ $v_0(t) = V_p + V_p \sin\omega t$[V]

정답 3번

출제 포인트

이 문제는 이상적 다이오드와 커패시터로 이루어진 클램퍼 회로에서 다이오드의 도통 방향을 판단하고 출력의 직류 이동량을 구하는 문제이다.

조건 정리

주어진 입력은 $v_i(t) = V_P \sin\omega t$이다. 다이오드는 출력이 양(+)으로 올라가려 할 때 도통하여 출력 노드를 $0V$로 고정한다. 이상적 다이오드의 순방향 전압 강하는 $0V$이고, 정상상태에서 커패시터 전압은 한 주기 동안 V_P로 유지된다고 본다.

사용할 공식

양의 첨두 $v_i = V_P$에서 다이오드가 도통하므로 $v_o = 0$이고, 커패시터에는 $V_C = v_i - v_o = V_P$가 충전된다.
다이오드가 차단된 구간에는
$v_o = v_i - V_C$
가 성립한다. 이는 입력 전압에서 커패시터에 저장된 일정한 전압을 빼는 회로이기 때문이다.

NoteBase

계산 과정

1. 입력의 양의 첨두에서 $v_i = V_P$, $v_o = 0$이므로 $V_C = V_P$이다.
2. 다이오드 차단 시 $v_o = v_i - V_C$에 대입하면
$v_o(t) = V_P \sin \omega t - V_P$
이다.
3. 정리하면
$v_o(t) = -V_P(1 - \sin \omega t)$
이다. 따라서 출력의 최댓값은 $0V$, 최솟값은 $-2V_P$이다.

선지 판단

① X — $v_o(t) = 0V$는 다이오드가 도통하는 양의 첨두 순간의 값일 뿐, 전 구간의 출력이 아니다. 올바르게는 $v_o(t) = -V_P(1 - \sin \omega t)$이다.
② X — 커패시터에 충전된 V_P만큼 직류 레벨이 아래로 이동하므로 출력은 입력과 같은 $V_P \sin \omega t$가 아니다. 올바르게는 $v_o(t) = V_P \sin \omega t - V_P$이다.
③ O — $v_o(t) = V_P \sin \omega t - V_P = -V_P(1 - \sin \omega t)$이므로 계산 결과와 일치한다.
④ X — $V_P + V_P \sin \omega t$는 파형을 위로 이동시켜 최솟값을 $0V$로 클램프한 형태이므로 이 회로의 다이오드 방향과 반대이다. 올바르게는 $-V_P + V_P \sin \omega t$이다.

오답 포인트

핵심 함정은 다이오드 방향에 따른 이동 부호이다. 이 회로는 양의 첨두를 $0V$에 고정하므로 파형 전체가 V_P만큼 아래로 이동한다. ④처럼 V_P를 더하면 반대 방향의 클램퍼 출력이 된다.

다시 나오면 이렇게 판단

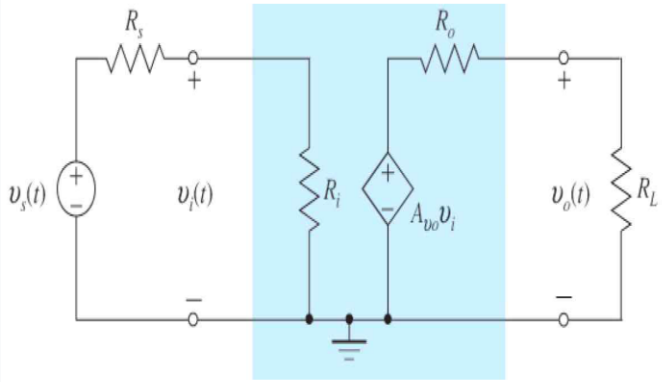
먼저 다이오드가 도통하는 입력 첨두를 찾고 그 순간의 출력 클램프값으로 커패시터 전압을 구한다. 이후 다이오드 차단 구간에서 커패시터 전압의 극성을 반영해 v_o를 계산하고, 출력의 최댓값과 최솟값으로 부호를 검산한다.

암기 포인트

양의 첨두가 $0V$에 클램프되면 출력 범위는 $-2V_P$부터 0까지이고, $v_o = v_i - V_P$이다.

NoteBase

15. 다음 회로에서 $A_v = \dfrac{v_o(t)}{v_s(t)}$ 를 바르게 구한 것은?



① $A_v = \dfrac{R_i}{R_s + R_i} \cdot \dfrac{R_L}{R_o + R_L} \cdot A_{vo}$

② $A_v = \dfrac{R_s}{R_s + R_i} \cdot \dfrac{R_L}{R_o + R_L} \cdot A_{vo}$

③ $A_v = \dfrac{R_i}{R_s + R_i} \cdot \dfrac{R_o}{R_o + R_L} \cdot A_{vo}$

④ $A_v = \dfrac{R_s}{R_s + R_i} \cdot \dfrac{R_o}{R_o + R_L} \cdot A_{vo}$

정답 1번

출제 포인트

이 문제는 신호원 저항과 증폭기 입력저항에 의한 입력 분압, 증폭기 출력저항과 부하저항에 의한 출력 분압을 차례로 반영하여 전체 전압이득 $A_V = v_o/v_s$를 구하는 문제이다.

조건 정리

주어진 관계: 증폭기의 무부하 전압이득은 A_{vo}이고, 내부 종속 전압원의 전압은 $A_{vo}v_i$이다.
구해야 할 값: 신호원 전압 v_s에 대한 부하 출력전압 v_o의 비 $A_V = v_o/v_s$이다.
주의할 조건: 입력에서는 R_s와 R_i가 전압분배기를 이루고, 출력에서는 R_o와 R_L이 전압분배기를 이룬다.

사용할 공식

입력 분압은
$\frac{v_i}{v_s} = \frac{R_i}{R_s + R_i}$
이고, 출력 분압은
$\frac{v_o}{A_{vo}v_i} = \frac{R_L}{R_o + R_L}$
이다. 각 단계에서 실제 전압이 걸리는 저항이 분자에 놓이는 전압분배 법칙을 사용한다.

NoteBase

계산 과정

1. 입력단에서 $v_i = v_s \frac{R_i}{R_s + R_i}$이다.
2. 증폭기 내부 전압원은 $A_{vo} v_i$를 만들고, 부하에 걸리는 출력은 $v_o = A_{vo} v_i \frac{R_L}{R_o + R_L}$이다.
3. 두 식을 결합하면

$A_v = \frac{v_o}{v_s} = \frac{R_i}{R_s + R_i} \cdot \frac{R_L}{R_o + R_L} \cdot A_{vo}$

가 된다.

선지 판단

① O — 입력 분압의 분자는 R_i, 출력 분압의 분자는 R_L이므로 전체 전압이득을 정확히 나타낸다.
② X — 입력 분압의 분자를 R_s로 둔 부분이 틀렸다. 올바르게는 $R_s/(R_s + R_i)$가 아니라 $R_i/(R_s + R_i)$이다.
③ X — 출력 분압의 분자를 R_o로 둔 부분이 틀렸다. 출력전압은 부하저항 R_L 양단의 전압이므로 올바르게는 $R_o/(R_o + R_L)$가 아니라 $R_L/(R_o + R_L)$이다.
④ X — 입력 분압과 출력 분압의 분자를 모두 반대로 선택했다. 올바르게는 각각 $R_i/(R_s + R_i)$, $R_L/(R_o + R_L)$을 사용한다.

오답 포인트

전압분배식의 분자에 직렬회로의 앞쪽 저항이나 내부저항을 기계적으로 넣으면 ②~④를 고르게 된다. 분자에는 구하려는 전압이 실제로 걸리는 저항을 넣어야 하므로 입력에서는 R_i, 출력에서는 R_L이 들어간다.

다시 나오면 이렇게 판단

전체 이득을 v_i/v_s, A_{vo}, $v_o/(A_{vo} v_i)$의 곱으로 분리한 뒤, 각 전압이 어느 저항 양단에서 측정되는지 확인하여 분자를 정한다.

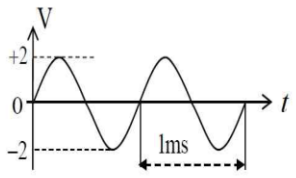
암기 포인트

입력은 R_i에 걸리는 전압, 출력은 R_L에 걸리는 전압이므로 A_v=입력 분압× A_vo×출력 분압이다.

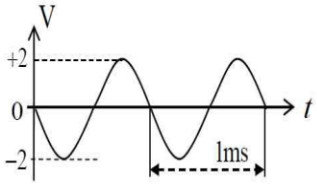
NoteBase

16. 다음 그림 중에서 $V = 2 + 2\sin(2\pi \cdot 1{,}000t)[V]$에 대한 파형을 바르게 그린 것은? (t: Second 단위의 시간)

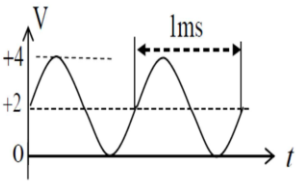
①



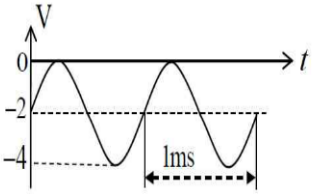
②



③



④



정답 3번

출제 포인트

정현파 식에서 직류 오프셋, 진폭, 주기 및 초기 변화 방향을 읽어 알맞은 파형을 고르는 문제이다.

조건 정리

주어진 식은 $V = 2 + 2\sin(2\pi \cdot 1{,}000t)[V]$이다.
직류 오프셋은 $+2V$, 진폭은 $2V$, 주파수는 $1{,}000Hz$이다.
따라서 최댓값은 $4V$, 최솟값은 $0V$이며, $t = 0$에서 $V = 2V$로 시작해 증가한다.

사용할 공식

정현파의 일반형은 $V = V_{DC} + V_m\sin(2\pi ft)$이고, 주기는 $T = 1/f$이다.
이 식에서 V_{DC}는 파형의 중심값, V_m은 중심에서 최댓값 또는 최솟값까지의 진폭이므로 파형의 수직 위치와 범위를 결정할 수 있다.

계산 과정

1. 중심값은 $V_{DC} = 2V$이다.
2. 전압 범위는 $V_{DC} \pm V_m = 2 \pm 2V$이므로 $0V$에서 $4V$까지이다.
3. 주기는 $T = 1/1{,}000s = 0.001s = 1ms$이다.
4. $\sin 0 = 0$이므로 $V(0) = 2V$이고, 사인 함수는 $t = 0$ 직후 증가하므로 파형도 $2V$에서 위쪽으로 진행한다.

NoteBase

선지 판단

① X — 파형의 중심이 $0V$이고 범위가 $-2V$에서 $+2V$이므로 직류 오프셋 $+2V$가 빠져 있다. 올바르게는 중심이 $+2V$, 범위가 $0V$에서 $4V$이어야 한다.
② X — 파형의 중심이 $0V$인 데다 $t=0$에서 감소하므로 주어진 식의 오프셋과 초기 변화 방향에 모두 어긋난다. 올바르게는 $t=0$에서 $2V$로 시작해 증가하고, 범위가 $0V$에서 $4V$이어야 한다.
③ O — 중심이 $+2V$, 범위가 $0V$에서 $4V$, 주기가 $1ms$이며 $t=0$에서 $2V$로 시작해 증가하므로 모든 조건과 일치한다.
④ X — 파형의 중심이 $-2V$이고 범위가 $-4V$에서 $0V$이므로 직류 오프셋의 부호를 반대로 적용한 그림이다. 올바르게는 중심이 $+2V$이고 범위가 $0V$에서 $4V$이어야 한다.

오답 포인트

식의 앞쪽 상수 $+2$를 진폭으로 보거나 무시하면 ①·②처럼 중심이 $0V$인 파형을 고르게 된다. 또한 $+2$의 부호를 반대로 읽으면 ④처럼 중심이 $-2V$인 파형을 고르게 된다. 주파수 $1{,}000Hz$는 주기 $1ms$에 해당한다.

다시 나오면 이렇게 판단

정현파 식을 보면 중심값, 진폭, 주기, $t=0$에서의 값과 증가·감소 방향의 순서로 그림을 대조한다.

암기 포인트

$V = V_{DC} + V_m \sin(2\pi ft)$에서 중심은 V_{DC}, 범위는 $V_{DC} \pm V_m$, 주기는 $1/f$이다.

NoteBase

17. 다음 카로노맵에서 최소 곱의 합(SOP: Sum Of Product)를 바르게 구한 것은?

AB \ CD	00	01	11	10
00	1			1
01	1	1		1
11	1	1		1
10	1		1	1

① $\overline{D}+A\overline{B}C+B\overline{C}$
② $\overline{D}+A\overline{B}\,\overline{C}+B\overline{C}$
③ $\overline{D}+A\overline{B}C+\overline{B}\,\overline{C}$
④ $D+A\overline{B}C+B\overline{C}$

정답 1번

출제 포인트

카르노 맵에서 서로 인접한 1을 가능한 한 큰 2^n개 묶음으로 만들고, 각 묶음에서 변하지 않는 변수만 남겨 최소 곱의 합(SOP)을 구하는 문제이다.

조건 정리

행은 AB = 00, 01, 11, 10, 열은 CD = 00, 01, 11, 10의 그레이 코드 순서이다. 카르노 맵의 양 끝 열도 서로 인접하므로 CD = 00 열과 CD = 10 열을 함께 묶을 수 있다. 이미 묶은 1을 다른 묶음에 중복하여 사용하는 것도 가능하다.

사용할 공식

한 묶음 안에서 값이 바뀌는 변수는 소거하고, 1로 일정한 변수는 그대로, 0으로 일정한 변수는 보수로 남긴다. 각 묶음에서 얻은 곱항을 OR로 더하면 SOP가 된다. 큰 묶음을 우선하면 더 많은 변수가 소거되어 식이 최소화된다.

계산 과정

1. CD = 00과 CD = 10의 두 열에 있는 8개의 1을 묶는다. 두 열 모두 D = 0이고 A, B, C는 변하므로 D가 된다.
2. 행 AB = 01, 11과 열 CD = 00, 01의 4개를 묶는다. B = 1, C = 0이 일정하고 A, D는 변하므로 B $\overline{C}$가 된다.
3. 행 AB = 10에서 열 CD = 11, 10의 2개를 묶는다. A = 1, B = 0, C = 1이 일정하고 D는 변하므로 A $\overline{B}$C가 된다.
4. 세 곱항을 더하면 최소 SOP는 D+A $\overline{B}$C+B $\overline{C}$이다.

NoteBase

선지 판단

① O: D+A BC+B C는 8칸, 2칸, 4칸 묶음에서 얻은 세 곱항과 정확히 일치한다.
② X: $A\overline{BC}$가 잘못되었다. 행 $AB = 10$의 남은 1은 $CD = 11$에 있고 인접한 $CD = 10$과 묶으면 $A = 1$, $B = 0$, $C = 1$이 일정하므로, 올바른 항은 A BC이다. 따라서 전체 식은 D+A BC+B C로 고쳐야 한다.
③ X: 마지막 항 B C가 잘못되었다. 행 $AB = 01, 11$의 4칸 묶음에서는 $B = 1$, $C = 0$이 일정하므로 올바른 항은 B C이다. 따라서 전체 식은 D+A BC+B C로 고쳐야 한다.
④ X: 첫 항 D가 잘못되었다. 8칸 묶음은 $CD = 00, 10$, 즉 $D = 0$인 두 열에서 만들어지므로 올바른 항은 D이다. 따라서 전체 식은 D+A BC+B C로 고쳐야 한다.

오답 포인트

양 끝 열 $CD = 00$과 $CD = 10$이 인접한다는 사실을 놓치면 8칸 묶음과 D를 찾기 어렵다. 또한 묶음 안에서 0으로 일정한 변수에는 보수를 붙이고 1로 일정한 변수에는 보수를 붙이지 않아야 한다. 이 극성을 뒤집으면 ②~④와 같은 오답이 된다.

다시 나오면 이렇게 판단

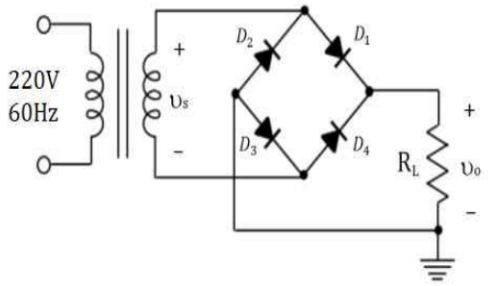
먼저 가장 큰 2^n개 묶음을 찾고, 맵의 좌우 끝과 위아래 끝이 이어진다는 인접 조건을 적용한다. 그다음 각 묶음에서 일정한 변수만 남겨 곱항을 만든 뒤, 모든 1이 적어도 한 번 포함되었는지 확인한다.

암기 포인트

카르노 맵은 '크게 묶고, 변하는 변수는 지우고, 0은 보수·1은 그대로'로 정리한다.

NoteBase

18. 다음 정류기에서 v_s>0일 때, 다이오드 D4에 걸리는 최대전압 (a), 출력전압 v_o의 최댓값 (b)에 가장 가까운 값은?
(단, v_s의 최댓값은 7[V], 다이오드 D1~D4의 순방향 전압은 0.7[V]로 가정한다.)



① (a) 6.3[V], (b) 5.6[V]
② (a) 5.6[V], (b) 6.3[V]
③ (a) 6.3[V], (b) 7.7[V]
④ (a) 0.7[V], (b) 5.6[V]

정답 1번

출제 포인트

브리지 전파정류기에서 양의 반주기에 도통하는 다이오드와 차단되는 다이오드를 구분하여 출력전압의 최댓값과 D4의 최대 역전압을 계산하는 문제이다.

조건 정리

주어진 값: 입력전압의 최댓값은 $V_m = 7V$, 각 다이오드의 순방향 전압강하는 $V_D = 0.7V$이다.
구해야 할 값: D4에 걸리는 최대 역전압 $V_{R,D4(max)}$와 출력전압의 최댓값 $V_{o(max)}$이다.
주의할 조건: $v_s > 0$일 때 D1과 D3가 도통하고 D2와 D4는 차단된다. 부하전류가 D1, R_L, D3를 차례로 지나므로 출력전압에서는 순방향 전압강하 2개를 뺀다.

NoteBase

사용할 공식

출력전압의 최댓값은
$V_{o(\max)} = V_m - 2V_D$
이다. D4의 최대 역전압은
$V_{R,D4(\max)} = V_m - V_D$
이다.
D4가 차단된 동안 D3는 도통하므로 D4의 애노드는 출력의 음(-)단자보다 $0.7V$ 낮고, D4의 캐소드는 출력의 양(+)단자에 연결된다. 따라서 D4 양단의 최대 역전압은 입력 최댓값에서 도통 다이오드 1개의 전압강하를 뺀 값이 된다.

계산 과정

1. 양의 반주기에서 D1과 D3가 도통하므로
$V_{o(\max)} = 7 - 2(0.7) = 5.6V$
이다.
2. 출력의 음(-)단자를 $0V$로 보면 D3의 순방향 전압강하 때문에 D4의 애노드 전위는 $-0.7V$이고, D4의 캐소드 전위는 $5.6V$이다.
3. 따라서 D4에 걸리는 최대 역전압은
$V_{R,D4(\max)} = 5.6 - (-0.7) = 6.3V$
이다. 즉 (a)는 $6.3V$, (b)는 $5.6V$이다.

선지 판단

① O — (a) $6.3V$, (b) $5.6V$로 계산 결과와 모두 일치한다.
② X — (a)와 (b)를 서로 바꾼 값이다. 올바르게는 (a) $6.3V$, (b) $5.6V$이다.
③ X — (a) $6.3V$는 맞지만, (b)의 $7.7V$가 틀렸다. 출력 경로에서는 다이오드 2개에서 전압이 강하하므로 올바르게는 (b) $5.6V$이다.
④ X — (b) $5.6V$는 맞지만, (a)의 $0.7V$가 틀렸다. $0.7V$는 순방향 전압강하일 뿐 D4의 최대 역전압이 아니며, 올바르게는 (a) $6.3V$이다.

오답 포인트

출력전압은 도통 경로의 다이오드 2개를 지나므로 $1.4V$를 빼지만, 차단된 D4의 최대 역전압은 출력전압 자체가 아니다. D4의 애노드가 $-0.7V$에 놓인다는 점까지 반영해야 $5.6 - (-0.7) = 6.3V$가 된다. ②처럼 (a)와 (b)를 뒤바꾸거나, ④처럼 순방향 전압강하 $0.7V$를 역전압으로 착각하기 쉽다.

NoteBase

다시 나오면 이렇게 판단

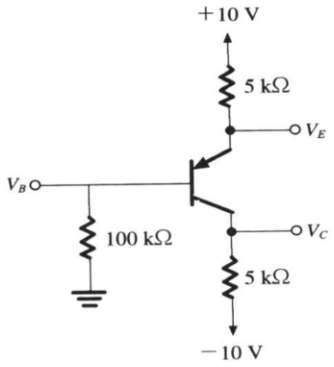
브리지 정류기 문제는 먼저 입력 극성에 따라 도통하는 다이오드 2개를 표시하고, 출력전압은 입력 최댓값에서 순방향 전압강하 2개를 뺀다. 차단 다이오드의 역전압은 애노드와 캐소드의 실제 전위를 각각 구한 뒤 $V_K - V_A$로 계산한다.

암기 포인트

브리지 정류기에서 $V_{o(\max)} = V_m - 2V_D$, 각 차단 다이오드의 최대 역전압은 $V_m - V_D$이다.

NoteBase

19. 다음 회로에서 $V_B = 1$[V]이다. 전압 V_C, 전류이득 β 의 값으로 올바른 것은? (단, $V_{EB} = 0.7$[V]로 가정한다.)



① $V_C = -0.25$[V], $\beta = 195$
② $V_C = -1.75$[V], $\beta = 165$
③ $V_C = -3.25$[V], $\beta = 135$
④ $V_C = -4.75$[V], $\beta = 105$

정답 2번

출제 포인트

이 문제는 PNP 트랜지스터에서 이미터 전압과 이미터 전류를 먼저 구한 뒤, $I_E = I_C + I_B$와 $\beta = I_C/I_B$를 이용하여 컬렉터 전압 V_C와 전류이득 β를 구하는 문제이다.

조건 정리

주어진 값: $V_B = 1V$, $V_{EB} = 0.7V$, 이미터·컬렉터 저항은 각각 $5k\Omega$, 베이스 저항은 $100k\Omega$이다.
구해야 할 값: V_C와 β이다.
주의할 조건: PNP 트랜지스터이므로 이미터 전압은 베이스 전압보다 $0.7V$ 높고, 이미터 전류는 $+10V$ 전원에서 이미터 쪽으로 흐른다.

사용할 공식

$V_E = V_B + V_{EB}$
$I_E = \frac{10 - V_E}{5k\Omega}$, $I_B = \frac{V_B}{100k\Omega}$
$I_C = I_E - I_B$, $\beta = \frac{I_C}{I_B}$
$V_C = -10 + I_C(5k\Omega)$
이미터 전류가 컬렉터 전류와 베이스 전류의 합이고, 컬렉터 전류가 아래쪽 $5k\Omega$ 저항을 지나면서 $-10V$ 기준의 전압 상승을 만들기 때문에 이 식들을 사용한다.

NoteBase

계산 과정

1. 이미터 전압은 $V_E = 1 + 0.7 = 1.7V$이다.
2. 이미터 전류는 $I_E = (10 - 1.7)/(5k\Omega) = 1.66mA$이다.
3. 베이스 전류는 $I_B = 1/(100k\Omega) = 10\mu A = 0.01mA$이다.
4. 컬렉터 전류는 $I_C = I_E - I_B = 1.66 - 0.01 = 1.65mA$이다.
5. 전류이득은 $\beta = 1.65mA/(0.01mA) = 165$이다.
6. 컬렉터 전압은 $V_C = -10 + (1.65mA)(5k\Omega) = -1.75V$이다.

선지 판단

① X — 제시된 $V_C = -0.25V$는 $I_C = 1.95mA$를 뜻하고 $\beta = 195$와는 서로 맞지만, 회로에서 구한 $I_E = 1.66mA$보다 I_C가 커져 $I_E = I_C + I_B$에 어긋난다. 올바르게는 $V_C = -1.75V$, $\beta = 165$이다.
② O — $I_C = 1.65mA$이므로 $V_C = -1.75V$이고, $I_B = 10\mu A$이므로 $\beta = 165$가 되어 두 값이 모두 계산 결과와 일치한다.
③ X — 제시된 $V_C = -3.25V$와 $\beta = 135$는 $I_C = 1.35mA$를 전제로 한 값이지만, 실제 컬렉터 전류는 $1.65mA$이다. 올바르게는 $V_C = -1.75V$, $\beta = 165$이다.
④ X — 제시된 $V_C = -4.75V$와 $\beta = 105$는 $I_C = 1.05mA$를 전제로 한 값이지만, 실제 컬렉터 전류는 $1.65mA$이다. 올바르게는 $V_C = -1.75V$, $\beta = 165$이다.
따라서 계산 결과와 일치하는 것은 ②이다.

오답 포인트

PNP 트랜지스터에서 $V_E = V_B - 0.7V$로 두는 부호 실수와 I_E를 곧바로 I_C로 놓는 실수가 핵심 함정이다. 이 회로에서는 $V_E = V_B + 0.7V$이고, 정확한 계산에서는 베이스 전류를 빼서 $I_C = I_E - I_B$로 구해야 한다. 또한 V_C는 접지가 아니라 $-10V$ 전원을 기준으로 계산한다.

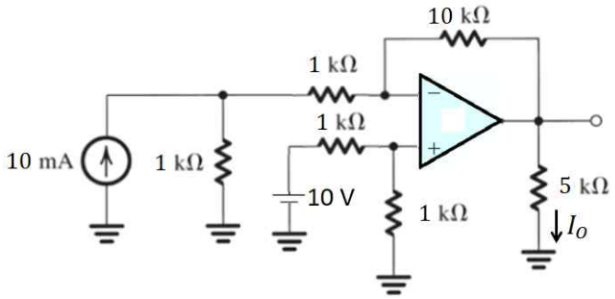
다시 나오면 이렇게 판단

PNP 바이어스 회로에서는 접합 전압으로 V_E를 정한 다음 I_E와 I_B를 각각 구하고, $I_C = I_E - I_B$, $\beta = I_C/I_B$, 컬렉터 저항의 전압 관계 순서로 판단한다. 마지막에는 $I_E > I_C$인지와 전원 기준의 부호가 맞는지 검산한다.

암기 포인트

PNP에서는 $V_E = V_B + 0.7V$, $I_C = I_E - I_B$이며, 이 회로의 컬렉터 전압은 $V_C = -10 + I_C R_C$이다.

20. 다음 연산증폭기에서 출력 전류 I_o[㎃]의 값으로 올바른 것은?(단, 연산증폭기는 이상적이라고 가정한다.)



① 16 [㎃]
② 2 [㎃]
③ −4 [㎃]
④ −16 [㎃]

정답 3번

출제 포인트

이 문제는 이상적인 연산증폭기의 입력 전류가 0이고 음의 피드백 상태에서 두 입력 전압이 같다는 성질을 이용하여 출력 전압과 부하 전류 I_o를 구하는 문제이다.

조건 정리

비반전 입력단은 $10V$ 전원과 두 $1k\Omega$ 저항으로 이루어진 전압 분배기에 연결되어 있다.
반전 입력단에는 왼쪽 노드와 연결된 $1k\Omega$ 저항 및 출력과 연결된 $10k\Omega$ 피드백 저항이 있다.
출력에는 $5k\Omega$ 부하가 연결되고, I_o의 기준 방향은 아래쪽이다.
이상적인 연산증폭기이므로 $i_+ = i_- = 0$이고, 음의 피드백에 의해 $V_- = V_+$이다.

사용할 공식

비반전 입력 전압은 전압 분배식으로 구한다.
$V_+ = 10V \times \frac{1k\Omega}{1k\Omega + 1k\Omega} = 5V$
각 노드에서는 키르히호프의 전류 법칙을 적용하고, 마지막에는 그림에 표시된 기준 방향에 따라 옴의 법칙 $I_o = V_o/(5k\Omega)$을 적용한다. 이상적인 연산증폭기의 입력으로 전류가 흐르지 않으므로 저항 가지 전류만으로 노드 방정식을 세울 수 있다.

NoteBase

계산 과정

1. 전압 분배에 의해 $V_+ = 5V$이고, 가상단락에 의해 $V_- = 5V$이다.
2. 왼쪽 전류원 상단 노드 전압을 V_A라 하면 $10mA$가 두 $1k\Omega$ 가지로 나뉘므로
$10mA = \frac{V_A}{1k\Omega} + \frac{V_A - 5V}{1k\Omega}$
따라서 $V_A = 7.5V$이다.
3. 반전 입력 노드에서 키르히호프의 전류 법칙을 적용하면
$\frac{5V - 7.5V}{1k\Omega} + \frac{5V - V_o}{10k\Omega} = 0$
이므로 $V_o = -20V$이다.
4. 아래쪽을 양의 방향으로 표시한 부하 전류는
$I_o = \frac{V_o}{5k\Omega} = \frac{-20V}{5k\Omega} = -4mA$
이다. 음수 부호는 실제 전류가 표시된 화살표와 반대인 위쪽으로 $4mA$ 흐른다는 뜻이다.

선지 판단

① X — $16mA$는 계산된 부하 전류와 일치하지 않는다. 틀린 값 $16mA$ → 올바르게는 $-4mA$이다.
② X — $2mA$는 $V_o = -20V$를 $5k\Omega$로 나눈 값이 아니다. 틀린 값 $2mA$ → 올바르게는 $-4mA$이다.
③ O — $I_o = (-20V)/(5k\Omega) = -4mA$이므로 계산 결과와 일치한다.
④ X — $-16mA$는 출력 전압과 부하 저항으로 구한 전류의 크기와 일치하지 않는다. 틀린 값 $-16mA$ → 올바르게는 $-4mA$이다.

오답 포인트

왼쪽의 $10mA$를 곧바로 출력 부하 전류로 보면 안 된다. 먼저 비반전 입력 전압을 구하고, 가상단락을 적용한 뒤 각 노드의 전류 관계로 V_o를 결정해야 한다. 또한 $V_o = -20V$이므로 아래쪽을 양으로 정한 I_o는 음수가 된다. 전류의 크기만 계산하고 화살표 기준 방향을 무시하면 부호를 틀리기 쉽다.

다시 나오면 이렇게 판단

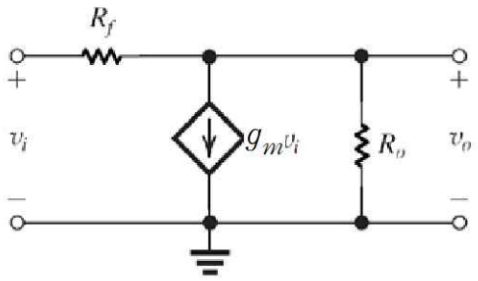
이상적인 연산증폭기 회로는 비반전 입력 전압 계산 → $V_- = V_+$ 적용 → 입력 노드의 전류 법칙으로 출력 전압 계산 → 부하 전류의 기준 방향 확인 순서로 판단한다.

암기 포인트

이상적 연산증폭기의 음의 피드백에서는 입력 전류는 0이고 두 입력 전압은 같다. 마지막 전류의 부호는 계산된 출력 전압과 그림의 기준 화살표 방향으로 결정된다.

NoteBase

21. 다음 증폭기의 전압이득(v_o/v_i)으로 올바른 것은?



① $\dfrac{1+R_f/R_o}{1-g_m R_f}$

② $\dfrac{1-g_m R_0}{1+g_m R_f}$

③ $\dfrac{1+g_m R_0}{1-g_m R_f}$

④ $\dfrac{1-g_m R_f}{1+R_f/R_o}$

정답 4번

출제 포인트

이 문제는 출력 노드에 키르히호프의 전류 법칙(KCL)을 적용하여 종속 전류원과 두 저항이 있는 회로의 전압이득 v_o/v_i를 구하는 문제이다.

조건 정리

입력 v_i는 저항 R_f를 거쳐 출력 노드에 연결된다. 출력 노드에서 접지 방향으로 $g_m v_i$의 종속 전류가 흐르고, R_o에도 출력 전압 v_o에 의한 전류가 흐른다. 구해야 할 값은 v_o/v_i이다.

사용할 공식

출력 노드에서 나가는 전류를 양(+)으로 잡으면 KCL은 다음과 같다.

$\frac{v_o - v_i}{R_f} + \frac{v_o}{R_o} + g_m v_i = 0$

출력 노드에 연결된 세 가지 가지 전류의 대수합이 0이어야 하므로 이 식을 사용한다.

NoteBase

계산 과정

KCL 식에서 v_o항과 v_i항을 정리한다.
$v_o\left(\frac{1}{R_f}+\frac{1}{R_o}\right)=v_i\left(\frac{1}{R_f}-g_m\right)$
양변을 $v_i(1/R_f+1/R_o)$로 나누면
$\frac{v_o}{v_i}=\frac{\frac{1}{R_f}-g_m}{\frac{1}{R_f}+\frac{1}{R_o}}=\frac{1-g_mR_f}{1+R_f/R_o}$
가 된다.

선지 판단

① X — $\frac{1+R_f/R_o}{1-g_mR_f}$는 올바른 전압이득의 분자와 분모를 뒤집은 식이다. 올바르게는 $\frac{1-g_mR_f}{1+R_f/R_o}$이다.
② X — $1-g_mR_o$와 $1+g_mR_f$는 KCL에서 얻어지는 분자와 분모가 아니다. 올바르게는 분자가 $1-g_mR_f$, 분모가 $1+R_f/R_o$이다.
③ X — 분자의 부호와 저항이 모두 잘못되었고 분모도 잘못 구성되었다. 올바르게는 $\frac{1-g_mR_f}{1+R_f/R_o}$이다.
④ O — KCL로 구한 $\frac{v_o}{v_i}=\frac{1-g_mR_f}{1+R_f/R_o}$와 정확히 일치한다.

오답 포인트

종속 전류원 g_mv_i의 화살표가 출력 노드에서 접지 쪽을 향하므로 출력 노드에서 나가는 전류로 더해야 한다. 또한 식을 정리한 뒤 전압이득의 분자와 분모를 뒤집거나, 무차원 항인 g_mR_f와 R_f/R_o를 서로 바꾸는 실수가 핵심 함정이다.

다시 나오면 이렇게 판단

출력 노드에서 전류 방향을 하나로 통일한 뒤 각 가지 전류를 쓰고 KCL을 세운다. 그다음 v_o항을 한쪽에, v_i항을 다른 쪽에 모아 v_o/v_i를 만든다. 마지막으로 분자와 분모가 모두 무차원인지 확인한다.

암기 포인트

출력 노드 KCL은 R_f 전류, R_o 전류, 종속 전류원의 방향을 함께 반영하며, 이 회로의 이득은 $\frac{1-g_mR_f}{1+R_f/R_o}$이다.

NoteBase

22. 다음 중 pnp형 BJT를 활성(active) 모드로 동작시키기 위한 설명으로 올바른 것은?

① 베이스-이미터 사이의 DC 바이어스 전압을 역방향으로, 컬렉터-베이스 사이의 DC 바이어스 전압을 역방향으로 인가한다.

② 베이스-이미터 사이의 DC 바이어스 전압을 순방향으로, 컬렉터-베이스 사이의 DC 바이어스 전압을 역방향으로 인가한다.

③ 베이스-이미터 사이의 DC 바이어스 전압을 순방향으로, 컬렉터-베이스 사이의 DC 바이어스 전압을 순방향으로 인가한다.

④ 베이스-이미터 사이의 DC 바이어스 전압을 역방향으로, 컬렉터-베이스 사이의 DC 바이어스 전압을 순방향으로 인가한다.

정답 2번

출제 포인트

pnp형 BJT를 활성 모드로 동작시키는 두 접합의 DC 바이어스 방향을 구분하는 문제이다.

핵심 개념

활성 모드는 트랜지스터가 입력 신호를 증폭하는 동작 영역이다. pnp형과 npn형 모두 활성 모드에서는 베이스-이미터 접합을 순방향으로, 컬렉터-베이스 접합을 역방향으로 바이어스한다. pnp형에서는 이를 위해 이미터 전위가 베이스 전위보다 높고, 베이스 전위가 컬렉터 전위보다 높아야 한다.

선지별 해설

① X — 베이스-이미터 접합을 역방향으로 한 부분이 틀렸다. 올바르게는 베이스-이미터 접합에 순방향, 컬렉터-베이스 접합에 역방향 DC 바이어스 전압을 인가한다.

② O — 베이스-이미터 접합은 순방향, 컬렉터-베이스 접합은 역방향이므로 pnp형 BJT의 활성 모드 조건과 일치한다.

③ X — 컬렉터-베이스 접합을 순방향으로 한 부분이 틀렸다. 올바르게는 베이스-이미터 접합에 순방향, 컬렉터-베이스 접합에 역방향 DC 바이어스 전압을 인가한다.

④ X — 두 접합의 바이어스 방향을 모두 반대로 제시한 것이 틀렸다. 올바르게는 베이스-이미터 접합에 순방향, 컬렉터-베이스 접합에 역방향 DC 바이어스 전압을 인가한다.

NoteBase

오답 포인트

pnp형은 전압의 극성이 npn형과 반대라는 사실을 접합의 순방향·역방향 조건까지 반대라고 오해하기 쉽다.
트랜지스터 형식이 달라도 활성 모드의 접합 조건은 베이스-이미터 순방향, 컬렉터-베이스 역방향으로 동일하다.

다시 나오면 이렇게 판단

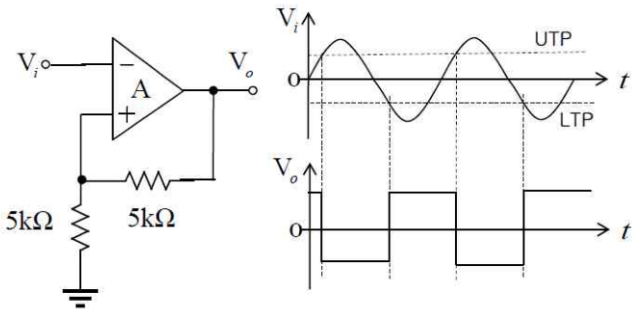
활성 모드라는 말이 나오면 먼저 베이스-이미터 접합은 순방향, 컬렉터-베이스 접합은 역방향인지 확인한다.
그다음 pnp형의 실제 단자 전위는 이미터, 베이스, 컬렉터 순으로 낮아진다는 관계를 적용한다.

암기 포인트

BJT 활성 모드: BE는 순방향, CB는 역방향이다.

NoteBase

23. 다음 슈미트 트리거(Schmitt trigger) 회로에서 포화된 출력전압이 ±10[V]일 때 UTP와 LTP 값으로 올바른 것은? (UTP:상위트립점, LTP:하위트립점)



① UTP = 10[V], LTP = −10[V]
② UTP = −10[V], LTP = 10[V]
③ UTP = 5[V], LTP = −5[V]
④ UTP = −5[V], LTP = 5[V]

정답 3번

출제 포인트

이 문제는 반전형 슈미트 트리거에서 양의 되먹임 저항 분압으로 상위 트립점 UTP와 하위 트립점 LTP를 구하는 문제이다.

조건 정리

출력 포화전압은 $V_{OH} = +10V$, $V_{OL} = -10V$이다. 출력과 비반전 단자 사이의 저항 및 비반전 단자와 접지 사이의 저항은 모두 $5k\Omega$이다. 입력 V_i는 반전 단자에 인가되므로 출력 상태에 따라 비반전 단자에 형성되는 기준전압이 트립점이 된다.

사용할 공식

비반전 단자 전압은 출력전압을 두 저항으로 분압한 값이다.

$$V_+ = V_o \frac{R_{\text{ground}}}{R_{\text{feedback}} + R_{\text{ground}}}$$

두 저항이 같으므로 $V_+ = V_o/2$이다. 비교기의 출력은 반전 단자 입력 V_i가 이 기준전압을 통과할 때 전환되므로 이 분압식을 사용한다.

NoteBase

계산 과정

출력이 $+10V$로 포화되어 있을 때 비반전 단자 전압은

$$UTP = +10 \times \frac{5}{5+5} = +5V$$

이다. 입력이 상승하여 $+5V$를 넘으면 출력은 음의 포화 상태로 바뀐다.

출력이 $-10V$로 포화되어 있을 때 비반전 단자 전압은

$$LTP = -10 \times \frac{5}{5+5} = -5V$$

이다. 입력이 하강하여 $-5V$보다 낮아지면 출력은 양의 포화 상태로 바뀐다.

선지 판단

① X — $UTP = 10V$, $LTP = -10V$는 분압을 적용하지 않고 포화 출력전압을 그대로 트립점으로 본 값이다. 올바르게는 $UTP = 5V$, $LTP = -5V$이다.

② X — $UTP = -10V$, $LTP = 10V$는 분압을 누락했을 뿐 아니라 상위·하위 트립점의 부호도 뒤바꾼 값이다. 올바르게는 $UTP = 5V$, $LTP = -5V$이다.

③ O — 같은 값의 두 저항이 출력전압을 절반으로 분압하므로 $UTP = 5V$, $LTP = -5V$가 된다.

④ X — 트립점의 크기 $5V$는 맞지만 상위·하위 트립점의 부호가 반대이다. 올바르게는 $UTP = 5V$, $LTP = -5V$이다.

오답 포인트

포화 출력전압과 트립전압을 같은 값으로 착각하기 쉽다. 트립전압은 출력전압 자체가 아니라 양의 되먹임 저항망으로 분압된 비반전 단자 전압이다. 또한 UTP는 위쪽 경계이므로 양수이고, LTP는 아래쪽 경계이므로 음수이다.

다시 나오면 이렇게 판단

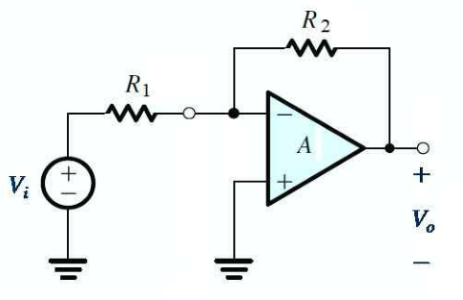
먼저 입력이 반전 단자에 연결되었는지 확인하고, 출력의 각 포화값을 양의 되먹임 분압식에 대입한다. 두 결과 중 큰 값이 UTP, 작은 값이 LTP이며, 마지막에 $UTP > LTP$인지 검산한다.

암기 포인트

같은 두 저항의 반전형 슈미트 트리거에서는 트립점이 포화전압의 절반이다: $\pm 10V \rightarrow \pm 5V$.

NoteBase

24. 다음 증폭기의 전압이득(V_o/V_i)으로 올바른 것은? (단, 연산증폭기의 이득은 A이고, ∞[Ω] 입력저항, 0[Ω] 출력저항을 갖는다고 가정한다.)



① $\dfrac{-AR_1}{R_1+R_2/(1+A)}$

② $\dfrac{-AR_2}{R_1+R_2/(1+A)}$

③ $\dfrac{-AR_2}{R_1(1+A)+R_2}$

④ $\dfrac{-AR_1}{R_1+R_2(1+A)}$

정답 3번

출제 포인트

이 문제는 개방루프 이득이 유한한 연산증폭기의 출력 관계와 반전 입력 노드의 KCL을 이용해 폐루프 전압이득을 구하는 문제이다.

조건 정리

주어진 조건: 연산증폭기의 개방루프 이득은 A, 입력저항은 무한대, 출력저항은 0Ω이다.
구해야 할 값: 전압이득 V_o/V_i이다.
주의할 조건: 비반전 입력이 접지되어 있지만 A가 유한하므로 반전 입력 전압을 곧바로 0으로 둘 수 없다.

사용할 공식

연산증폭기의 출력 관계는 $V_o = A(V_+ - V_-)$이다. $V_+ = 0$이므로 $V_o = -AV_-$이고, 따라서 $V_- = -V_o/A$이다.
입력저항이 무한대여서 반전 입력 단자로 전류가 흐르지 않으므로 반전 입력 노드에서
$(V_- - V_i)/R_1 + (V_- - V_o)/R_2 = 0$을 적용한다.

NoteBase

계산 과정

반전 입력 노드의 KCL을 정리하면

$R_2(V_- - V_i) + R_1(V_- - V_o) = 0$

$(R_1 + R_2)V_- = R_2V_i + R_1V_o$

이다. 여기에 $V_- = -V_o/A$를 대입하면

$-\frac{R_1+R_2}{A}V_o = R_2V_i + R_1V_o$

이므로

$-\{R_1(1+A) + R_2\}V_o = AR_2V_i$

이다. 따라서 전압이득은

$\frac{V_o}{V_i} = -\frac{AR_2}{R_1(1+A)+R_2}$

가 된다.

선지 판단

① X — 분자의 $-AR_1$과 분모 $R_1 + R_2/(1+A)$가 모두 KCL 결과와 다르다. 올바른 식은 $-AR_2/\{R_1(1+A)+R_2\}$이다.

② X — 분자 $-AR_2$는 맞지만 분모를 $R_1 + R_2/(1+A)$로 둔 것이 틀리다. 올바른 분모는 $R_1(1+A)+R_2$이다.

③ O — 유한 이득 관계 $V_- = -V_o/A$를 KCL에 대입해 얻은 $-AR_2/\{R_1(1+A)+R_2\}$와 일치한다.

④ X — 분자를 $-AR_1$로 두고 $1+A$를 R_2에 곱한 것이 틀리다. 올바르게는 분자가 $-AR_2$이고 $1+A$는 R_1에 곱해져 $-AR_2/\{R_1(1+A)+R_2\}$가 된다.

오답 포인트

이상적인 연산증폭기처럼 $V_- = 0$으로 놓으면 유한 이득 A의 효과가 사라진다. 또한 입력 저항 R_1과 귀환 저항 R_2의 위치를 바꾸면 ①이나 ④처럼 분자 또는 $1+A$가 곱해지는 항을 잘못 선택하게 된다.

다시 나오면 이렇게 판단

유한 이득 연산증폭기 문제에서는 먼저 $V_o = A(V_+ - V_-)$로 입력 노드 전압을 출력 전압과 연결하고, 다음으로 입력 전류가 0이라는 조건으로 KCL을 세운 뒤 전압이득을 정리한다. 마지막에는 $A \to \infty$일 때 결과가 이상적인 반전 증폭기 이득 $-R_2/R_1$로 수렴하는지 검산한다.

암기 포인트

유한 이득 반전 증폭기의 전압이득은 $V_o/V_i = -AR_2/\{R_1(1+A)+R_2\}$이며, $A \to \infty$이면 $-R_2/R_1$이 된다.

NoteBase

25. 다음 평활커패시터를 갖는 정류회로에서 리플(ripple) 전압에 대한 설명중 가장 옳은 것은?
① 리플전압 크기는 커패시터 C 값의 크기에 비례한다.
② 리플전압 크기는 저항기 R 값의 크기에 비례한다.
③ 리플전압 크기는 입력신호 주파수의 크기에 비례한다.
④ 리플전압 크기는 입력신호 주기의 크기에 비례한다.

정답 4번

출제 포인트

전파정류회로에서 평활 커패시터의 방전으로 생기는 리플전압이 커패시턴스, 부하저항, 입력 주파수 및 입력 주기와 어떤 비례관계를 갖는지 판단하는 문제이다.

조건 정리

주어진 조건: 평활 커패시터를 갖는 전파정류회로이다.
구해야 할 것: 리플전압 크기의 비례관계이다.
주의할 조건: 전파정류에서는 커패시터가 입력 한 주기마다 두 번 충전되므로 리플 주파수는 입력 주파수의 2배이고, 방전 시간은 대략 입력 주기의 절반이다.

사용할 공식

리플의 첨두간 전압은 작은 리플을 가정하면 다음과 같이 근사된다.
$\Delta V_r \approx \frac{I_L}{f_r C} = \frac{I_L}{2fC}$
또한 $I_L \approx V_{DC}/R$, $T = 1/f$이므로 다음 관계를 얻는다.
$\Delta V_r \approx \frac{V_{DC}}{2fRC} = \frac{V_{DC}T}{2RC}$
커패시터가 부하로 방전되는 동안의 전압 감소량을 나타내는 식이므로 이 문제의 비례관계를 판단하는 데 사용한다.

계산 과정

1. 전파정류의 리플 주파수를 $f_r = 2f$로 둔다.
2. $\Delta V_r \approx I_L/(f_r C)$에 대입하면 $\Delta V_r \approx I_L/(2fC)$이다.
3. $I_L \approx V_{DC}/R$와 $f = 1/T$를 적용하면 $\Delta V_r \propto 1/C$, $\Delta V_r \propto 1/R$, $\Delta V_r \propto 1/f$, $\Delta V_r \propto T$이다. 따라서 입력신호 주기에 비례한다는 ④가 옳다.

NoteBase

선지 판단

① X — '커패시터 C 값의 크기에 비례한다'는 표현이 틀리다. C가 클수록 같은 부하전류에서 방전 중 전압 감소가 작아지므로, 올바르게는 리플전압 크기는 C에 반비례한다.
② X — '저항기 R 값의 크기에 비례한다'는 표현이 틀리다. R가 커지면 부하전류가 작아져 리플이 감소하므로, 올바르게는 리플전압 크기는 R에 반비례한다.
③ X — '입력신호 주파수의 크기에 비례한다'는 표현이 틀리다. 주파수가 높을수록 커패시터의 방전 시간이 짧아져 리플이 감소하므로, 올바르게는 리플전압 크기는 입력신호 주파수에 반비례한다.
④ O — 입력 주기 T가 길수록 커패시터가 방전하는 시간도 길어져 전압 감소량이 커진다. 따라서 리플전압 크기는 입력신호 주기에 비례한다.

오답 포인트

③의 주파수와 ④의 주기는 서로 역수 관계이다. 리플전압이 주파수에 반비례한다는 사실을 주기에도 그대로 '반비례'로 옮기면 틀린다. 또한 큰 커패시터와 큰 부하저항은 모두 방전 중 전압 감소를 줄이므로 리플을 작게 한다.

다시 나오면 이렇게 판단

평활 커패시터의 리플 문제에서는 먼저 $\Delta V_r \approx I_L/(f_r C)$를 세우고, 전파정류이면 $f_r = 2f$, 저항 부하이면 $I_L \approx V_{DC}/R$, 주기 관계는 $T = 1/f$를 차례로 적용해 비례관계를 판단한다.

암기 포인트

전파정류 평활회로의 리플은 $\Delta V_r \propto T/(RC)$이다. 즉 주기가 길면 커지고, R과 C가 크면 작아진다.

NoteBase