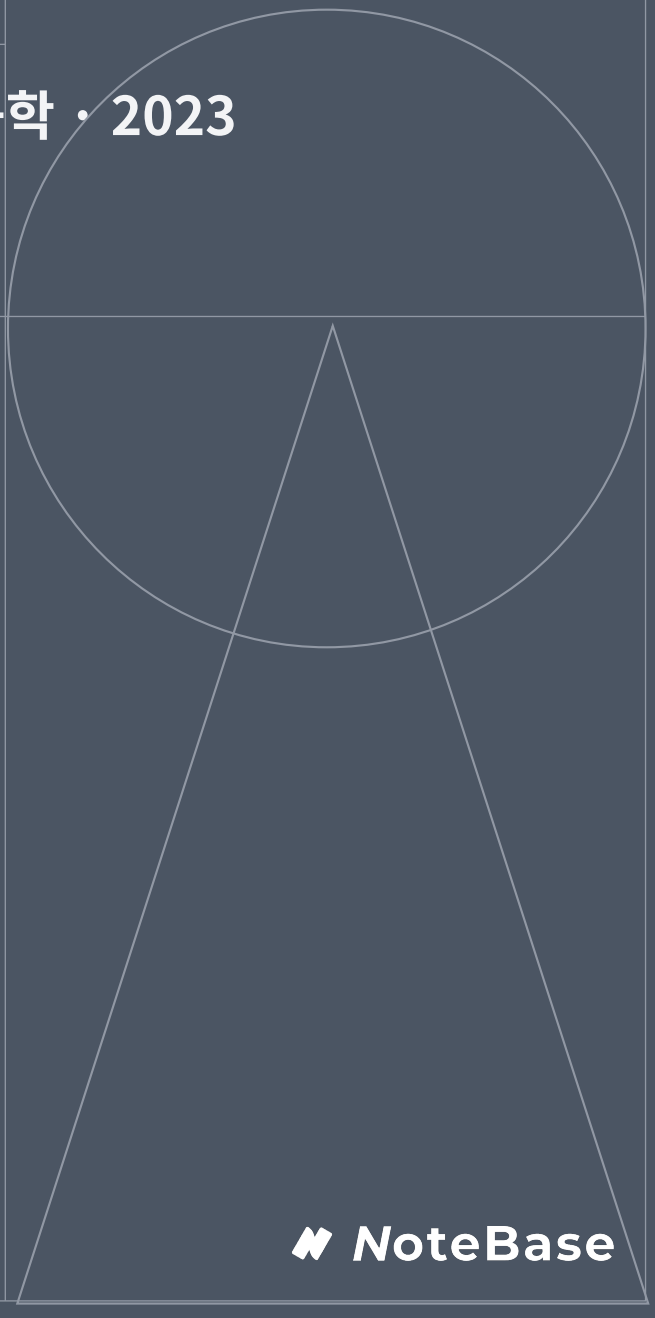
기출OX 해설집

공무원/군무원/9급 · 전자공학 · 2023



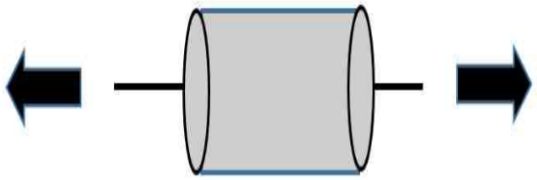
NoteBase

기출OX 해설집

공무원/군무원/9급 · 전자공학 · 2023

공무원/군무원/9급 · 전자공학 · 2023

1. 아래 모양과 같은 원기둥 모양 철사의 양끝을 잡아당겨 길이를 3배로 늘렸다. 길이를 늘려도 원래의 원기둥 단면의 모양은 유지되며, 재질의 특성과 부피 또한 변함없다고 가정할 때 철사의 저항값은 어떻게 되는가?



① 1배로 변함 없다.　② $\frac{1}{3}$배로 감소한다.
③ 3배로 증가한다.　④ 9배로 증가한다.

정답 4번

출제 포인트

이 문제는 저항 공식과 부피 일정 조건을 함께 이용해 철사의 길이와 단면적 변화가 저항에 미치는 영향을 구하는 문제이다.

조건 정리

주어진 값: 늘인 뒤의 길이는 처음의 3배이다.
구해야 할 값: 늘인 뒤 저항과 처음 저항의 비이다.
주의할 조건: 재질의 특성이 변하지 않으므로 비저항은 일정하고, 부피가 변하지 않으므로 길이가 3배가 되면 단면적은 처음의 $\frac{1}{3}$배가 된다.

NoteBase

사용할 공식

철사의 저항은

$R = \rho\frac{L}{A}$

이고, 원기둥의 부피는

$V = AL$

이다.

저항은 길이에 비례하고 단면적에 반비례하며, 이 문제에서는 부피가 일정하여 길이 변화에 따라 단면적도 변하므로 두 관계를 모두 적용한다.

계산 과정

1. 처음의 길이와 단면적을 각각 L, A라 하면 늘인 뒤 길이는 $L' = 3L$이다.
2. 부피가 일정하므로 $AL = A'L'$이고, 따라서 $A' = \frac{A}{3}$이다.
3. 저항의 비를 계산하면

$\frac{R'}{R} = \frac{\rho L'/A'}{\rho L/A} = \frac{3L}{A/3} \cdot \frac{A}{L} = 9$

이므로 늘인 뒤 저항은 처음의 9배이다.

선지 판단

① X — '1배로 변함없다'는 길이와 단면적의 변화를 반영하지 않은 표현이다. 올바르게는 저항이 9배로 증가한다.

② X — '$\frac{1}{3}$배로 감소한다'는 저항이 길이에 반비례한다고 잘못 판단한 표현이다. 올바르게는 저항이 9배로 증가한다.

③ X — '3배로 증가한다'는 길이가 3배가 된 효과만 반영하고 단면적이 $\frac{1}{3}$배로 줄어든 효과를 빠뜨린 표현이다. 올바르게는 두 효과가 곱해져 저항이 9배로 증가한다.

④ O — 길이가 3배가 되고 단면적이 $\frac{1}{3}$배가 되므로 $R = \rho L/A$에 따라 저항은 $3 \div \frac{1}{3} = 9$배가 된다.

오답 포인트

③의 '3배'는 길이 변화만 보고 고르기 쉬운 함정이다. 부피가 일정한 철사를 늘이면 단면적도 함께 감소하므로, 길이의 3배 효과와 단면적 감소에 따른 3배 효과를 모두 반영해야 한다.

다시 나오면 이렇게 판단

부피가 일정한 도선을 늘이는 문제에서는 먼저 AL=일정으로 새 단면적을 구한 뒤, $R = \rho L/A$에 길이와 단면적을 모두 대입하여 저항비를 계산한다.

암기 포인트

재질과 부피가 일정한 철사는 $A \propto 1/L$이므로 $R = \rho L/A \propto L^2$이다. 길이가 3배이면 저항은 $3^2 = 9$배이다.

NoteBase

2. 다음 중 커패시터와 인덕터에 대한 설명으로 가장 옳지 않은 것은?
① 커패시터와 인덕터 모두 에너지를 저장할 수 있는 소자이다.
② DC 정상상태(Steady State)에서 커패시터는 단락회로(Short-Circuited)처럼 동작하고, 인덕터는 개방회로(Open-Circuited)처럼 동작한다.
③ 충전된 커패시터에 전원을 끊게 되면 실제로는 커패시터에 매우 적은 누설전류가 흐르게 되어 시간이 지남에 따라 충전된 전하량이 줄어든다.
④ 인덕터 양단의 전압은 인덕터에 흐르는 전류의 변화율에 비례한다.

정답 2번

출제 포인트

커패시터와 인덕터의 에너지 저장 방식, DC 정상상태에서의 등가회로, 누설전류, 인덕터 전압의 관계를 구별하는 문제이다.

핵심 개념

커패시터는 전기장에 에너지를 저장하며 전압의 급격한 변화를 억제하는 소자이다. 인덕터는 자기장에 에너지를 저장하며 전류의 급격한 변화를 억제하는 소자이다. 이상적인 DC 정상상태에서는 커패시터에 흐르는 전류가 0이므로 개방회로처럼, 인덕터의 양단 전압이 0이므로 단락회로처럼 동작한다.

선지별 해설

① O — 커패시터는 전기장에, 인덕터는 자기장에 에너지를 저장하므로 두 소자 모두 에너지 저장 소자이다.
② X — 틀린 부분은 '커패시터는 단락회로처럼, 인덕터는 개방회로처럼 동작한다'이다. 올바르게는 DC 정상상태에서 커패시터는 개방회로처럼, 인덕터는 단락회로처럼 동작한다.
③ O — 실제 커패시터에는 절연체의 유한한 저항 등으로 인한 매우 작은 누설전류가 흐르므로 전원을 끊어도 저장 전하량이 시간에 따라 감소한다.
④ O — 인덕터의 전압은 전류의 시간에 따른 변화율에 비례하며, 그 관계는 $v_L = L\frac{di}{dt}$이다.

오답 포인트

②는 커패시터와 인덕터의 DC 정상상태 등가회로를 서로 뒤바꾼 선지이다. DC 정상상태는 충분한 시간이 지나 전압과 전류가 더 이상 변하지 않는 상태라는 점이 핵심이다.

NoteBase

다시 나오면 이렇게 판단

DC 정상상태에서는 시간 변화율을 0으로 놓는다. 커패시터 전류 $i_C = C\frac{dv}{dt}$는 0이 되어 개방회로로 판단하고, 인덕터 전압 $v_L = L\frac{di}{dt}$는 0이 되어 단락회로로 판단한다.

암기 포인트

DC 정상상태에서는 C는 개방, L은 단락이다. C는 전기장, L은 자기장에 에너지를 저장한다.

NoteBase

3. JK플립플롭에서 마스터-슬레이브 구조가 필요한 이유로서 가장 옳은 것은?
① 입출력의 충돌을 막기위해
② 고속동작을 위해
③ 전력소모의 최소화를 위해
④ 스케일의 최소화를 위해

정답 1번

출제 포인트

JK 플립플롭에서 마스터-슬레이브 구조를 사용하는 핵심 이유가 한 클록 구간의 반복 반전, 즉 레이스 어라운드 현상을 막는 데 있음을 묻는 문제이다.

핵심 개념

마스터-슬레이브 JK 플립플롭은 두 기억 소자를 직렬로 두고 서로 반대되는 클록 위상에서 동작시키는 구조이다. 마스터가 입력을 받아들이는 동안 슬레이브는 출력을 유지하고, 다음 위상에서 슬레이브가 마스터의 상태를 출력으로 전달한다. 따라서 입력과 출력의 직접적인 동시 상호작용이 차단되어 한 클록 동안 출력이 반복해서 반전되는 레이스 어라운드 현상을 방지한다.

선지별 해설

① O — 마스터와 슬레이브가 번갈아 동작하면 출력의 변화가 같은 클록 구간에 다시 입력 쪽으로 영향을 주는 입출력 충돌이 차단된다. 이는 JK 플립플롭의 레이스 어라운드 현상을 방지한다.
② X — 틀린 표현은 '고속동작을 위해'이다. 두 단을 거쳐 신호가 전달되므로 마스터-슬레이브 구조의 주된 목적은 속도 향상이 아니라 한 클록당 한 번만 상태가 바뀌도록 안정적으로 제어하는 것이다.
③ X — 틀린 표현은 '전력소모의 최소화를 위해'이다. 기억 소자와 게이트가 추가되는 구조이므로 전력 최소화가 주된 목적이 아니다. 올바르게는 레이스 어라운드 방지와 안정적인 상태 전환을 위해 사용한다.
④ X — 틀린 표현은 '스케일의 최소화를 위해'이다. 마스터와 슬레이브의 두 단계가 필요하므로 회로 규모를 최소화하는 구조가 아니다. 올바르게는 입력과 출력을 시간적으로 분리하여 레이스 어라운드를 방지하는 구조이다.

오답 포인트

'입출력의 충돌'이라는 표현이 추상적이어서 ②의 고속동작과 혼동하기 쉽다. 이 표현은 JK 플립플롭의 출력이 같은 클록 구간에 입력으로 되먹임되어 반복 반전되는 현상을 뜻하며, 마스터-슬레이브 구조는 오히려 두 단을 거치므로 속도·전력·회로 규모의 최소화가 핵심 목적이 아니다.

NoteBase

다시 나오면 이렇게 판단

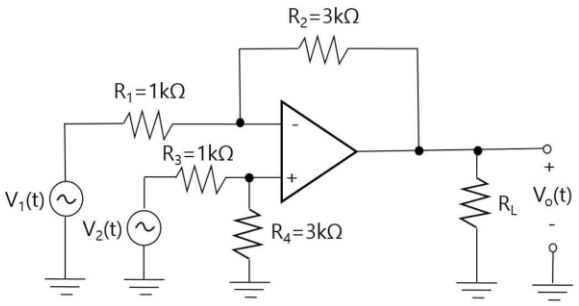
JK 플립플롭과 마스터-슬레이브 구조가 함께 제시되면 두 단계의 반대 위상 동작으로 입력과 출력을 시간적으로 분리하고 레이스 어라운드를 막는지를 판단한다.

암기 포인트

마스터는 입력 저장, 슬레이브는 출력 전달, 핵심은 레이스 어라운드 방지이다.

NoteBase

4. 다음과 같이 저항과 연산증폭기가 연결된 회로에 대해 입력전압 V_1, V_2 와 출력전압 V_o 사이의 설명으로 가장 알맞은 것은?
(단, 문제 회로의 연산증폭기는 이상적이라고 가정)



① $V_o = V_1 + V_2$ 인 가산기
② $V_o = 3(V_1 + V_2)$ 인 가산기
③ $V_o = V_1 - V_2$ 인 감산기
④ $V_o = 3(V_2 - V_1)$ 인 감산기

정답 4번

출제 포인트

이 문제는 이상적 연산증폭기의 가상단락과 입력 전류가 0이라는 성질을 이용하여 두 입력전압과 출력전압의 관계를 구하는 문제이다.

조건 정리

주어진 값: $R_1 = 1k\Omega, R_2 = 3k\Omega, R_3 = 1k\Omega, R_4 = 3k\Omega$이다.
구해야 할 값: V_1, V_2, V_o의 관계이다.
주의할 조건: 이상적 연산증폭기이므로 입력단 전류는 0이고 음의 되먹임 상태에서 $V_- = V_+$이다. 이상적인 출력에서 부하 R_L은 전압이득 관계를 바꾸지 않는다.

사용할 공식

비반전 입력의 전압은 분압 법칙으로
$V_+ = \frac{R_4}{R_3 + R_4} V_2$
이다. 반전 입력 노드에는 키르히호프 전류 법칙을 적용하여
$\frac{V_1 - V_-}{R_1} + \frac{V_o - V_-}{R_2} = 0$
으로 둔다. 이 공식을 쓰는 이유는 비반전 입력에는 R_3과 R_4의 분압 전압이 걸리고, 반전 입력에는 입력 저항과 되먹임 저항이 연결되어 있기 때문이다.

NoteBase

계산 과정

1. 비반전 입력 전압은
$V_+ = \frac{3}{1+3}V_2 = \frac{3}{4}V_2$
이다.
2. 가상단락에 따라
$V_- = V_+ = \frac{3}{4}V_2$
이다.
3. 반전 입력 노드의 전류식을 정리하면
$V_o = \left(1 + \frac{R_2}{R_1}\right)V_- - \frac{R_2}{R_1}V_1$
이고, $R_2/R_1 = 3$을 대입하면
$V_o = 4\left(\frac{3}{4}V_2\right) - 3V_1 = 3(V_2 - V_1)$
이다.

선지 판단

① X — '$V_o = V_1 + V_2$인 가산기'는 입력의 부호와 이득이 모두 틀리다. 올바르게는 $V_o = 3(V_2 - V_1)$인 감산기이다.
② X — '$V_o = 3(V_1 + V_2)$인 가산기'는 V_1 항의 부호가 틀리다. 올바르게는 $V_o = 3(V_2 - V_1)$인 감산기이다.
③ X — '$V_o = V_1 - V_2$인 감산기'는 입력의 차를 취하는 순서와 이득이 틀리다. 올바르게는 $V_o = 3(V_2 - V_1)$인 감산기이다.
④ O — 계산 결과가 $V_o = 3(V_2 - V_1)$이므로 입력 차 $V_2 - V_1$을 3배 하는 감산기라는 설명이 맞다.

오답 포인트

반전 입력의 V_1에는 음의 계수가 붙지만 비반전 입력의 V_2에는 양의 계수가 붙는다. 또한 V_+를 단순히 V_2로 놓으면 안 되며, R_3과 R_4의 분압을 먼저 계산해야 한다. ③은 감산기라는 명칭만 맞고 차의 순서와 3배 이득을 모두 놓친 함정이다.

다시 나오면 이렇게 판단

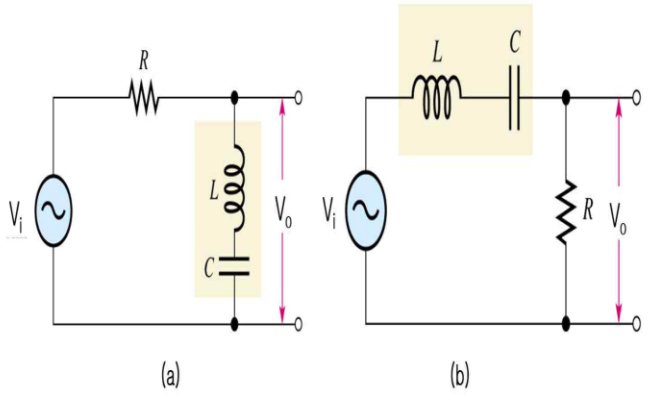
연산증폭기 회로에서는 먼저 비반전 입력의 전압을 구하고, 가상단락으로 반전 입력 전압을 정한 뒤, 반전 입력 노드에 KCL을 적용한다. 마지막에는 각 입력 항의 부호와 계수를 선지와 비교한다.

암기 포인트

비반전단은 분압, 두 입력단은 가상단락, 반전단은 KCL로 판단한다. 이 회로에서는 V_2는 양의 3배, V_1은 음의 3배이다.

NoteBase

5. 아래 그림 (a)와 (b)의 직렬 RLC 회로의 출력에 가장 가까운 특성의 필터로 바르게 연결한 것은?



① (a) 저역통과필터, (b) 고역통과필터
② (a) 고역통과필터, (b) 저역통과필터
③ (a) 대역통과필터, (b) 대역차단필터
④ (a) 대역차단필터, (b) 대역통과필터

정답 4번

출제 포인트

직렬 RLC 회로에서 출력 전압을 어느 소자 양단에서 취하는지에 따라 주파수 특성이 달라짐을 판단하는 문제이다. 직렬 공진에서는 인덕터와 커패시터의 리액턴스가 상쇄되어 LC 직렬부의 합성 임피던스가 0이 된다.

NoteBase

선지별 해설

① X
(a)는 공진 주파수에서 LC 양단의 출력이 0이 되고 저주파와 고주파에서는 출력이 커지므로 저역통과필터가 아니라 대역차단필터이다. (b)도 고역통과필터가 아니라 대역통과필터이다.
틀린 표현 → 올바르게는 '(a) 대역차단필터, (b) 대역통과필터'이다.

② X
(a)는 고주파 성분만 통과시키는 고역통과필터가 아니며, (b)는 저주파 성분만 통과시키는 저역통과필터가 아니다.
틀린 표현 → 올바르게는 '(a) 대역차단필터, (b) 대역통과필터'이다.

③ X
(a)를 대역통과필터, (b)를 대역차단필터로 서로 반대로 연결하였다. 공진 시 (a)의 LC 양단 전압은 0이 되고, (b)의 R 양단 전압은 최대가 된다.
틀린 표현 → 올바르게는 '(a) 대역차단필터, (b) 대역통과필터'이다.

④ O
(a)는 출력이 LC 직렬부 양단에 걸리므로 공진 주파수 부근의 출력이 억제되는 대역차단필터이다. (b)는 출력이 R 양단에 걸리므로 공진 주파수 부근에서 전류와 출력 전압이 최대가 되는 대역통과필터이다.

오답 포인트

두 회로의 소자 배열이 모두 직렬 RLC라는 사실만 보고 같은 필터로 판단하면 안 된다. 핵심은 출력 단자의 위치이다. 특히 ③은 (a)와 (b)의 특성을 정확히 뒤바꾼 선지이다.

다시 나오면 이렇게 판단

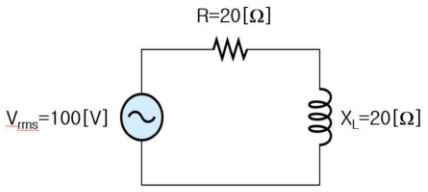
먼저 직렬 공진에서 LC의 합성 임피던스가 0이 되고 회로 전류가 최대가 됨을 적용한다. 출력이 LC 양단이면 공진에서 출력이 0이므로 대역차단, 출력이 R 양단이면 공진에서 출력이 최대이므로 대역통과로 판단한다.

암기 포인트

직렬 RLC에서 LC 출력은 대역차단, R 출력은 대역통과이다.

NoteBase

6. 아래 그림과 같이 실효전압 100[V]인 교류전원에 20[Ω]의 저항과 유도성 리액턴스 20[Ω]인 인덕터를 직렬로 연결하였다. 전기회로에 공급되는 유효전력은 얼마인가?



① 100[W] ② 200[W]
③ 250[W] ④ 500[W]

정답 3번

출제 포인트

직렬 RL 교류회로의 임피던스와 전류를 구한 뒤, 저항에서 소비되는 유효전력을 계산하는 문제이다.

조건 정리

주어진 값: 실효전압 $V = 100V$, 저항 $R = 20\Omega$, 유도성 리액턴스 $X_L = 20\Omega$이다.
구해야 할 값: 회로에 공급되는 유효전력 P이다.
주의할 조건: 이상적인 인덕터는 유효전력을 소비하지 않지만, 리액턴스가 전류의 크기를 줄이므로 전류 계산에는 반드시 포함된다.

사용할 공식

직렬 RL 회로의 임피던스 크기와 전류는
$|Z| = \sqrt{R^2 + X_L^2}, \qquad I = \frac{V}{|Z|}$
이고, 유효전력은
$P = I^2R = VI\cos\phi = \frac{V^2R}{R^2 + X_L^2}$
이다. 저항만 실제 유효전력을 소비하므로 I^2R을 사용하며, 전류를 정할 때는 저항과 유도성 리액턴스를 함께 반영한다.

NoteBase

계산 과정

1. 임피던스의 크기는
$|Z| = \sqrt{20^2 + 20^2} = 20\sqrt{2}\,\Omega$
이다.

2. 회로 전류는
$I = \frac{100}{20\sqrt{2}} = \frac{5}{\sqrt{2}} A$
이다.

3. 유효전력은
$P = I^2 R = \left(\frac{5}{\sqrt{2}}\right)^2 \times 20 = 250W$
이다.

선지 판단

① X — $100W$는 계산 결과와 다르다. ①의 '$100W$'는 올바르게는 '$250W$'이다.
② X — $200W$는 $P = I^2 R$로 구한 값과 다르다. ②의 '$200W$'는 올바르게는 '$250W$'이다.
③ O — 임피던스에 R과 X_L을 모두 반영하여 계산하면 유효전력이 $250W$이므로 옳다.
④ X — $500W$는 리액턴스를 무시하고 $V^2/R = 100^2/20$으로 계산할 때 나오는 값이다. ④의 '$500W$'는 올바르게는 '$250W$'이다.
계산 결과가 $250W$이므로 정답은 ③이다.

오답 포인트

④의 $500W$는 인덕터의 리액턴스를 전류 계산에서 제외하는 함정이다. 인덕터 자체의 평균 유효전력이 0이라는 사실은 인덕터가 회로 전류에 영향을 주지 않는다는 뜻이 아니다.

다시 나오면 이렇게 판단

직렬 RL 회로에서는 먼저 $|Z| = \sqrt{R^2 + X_L^2}$로 전류를 구하고, 그 전류를 $P = I^2 R$에 대입하여 유효전력을 판단한다.

암기 포인트

직렬 RL 회로의 유효전력은 '리액턴스까지 포함해 전류 계산, 전력 소비는 저항만'으로 정리된다.

NoteBase

7. 다음 중 PN 접합 다이오드에 대한 설명으로 가장 옳은 것은?
① 다이오드에 전압을 인가하지 않은 열적 평형 상태에서도 N 영역의 전자가 P 영역으로 이동하는 것을 방해하는 전위장벽이 형성된다.
② 역방향 바이어스를 인가하면 공핍층의 전위장벽이 작아진다.
③ 순방향 바이어스를 인가하면 공핍층의 폭이 넓어진다.
④ P형과 N형의 불순물의 농도가 높을수록 공핍층의 폭은 넓어진다.

정답 1번

출제 포인트

이 문제는 PN 접합의 내장 전위 장벽과 순방향·역방향 바이어스에 따른 전위 장벽 및 공핍층 폭의 변화를 묻는 문제이다.

핵심 개념

PN 접합: P형과 N형 반도체를 접합한 구조로, 접합 직후 다수 운반자가 확산하면서 공핍층과 내장 전기장이 형성된다.
열적 평형: 외부 전압이 없어도 내장 전기장이 존재하며, 확산 전류와 표류 전류가 서로 상쇄되어 순전류가 0인 상태이다.
순방향 바이어스는 전위 장벽과 공핍층 폭을 감소시키고, 역방향 바이어스는 전위 장벽과 공핍층 폭을 증가시킨다. 불순물 농도가 높아질수록 공핍층 폭은 좁아진다.

선지별 해설

① O — 외부 전압을 인가하지 않은 열적 평형에서도 공핍층의 고정 이온이 만든 내장 전기장과 전위 장벽이 존재한다. 이 장벽은 N 영역의 다수 운반자인 전자가 P 영역으로 계속 확산하는 것을 억제하므로 옳다.
② X — 틀린 표현은 '역방향 바이어스를 인가하면 공핍층의 전위 장벽이 작아진다'이다. 올바르게는 역방향 바이어스를 인가하면 외부 전압이 내장 전위를 강화하여 전위 장벽이 커지고 공핍층도 넓어진다.
③ X — 틀린 표현은 '순방향 바이어스를 인가하면 공핍층의 폭이 넓어진다'이다. 올바르게는 순방향 바이어스가 내장 전위를 낮추므로 공핍층의 폭은 좁아진다.
④ X — 틀린 표현은 'P형과 N형의 불순물 농도가 높을수록 공핍층의 폭은 넓어진다'이다. 올바르게는 불순물 농도가 높을수록 같은 공간 전하를 더 짧은 거리에서 형성할 수 있으므로 공핍층의 폭은 좁아진다.

NoteBase

오답 포인트

②와 ③은 바이어스에 따른 변화 방향을 서로 뒤집은 선지이다. 역방향은 장벽 증가·공핍층 확대, 순방향은 장벽 감소·공핍층 축소이다. ④는 불순물 농도와 공핍층 폭의 관계를 반대로 제시했다.

다시 나오면 이렇게 판단

외부 전압이 없는 PN 접합에도 내장 전위 장벽이 존재한다는 점을 먼저 확인한다. 이어서 순방향은 장벽과 공핍층을 줄이고, 역방향은 둘 다 늘리며, 고농도 도핑은 공핍층을 좁힌다는 방향 관계로 판단한다.

암기 포인트

순방향은 장벽·공핍층 감소, 역방향은 장벽·공핍층 증가, 고농도 도핑은 공핍층 감소이다.

NoteBase

8. 다음 중 MOSFET의 성질에 대한 설명으로 가장 옳지 않은 것은?
① 소스와 몸체(body substrate) 사이에 역방향 바이어스를 걸어주면 문턱전압(Threshold Voltage)이 증가한다.
② 산화물(oxide)층의 두께가 증가하면 문턱전압(Threshold Voltage)이 증가한다.
③ 몸체(body substrate)의 도핑을 높이면 문턱전압(Threshold Voltage)이 증가한다.
④ 온도가 올라가면 문턱전압(Threshold Voltage)이 증가한다.

정답 4번

출제 포인트

MOSFET의 문턱전압에 몸체 바이어스, 산화막 두께, 몸체 도핑 농도, 온도가 각각 어떤 영향을 주는지 묻는 문제이다.

핵심 개념

문턱전압 V_{TH}은 게이트 전압에 의해 반전 채널이 형성되어 MOSFET이 본격적으로 도통하기 시작하는 기준 전압이다.
소스-몸체의 역방향 바이어스가 커지면 몸체 효과로 V_{TH}가 증가한다. 산화막이 두꺼워지면 단위 면적당 산화막 커패시턴스 C_{ox}가 감소하여 채널 형성에 더 큰 게이트 전압이 필요하므로 V_{TH}가 증가한다. 몸체 도핑 농도가 높아져도 반전에 필요한 공핍 전하가 커져 V_{TH}가 증가한다. 반면 온도가 상승하면 일반적으로 V_{TH}는 감소한다.

선지별 해설

① O — 소스와 몸체 사이의 역방향 바이어스가 커지면 공핍층 전하가 증가하는 몸체 효과가 나타나므로 문턱전압이 증가한다.
② O — 산화막 두께가 증가하면 C_{ox}가 작아져 같은 반전 전하를 만들기 위해 더 큰 게이트 전압이 필요하므로 문턱전압이 증가한다.
③ O — 몸체의 도핑 농도가 높아지면 반전층 형성 전에 확보해야 하는 공핍 전하가 증가하므로 문턱전압이 증가한다.
④ X — 틀린 표현은 '온도가 올라가면 문턱전압이 증가한다'이다. 온도가 상승하면 반전층 형성에 필요한 표면전위가 낮아져 일반적으로 문턱전압은 감소한다. 따라서 올바른 표현은 '온도가 올라가면 문턱전압이 감소한다'이다.

NoteBase

오답 포인트

①~③은 모두 채널 형성을 어렵게 만드는 변화여서 문턱전압을 높이지만, ④의 온도 상승은 반대로 문턱전압을 낮춘다. 온도 상승 시 이동도 감소로 드레인 전류가 줄어드는 현상과 문턱전압의 온도 특성을 혼동하기 쉽다.

다시 나오면 이렇게 판단

역방향 몸체 바이어스 증가, 산화막 두께 증가, 몸체 도핑 농도 증가는 문턱전압 증가로 연결하고, 온도 상승은 문턱전압 감소로 판단한다. 부정형 문항에서는 이 방향이 반대로 적힌 선지를 찾는다.

암기 포인트

역바이어스·두꺼운 산화막·고농도 몸체는 문턱전압을 높이고, 높은 온도는 문턱전압을 낮춘다.

NoteBase

9. 다음 중 Ge(게르마늄)과 Si(실리콘) 반도체에 대한 설명으로 가장 옳지 않은 것은?
① Ge 진성반도체가 Si 진성반도체보다 정공과 전자의 밀도가 낮다.
② Si의 밴드갭(E_g)이 Ge의 밴드갭보다 크다.
③ Si 결정이 Ge 결정보다 강하다.
④ Ge과 Si 모두 전자의 이동도가 정공의 이동도보다 크다.

정답 1번

출제 포인트

Ge와 Si의 밴드갭, 진성 캐리어 농도, 결정의 결합 강도, 전자·정공 이동도의 상대적 크기를 비교하는 문제이다.

핵심 개념

진성반도체에서는 전자 농도와 정공 농도가 서로 같으며, 이를 진성 캐리어 농도라고 한다. 같은 온도에서는 밴드갭이 작을수록 열에 의해 전자-정공 쌍이 더 쉽게 생성되어 진성 캐리어 농도가 커진다.
Ge는 Si보다 밴드갭이 작아 진성 캐리어 농도가 더 크다. 반면 Si는 Ge보다 결정의 결합이 강하며, 두 물질 모두 전자 이동도가 정공 이동도보다 크다.

선지별 해설

① X — ‘Ge의 정공과 전자의 밀도가 Si보다 낮다’는 부분이 틀리다. 진성반도체에서는 전자와 정공의 농도가 같고, 밴드갭이 더 작은 Ge의 진성 캐리어 농도가 Si보다 크다. 올바르게는 ‘Ge 진성반도체의 정공과 전자 밀도는 Si 진성반도체보다 높다’이다.
② O — Si의 밴드갭 E_g은 Ge의 밴드갭보다 크다. 따라서 같은 온도에서 Si는 Ge보다 전자-정공 쌍의 열적 생성이 어렵다.
③ O — Si 결정은 Ge 결정보다 원자 사이의 결합이 강하다. 이는 Si가 Ge보다 더 큰 밴드갭과 높은 녹는점을 갖는 경향과도 일치한다.
④ O — Ge와 Si 모두 전도대 전자의 이동도가 가전자대 정공의 이동도보다 크다. 정공은 가전자대에서 빈자리의 이동으로 기술되며, 두 반도체에서 전자보다 이동도가 작다.

오답 포인트

①에서는 ‘밴드갭이 큰 물질이 캐리어를 더 많이 만든다’고 반대로 생각하기 쉽다. 실제로는 밴드갭이 작을수록 열적으로 전자-정공 쌍을 만들기 쉬우므로, 밴드갭이 작은 Ge의 진성 캐리어 농도가 더 크다.

NoteBase

다시 나오면 이렇게 판단

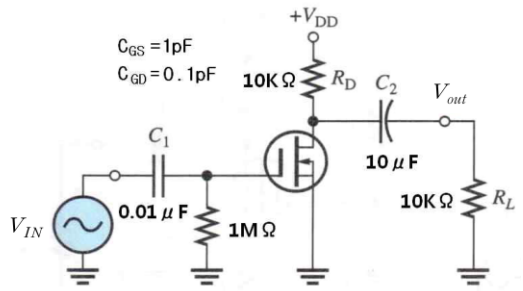
먼저 밴드갭의 크기를 비교한 뒤 진성 캐리어 농도와 반대 방향으로 연결한다. 즉 밴드갭은 Si가 더 크고, 진성 캐리어 농도는 Ge가 더 크다. 이동도는 두 물질 모두 전자가 정공보다 크다고 판단한다.

암기 포인트

밴드갭·결합 강도는 Si가 크고, 진성 캐리어 농도는 Ge가 크며, 이동도는 둘 다 전자 > 정공이다.

NoteBase

10. 다음 공핍형 MOSFET으로 구성된 회로의 전압이득은?
(단, $V_{GS(off)} = -10\,[V]$, $I_{DSS} = 10\,[mA]$)



① 1
② 5
③ 10
④ 20

정답 3번

출제 포인트

공핍형 MOSFET의 영 바이어스 전달컨덕턴스와 드레인에서 본 병렬 부하를 이용하여 공통 소스 증폭기의 중역 전압이득을 구하는 문제이다.

조건 정리

게이트와 소스의 직류전압이 모두 0이므로 $V_{GS} = 0$이고, 따라서 $I_D = I_{DSS} = 10mA$이다. 중역에서는 결합 커패시터 C_1, C_2를 단락으로 보며, 드레인의 교류 부하는 $R_D = 10k\Omega$와 $R_L = 10k\Omega$의 병렬값이다. 구해야 할 값은 공통 소스 증폭기의 전압이득 크기이다.

사용할 공식

영 바이어스에서의 전달컨덕턴스는

$g_m = g_{m0} = \frac{2I_{DSS}}{|V_{GS(off)}|}$

이고, 소스가 교류 접지된 공통 소스 증폭기의 중역 전압이득은

$A_v = -g_m(R_D \parallel R_L)$

이다. 부하저항이 결합 커패시터를 통해 드레인에 연결되므로 R_D만이 아니라 $R_D \parallel R_L$을 사용한다.

NoteBase

계산 과정

1. 전달컨덕턴스를 계산하면
$g_m = \frac{2(10mA)}{10V} = 2mS$
이다.
2. 드레인의 교류 등가저항은
$R_D \parallel R_L = 10k\Omega \parallel 10k\Omega = 5k\Omega$
이다.
3. 따라서
$A_v = -(2mS)(5k\Omega) = -10$
이다. 음의 부호는 입력과 출력이 위상 반전됨을 뜻하고, 선지에서 묻는 전압이득의 크기는 10이다.

선지 판단

① X — 1은 계산값의 크기 10과 다르다. 틀린 값 1 → 올바르게는 전압이득의 크기 10이다.
② X — 5는 $g_m(R_D \parallel R_L) = (2mS)(5k\Omega) = 10$과 일치하지 않는다. 틀린 값 5 → 올바르게는 10이다.
③ O — 계산된 전압이득은 $A_v = -10$이므로 그 크기는 10이다.
④ X — 20은 부하 효과를 반영하지 않고 $R_D = 10k\Omega$만 사용했을 때 나오는 값이다. 실제로는 R_L이 병렬로 연결되므로 틀린 값 20 → 올바르게는 10이다.

오답 포인트

④의 20은 R_L을 무시하고 $g_m R_D$만 계산할 때 나오는 대표적인 오답이다. 출력 결합 커패시터 C_2는 중역에서 단락이므로 R_L도 드레인의 교류 부하에 포함된다. 또한 $A_v = -10$의 음의 부호는 크기가 아니라 위상 반전을 나타낸다.

다시 나오면 이렇게 판단

공통 소스 중역 이득 문제에서는 먼저 바이어스점에서 g_m을 구하고, 출력단에 연결된 모든 저항의 교류 병렬값을 계산한 뒤 $A_v = -g_m R_{out}$에 대입한다. 마지막으로 문제와 선지가 부호 있는 이득과 이득의 크기 중 무엇을 요구하는지 확인한다.

암기 포인트

영 바이어스 공핍형 MOSFET은 $g_{m0} = 2I_{DSS}/|V_{GS(off)}|$, 공통 소스 중역 이득은 $A_v = -g_m(R_D \parallel R_L)$이다.

NoteBase

11. 다음 중 B급 전력증폭기에 대한 설명으로 가장 옳은 것은?
① A급에 비해 효율이 낮다.
② A급에 비해 고출력의 증폭기 제작이 용이하다.
③ A급에 비해 선형성이 높다.
④ A급에 비해 무신호 시에 전력소모가 높다.

정답 2번

출제 포인트

A급과 B급 전력증폭기의 효율, 출력, 선형성, 무신호 전력소모 차이를 묻는 문제이다.

핵심 개념

A급 전력증폭기는 소자가 입력 신호의 전 주기 동안 동작하는 방식으로, 선형성은 높지만 효율이 낮고 무신호 상태에서도 전력을 계속 소모한다.
B급 전력증폭기는 각 출력 소자가 입력 신호의 반 주기씩 동작하는 방식으로, A급보다 효율이 높고 큰 출력을 얻기 쉽지만 영점 부근의 교차 왜곡 때문에 선형성은 낮다.

선지별 해설

① X — '효율이 낮다'가 틀린 표현이다. B급은 소자가 반 주기씩 동작하므로 A급보다 효율이 높다.
② O — B급은 A급보다 효율이 높아 동일한 전원 조건에서 비교적 큰 교류 출력을 얻기 쉬우므로 고출력 전력증폭기 제작에 유리하다.
③ X — '선형성이 높다'가 틀린 표현이다. B급은 두 소자의 동작이 교대되는 영점 부근에서 교차 왜곡이 생길 수 있어 A급보다 선형성이 낮다.
④ X — '무신호 시에 전력소모가 높다'가 틀린 표현이다. 이상적인 B급은 무신호일 때 출력 소자의 대기전류가 거의 없어 A급보다 무신호 전력소모가 작다.

오답 포인트

B급의 높은 효율과 높은 선형성을 같은 장점으로 묶는 것이 함정이다. B급은 효율과 출력 측면에서는 유리하지만, 교차 왜곡 때문에 선형성은 A급보다 낮다.

다시 나오면 이렇게 판단

도통 구간을 먼저 비교한다. 전 주기 동안 동작하는 A급은 선형성이 높지만 효율이 낮고, 반 주기씩 교대 동작하는 B급은 효율이 높고 무신호 전력소모가 작지만 교차 왜곡이 발생할 수 있다.

NoteBase

암기 포인트

A급은 선형성, B급은 효율·고출력이며 B급의 약점은 교차 왜곡이다.

NoteBase

12. 정격용량이 5[V], 6,000[mAh]인 보조배터리를 이용하여 5[V], 3[W]인 휴대용 선풍기를 사용하려고 한다. 사용하기 전 보조배터리는 완전 충전되어 있으며, 휴대용 선풍기 자체의 배터리에는 전혀 저장되어 있는 에너지가 없다고 할 때, 보조배터리를 통해 이론적으로 휴대용 선풍기를 사용할 수 있는 최대 시간은 얼마인가?
(단, 선풍기의 동작 외에 소모되는 에너지는 전혀 없다고 가정)

① 5시간 ② 10시간
③ 20시간 ④ 30시간

정답 2번

출제 포인트

배터리의 전압과 전하 용량으로 저장 에너지를 구한 뒤, 이를 선풍기의 소비전력으로 나누어 이론적 사용 시간을 계산하는 문제이다.

조건 정리

주어진 값: 보조배터리 전압 $5V$, 용량 $6{,}000mAh = 6Ah$, 선풍기 소비전력 $3W$이다.
구해야 할 값: 완전히 충전된 보조배터리로 선풍기를 사용할 수 있는 최대 시간이다.
주의할 조건: 선풍기 자체 배터리의 저장 에너지는 0이며, 선풍기 동작 외의 손실 에너지도 0으로 가정한다.

사용할 공식

배터리 에너지는 $E = VQ$, 사용 시간은 $t = E/P$이다. 따라서
$t = \frac{VQ}{P}$
를 사용한다. 전압과 전하 용량을 곱하면 에너지 용량 Wh가 되고, 이를 소비전력 W로 나누면 시간 h가 되기 때문이다.

NoteBase

계산 과정

1. 용량을 환산하면 $6{,}000mAh = 6Ah$이다.
2. 보조배터리의 저장 에너지는
$E = 5V \times 6Ah = 30Wh$
이다.
3. 최대 사용 시간은
$t = \frac{30Wh}{3W} = 10h$
이다.

선지 판단

① X — 5시간은 계산 결과 10시간과 다르다. '5시간'은 틀린 표현이며, 올바르게는 '10시간'이다.
② O — 저장 에너지 $30Wh$를 소비전력 $3W$로 나누면 10시간이므로 맞다.
③ X — 20시간은 계산 결과 10시간의 2배이므로 틀리다. '20시간'은 틀린 표현이며, 올바르게는 '10시간'이다.
④ X — 30시간은 에너지 용량의 수치 30을 시간으로 잘못 본 값이다. '30시간'은 틀린 표현이며, 올바르게는 '10시간'이다.
계산 결과 10시간이므로 정답은 2번이다.

오답 포인트

배터리 용량 $6{,}000mAh$를 곧바로 시간이나 에너지로 보면 안 된다. 먼저 $6Ah$로 환산하고 전압 $5V$를 곱해 $30Wh$를 구해야 한다. 특히 ④의 30시간은 $30Wh$에서 단위를 무시해 생기는 오답이다.

다시 나오면 이렇게 판단

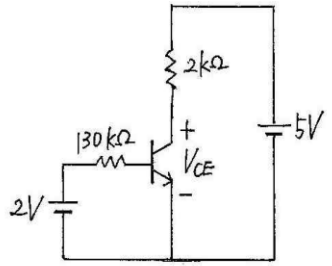
배터리 사용 시간 문제는 mAh를 Ah로 환산한 뒤, $V \times Ah$로 Wh를 구하고, 마지막에 소비전력 W로 나누어 h를 구한다.

암기 포인트

배터리 사용 시간은 '$V \times Ah = Wh$, $Wh \div W = h$'로 정리된다.

NoteBase

13. 아래 회로에서 V_{CE} 를 구하시오.
(단, $V_{BE}=0.7[\mathrm{V}]$, β=100.)



① 2[V] ② 2.4[V]
③ 3[V] ④ 3.6[V]

정답 3번

출제 포인트

이 문제는 베이스 전류로 컬렉터 전류를 구한 뒤, 컬렉터 저항의 전압 강하를 이용하여 V_{CE}를 계산하는 문제이다.

조건 정리

주어진 값: $V_{BB}=2V$, $V_{CC}=5V$, $R_B=130k\Omega$, $R_C=2k\Omega$, $V_{BE}=0.7V$, $\beta=100$이다.
구해야 할 값: 이미터가 공통선에 직접 연결되어 있으므로 $V_E=0V$이고, $V_{CE}=V_C-V_E=V_C$이다.
주의할 조건: 계산한 컬렉터 전류가 회로에서 공급 가능한 최대 전류보다 작은지 확인하여 트랜지스터가 활성영역에 있는지 검산한다.

사용할 공식

$I_B=\frac{V_{BB}-V_{BE}}{R_B}$, $\quad I_C=\beta I_B$
$V_{CE}=V_{CC}-I_CR_C$
베이스-이미터 접합이 순방향 바이어스되고 트랜지스터가 활성영역에서 동작하면 $I_C=\beta I_B$가 성립하며, 컬렉터 저항의 전압 강하는 옴의 법칙에 따라 I_CR_C이므로 이 공식을 사용한다.

NoteBase

계산 과정

1. 베이스 전류는
$I_B = \frac{2 - 0.7}{130k\Omega} = 10\mu A$
이다.
2. 컬렉터 전류는
$I_C = 100 \times 10\mu A = 1mA$
이다.
3. 컬렉터 저항의 전압 강하는
$I_C R_C = (1mA)(2k\Omega) = 2V$
이므로
$V_{CE} = 5 - 2 = 3V$
이다.
4. 포화 직전의 공급 가능 전류는 대략 $5V/2k\Omega = 2.5mA$이고, 계산한 $1mA$가 이보다 작으므로 활성영역 계산이 타당하다.

선지 판단

① X — $2V$는 컬렉터 저항에서 생기는 전압 강하이지 V_{CE}가 아니다. 틀린 값 $2V$ → 올바르게는 전원 전압 $5V$에서 이 전압 강하를 뺀 $3V$이다.
② X — $2.4V$는 계산 결과와 일치하지 않는다. 틀린 값 $2.4V$ → 올바르게는 $I_B = 10\mu A$, $I_C = 1mA$를 적용한 $3V$이다. 특히 약 $2.4mA$는 포화전압을 약 $0.2V$로 둘 때의 포화 컬렉터 전류와 관련된 값으로, 이를 V_{CE}와 혼동하면 안 된다.
③ O — $V_{CE} = 5V - (1mA)(2k\Omega) = 3V$이므로 계산 결과와 정확히 일치한다.
④ X — $3.6V$는 컬렉터 저항의 전압 강하를 잘못 계산한 값이다. 틀린 값 $3.6V$ → 올바르게는 저항의 전압 강하가 $2V$이므로 $V_{CE} = 3V$이다.

오답 포인트

①의 $2V$처럼 컬렉터 저항의 전압 강하 $I_C R_C$를 곧바로 V_{CE}로 고르는 것이 핵심 함정이다. V_{CE}는 전원 전압에서 컬렉터 저항의 전압 강하를 뺀 값이며, 베이스 전원 $2V$와 컬렉터 전원 $5V$도 구분해야 한다.

다시 나오면 이렇게 판단

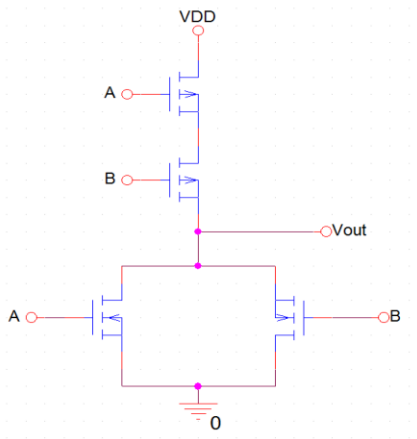
이미터 접지형 바이어스 회로에서는 I_B 계산 → $I_C = \beta I_B$ 계산 → $I_C R_C$ 계산 → $V_{CE} = V_{CC} - I_C R_C$ 계산 → 포화 여부 검산의 순서로 판단한다.

암기 포인트

이미터가 접지되어 있으면 $V_{CE} = V_C = V_{CC} - I_C R_C$이다.

NoteBase

14. 다음 회로가 나타내는 게이트는?
(단, 4개의 MOSFET은 모두 증가형이다.)



① NAND ② NOR
③ NOT ④ AND

정답 2번

출제 포인트

이 문제는 CMOS 회로의 풀업망과 풀다운망의 직렬·병렬 구조를 보고 논리 기능을 판단하는 문제이다. 위쪽 풀업 MOSFET 2개는 직렬이고 아래쪽 풀다운 MOSFET 2개는 병렬이므로, 출력은 두 입력이 모두 0일 때만 1이 되는 $V_{out} = \overline{A + B}$이다.

선지별 해설

① X — NAND 게이트가 아니다. NAND의 CMOS 구조는 풀업망이 병렬이고 풀다운망이 직렬이어야 한다. 틀린 표현 'NAND'는 'NOR'로 고쳐야 한다.
② O — A와 B 중 하나라도 1이면 병렬 풀다운망의 해당 MOSFET이 켜져 출력이 0이 된다. 두 입력이 모두 0일 때에는 풀다운망이 꺼지고 직렬 풀업망이 켜져 출력이 1이 되므로 NOR 게이트이다.
③ X — NOT 게이트가 아니다. NOT 게이트는 하나의 입력을 반전하는 인버터이며 기본 CMOS 회로는 p채널 MOSFET 1개와 n채널 MOSFET 1개로 구성된다. 틀린 표현 'NOT'는 'NOR'로 고쳐야 한다.
④ X — AND 게이트가 아니다. AND는 A와 B가 모두 1일 때 출력이 1이지만, 이 회로는 그때 병렬 풀다운망이 켜져 출력이 0이 된다. 틀린 표현 'AND'는 'NOR'로 고쳐야 한다.

오답 포인트

위쪽의 직렬 연결만 보고 AND 계열로 판단하기 쉽다. CMOS에서는 위쪽 풀업망과 아래쪽 풀다운망을 함께 보아야 하며, 이 회로의 '풀업 직렬·풀다운 병렬' 구조는 두 입력이 모두 0일 때만 높은 출력을 만든다.

NoteBase

다시 나오면 이렇게 판단

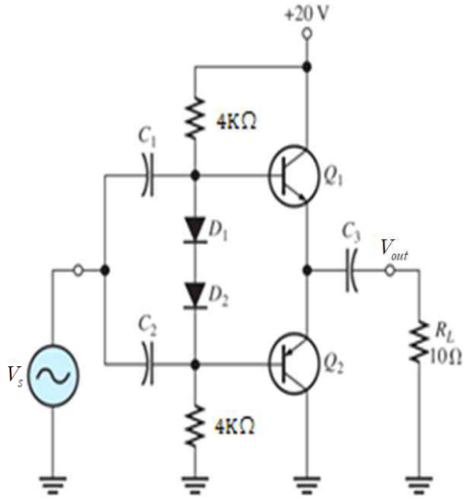
먼저 출력에서 접지로 이어지는 풀다운망을 확인한다. n채널 MOSFET이 병렬이면 입력 중 하나만 1이어도 출력이 0이 되므로 NOR이고, 직렬이면 두 입력이 모두 1일 때 출력이 0이 되므로 NAND이다.

암기 포인트

CMOS에서 풀다운 병렬은 NOR, 풀다운 직렬은 NAND이다.

NoteBase

15. 다음 그림의 최대피크 출력전압(V_{po})과 최대피크 전류값(I_{po})을 나타낸 것으로 가장 알맞은 것은?



① 10[V], 1[A]
② 10[V], 0.5[A]
③ 20[V], 1[A]
④ 20[V], 2[A]

정답 1번

출제 포인트

이 문제는 단일 전원 상보형 푸시풀 출력단의 직류 동작점에서 최대 무왜곡 피크 출력전압을 구하고, 부하저항으로 최대 피크 전류를 계산하는 문제이다.

조건 정리

전원전압은 $V_{CC} = 20V$이고, 위아래 바이어스 저항이 각각 $4k\Omega$로 같다. 따라서 출력의 직류 동작점은 전원전압의 중간인 $10V$이다. 부하저항은 $R_L = 10\Omega$이며, C_3가 직류를 차단하므로 부하에는 출력의 교류 성분이 전달된다. 이상적인 최대 진폭 계산에서는 트랜지스터의 포화전압을 무시한다.

사용할 공식

최대 피크 출력전압은 동작점에서 위아래 전원 레일까지의 더 작은 전압 여유이다.

$V_{po} = \min(V_{OQ} - 0, V_{CC} - V_{OQ})$

부하의 최대 피크 전류는 옴의 법칙으로 구한다.

$I_{po} = \frac{V_{po}}{R_L}$

출력단이 $10V$를 중심으로 양·음 방향으로 대칭 스윙하고, 부하가 순저항이므로 이 공식을 사용한다.

NoteBase

계산 과정

1. 대칭 바이어스에 의해 출력의 직류 동작점은 $V_{OQ} = V_{CC}/2 = 10V$이다.
2. 출력은 $10V$에서 아래쪽 $0V$ 또는 위쪽 $20V$까지 각각 $10V$만큼 변할 수 있으므로 $V_{po} = 10V$이다.
3. 부하 피크 전류는 $I_{po} = V_{po}/R_L = 10V/(10\Omega) = 1A$이다.

선지 판단

① O — 계산 결과 $V_{po} = 10V$, $I_{po} = 1A$이므로 두 값이 모두 맞다.
② X — $0.5A$가 틀렸다. $10V$의 피크전압이 10Ω 부하에 걸리므로 올바른 전류는 $1A$이다.
③ X — $20V$가 틀렸다. $20V$는 전체 전원전압이고, 출력의 피크 진폭은 중간 동작점에서 한쪽 레일까지의 전압인 $10V$이다. 따라서 올바른 조합은 $10V$, $1A$이다.
④ X — $20V$, $2A$가 모두 틀렸다. 피크전압은 전체 전원전압이 아니라 $10V$이고, 이에 따른 피크전류도 $20V/(10\Omega) = 2A$가 아니라 $10V/(10\Omega) = 1A$이다.

오답 포인트

전원전압 $20V$를 최대 피크 출력전압으로 그대로 선택하는 것이 핵심 함정이다. 이 회로의 출력은 $10V$를 중심으로 움직이므로 최대 피크값은 전원전압의 절반이다. 피크전류도 전체 전원전압이 아니라 이 피크전압을 R_L로 나누어야 한다.

다시 나오면 이렇게 판단

단일 전원 푸시풀 출력단에서는 먼저 출력의 직류 동작점을 구하고, 그 점에서 양쪽 전원 레일까지의 전압 여유 중 작은 값을 V_{po}로 정한다. 그다음 $I_{po} = V_{po}/R_L$로 부하 피크 전류를 계산한다.

암기 포인트

대칭 단일 전원 푸시풀 회로는 $V_{OQ} = V_{CC}/2$, $V_{po} = V_{CC}/2$, $I_{po} = V_{po}/R_L$로 연결된다.

NoteBase

16. 다음 중 공통이미터 증폭기 특성으로 가장 옳지 않은 것은?
① 출력신호와 입력신호의 위상이 동일하다.
② 동작점에 따라 전압이득이 변한다.
③ 부하의 크기에 따라 전압이득이 변한다.
④ 온도에 의해 전압이득이 영향을 받는다.

정답 1번

출제 포인트

공통이미터 증폭기의 입력·출력 위상 관계와 전압이득을 변화시키는 요인을 구별하는 문제이다.

핵심 개념

공통이미터 증폭기는 이미터를 입력과 출력의 공통 단자로 두고, 베이스에 입력을 가해 컬렉터에서 증폭된 출력을 얻는 회로이다. 입력 전압이 증가하면 컬렉터 전류가 증가하고 컬렉터 전압은 감소하므로 출력 전압은 입력 전압에 대해 위상이 180° 반전된다. 전압이득은 동작점, 부하, 온도에 따라 달라질 수 있다.

선지별 해설

① X — '출력신호와 입력신호의 위상이 동일하다'는 부분이 틀리다. 공통이미터 증폭기의 출력 전압은 입력 전압과 위상이 180° 반대이다. 올바르게는 '출력신호와 입력신호의 위상이 반대이다'라고 해야 한다.
② O — 동작점이 변하면 컬렉터 전류와 소신호 전달 특성이 달라지므로 전압이득도 변한다.
③ O — 부하의 크기가 바뀌면 컬렉터에서 보이는 유효 부하저항이 달라지므로 전압이득이 변한다.
④ O — 온도 변화는 트랜지스터의 접합 특성과 컬렉터 전류 및 동작점에 영향을 주므로 전압이득에도 영향을 준다.

오답 포인트

'공통'이라는 명칭 때문에 입력과 출력의 위상도 같다고 오해하기 쉽다. 여기서 공통인 것은 이미터 단자이며, 출력 전압은 컬렉터에서 취하므로 입력과 반대 위상이 된다.

다시 나오면 이렇게 판단

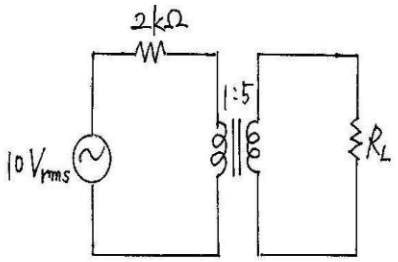
공통이미터 회로에서는 입력 증가 → 컬렉터 전류 증가 → 컬렉터 저항의 전압강하 증가 → 컬렉터 출력 전압 감소의 순서로 판단한다. 따라서 입력과 출력의 위상은 반대이고, 동작점·부하·온도처럼 전류나 유효 부하를 바꾸는 요인은 전압이득에도 영향을 준다.

암기 포인트

공통이미터는 전압 증폭과 180° 위상 반전이 핵심이다.

NoteBase

17. 아래의 회로에서 R_L에 최대의 전력이 전달되기 위한 R_L의 값은?



① 2[KΩ] ② 10[KΩ]
③ 25[KΩ] ④ 50[KΩ]

정답 4번

출제 포인트

이 문제는 이상적인 변압기에서 부하저항을 1차측으로 환산한 뒤 최대전력전달 조건을 적용하여 R_L을 구하는 문제이다.

조건 정리

주어진 값: 전원의 직렬저항은 $R_s = 2k\Omega$, 변압기의 권수비는 $N_1 : N_2 = 1 : 5$이다.
구해야 할 값: 부하 R_L에 최대 전력이 전달되는 저항값이다.
주의할 조건: 2차측 부하를 1차측으로 환산할 때 권수비의 제곱을 사용한다. 전원전압 $10V_{rms}$는 최대전력의 크기에는 영향을 주지만, 최대전력 조건을 만족하는 R_L의 값에는 영향을 주지 않는다.

사용할 공식

2차측 부하를 1차측으로 환산하면
$R_L' = \left(\frac{N_1}{N_2}\right)^2 R_L$
이다. 저항성 회로의 최대전력전달 조건은
$R_L' = R_s$
이다. 이는 전원이 바라보는 등가 부하저항이 전원의 직렬저항과 같을 때 부하에 전달되는 전력이 최대가 되기 때문이다.

계산 과정

1. 권수비 $N_1 : N_2 = 1 : 5$를 적용하면 $R_L' = R_L/25$이다.
2. 최대전력전달 조건에 따라 $R_L/25 = 2k\Omega$로 둔다.
3. 따라서
$R_L = 25 \times 2k\Omega = 50k\Omega$
이다.

NoteBase

선지 판단

① X — $R_L = 2k\Omega$이면 1차측 환산저항은 $2k\Omega/25 = 80\Omega$이므로 $2k\Omega$와 같지 않다. 틀린 값 $2k\Omega$ → 올바르게는 $50k\Omega$이다.
② X — $R_L = 10k\Omega$이면 1차측 환산저항은 400Ω이므로 최대전력전달 조건을 만족하지 않는다. 틀린 값 $10k\Omega$ → 올바르게는 $50k\Omega$이다.
③ X — $R_L = 25k\Omega$이면 1차측 환산저항은 $1k\Omega$이므로 전원의 직렬저항 $2k\Omega$와 일치하지 않는다. 틀린 값 $25k\Omega$ → 올바르게는 $50k\Omega$이다.
④ O — $R_L = 50k\Omega$이면 1차측 환산저항이 $50k\Omega/25 = 2k\Omega$가 되어 전원의 직렬저항과 같으므로 최대 전력이 전달된다.

오답 포인트

권수비가 1 : 5라고 해서 저항을 5배만 환산하거나, 1차측의 $2k\Omega$를 그대로 부하값으로 고르면 틀린다. 저항은 권수비의 제곱인 25배로 환산되므로 2차측에서 본 등가 전원저항은 $50k\Omega$이다.

다시 나오면 이렇게 판단

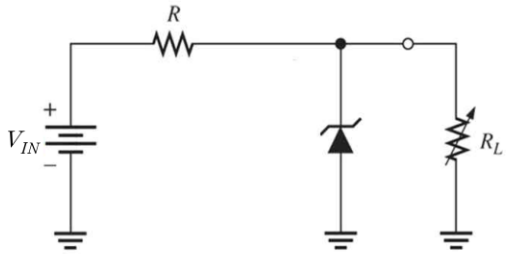
변압기가 포함된 최대전력전달 문제는 부하와 전원저항을 같은 쪽으로 환산한 뒤 두 저항을 같게 둔다. 2차측 부하를 1차측으로 옮길 때는 $R' = (N_1/N_2)^2 R$을 적용하고, 마지막에 원래 부하가 연결된 쪽의 저항값으로 답을 표시한다.

암기 포인트

변압기의 저항 환산은 권수비의 제곱이고, 최대전력전달 조건은 같은 쪽에서 본 부하저항과 전원저항이 서로 같은 것이다.

NoteBase

18. 다음 회로에서 5[V] 제너다이오드가 있는 회로에서 부하에 허용되는 최소값으로 가장 적절한 것은? (단, $I_{ZK}=1[mA]$, $V_{IN}=16[V]$, $R=1[K\Omega]$이며, $Z_z=0[\Omega]$이다.)



① 3[KΩ]
② 2[KΩ]
③ 1[KΩ]
④ 500[Ω]

정답 4번

출제 포인트

제너 다이오드가 정전압 동작을 유지하는 최소 전류를 확보하면서 부하저항의 허용 최소값을 구하는 문제이다.

조건 정리

주어진 값: $V_{IN}=16V$, $V_Z=5V$, $R=1k\Omega$, $I_{ZK}=1mA$, $Z_z=0\Omega$이다.
구해야 할 값: 제너 다이오드가 항복 영역을 유지하는 부하저항의 최소값 $R_{L,\min}$이다.
주의할 조건: 부하전류가 커질수록 제너전류는 작아지므로, 허용 경계에서는 $I_Z=I_{ZK}$로 둔다.

사용할 공식

$I_R=\frac{V_{IN}-V_Z}{R}$
$I_R=I_L+I_Z$
$R_L=\frac{V_Z}{I_L}$
제너 다이오드와 부하는 병렬이므로 부하전압은 V_Z이고, 직렬저항 전류는 부하전류와 제너전류로 나뉜다.
부하저항이 최소일 때 부하전류는 최대이며, 이때도 제너전류가 I_{ZK} 이상이어야 한다.

계산 과정

1. 직렬저항에 걸리는 전압은 $16-5=11V$이므로, $I_R=\frac{11V}{1k\Omega}=11mA$이다.
2. 제너 동작의 경계에서 $I_Z=I_{ZK}=1mA$이므로 최대 부하전류는 $I_{L,\max}=I_R-I_{ZK}=11-1=10mA$이다.
3. 따라서 부하저항의 최소값은 $R_{L,\min}=\frac{5V}{10mA}=500\Omega$이다.

NoteBase

선지 판단

① X — $3k\Omega$는 계산 결과인 최소 부하저항이 아니다. 틀린 값 $3k\Omega \rightarrow$ 올바르게는 500Ω이다.
② X — $2k\Omega$는 $I_{L,\max} = 10mA$를 적용한 결과와 다르다. 틀린 값 $2k\Omega \rightarrow$ 올바르게는 500Ω이다.
③ X — $1k\Omega$에서는 부하전류가 $5mA$이므로 제너 동작은 가능하지만, 허용되는 최소 저항값은 아니다. 틀린 값 $1k\Omega \rightarrow$ 올바르게는 500Ω이다.
④ O — $R_L = 500\Omega$이면 부하전류가 $10mA$, 제너전류가 $11 - 10 = 1mA$가 되어 최소 제너전류를 정확히 만족한다.

오답 포인트

제너전류를 $0mA$로 두면 안 된다. 정전압 동작을 유지하려면 경계에서도 $I_Z = I_{ZK} = 1mA$를 남겨야 하므로, 직렬저항 전류 $11mA$ 전체를 부하에 사용할 수 없다. 또한 '부하저항의 최소값'은 '부하전류의 최대값'에 대응한다.

다시 나오면 이렇게 판단

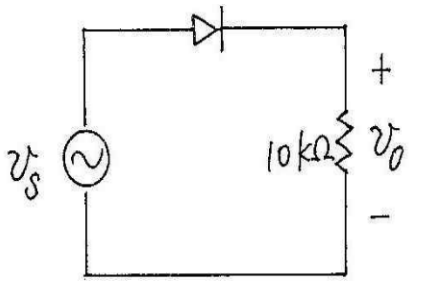
먼저 $I_R = (V_{IN} - V_Z)/R$를 구하고, 여기서 최소 제너전류를 빼 $I_{L,\max}$를 구한 뒤 $R_{L,\min} = V_Z/I_{L,\max}$를 적용한다.

암기 포인트

부하저항 최소 ↔ 부하전류 최대이며, 제너전류는 최소한 I_{ZK}만큼 남긴다.

NoteBase

19. 아래의 회로에서 $v_S = 20\sin(100\pi t)[\mathrm{V}]$ 일 때, 출력전압 v_O의 실효값으로 가장 알맞은 것은? (단, 다이오드는 이상적이다.)



① $7.07\mathrm{V_{rms}}$ ② $10\mathrm{V_{rms}}$
③ $14.14\mathrm{V_{rms}}$ ④ $20\mathrm{V_{rms}}$

정답 2번

출제 포인트

이 문제는 이상적인 다이오드가 만든 반파 정류 파형의 실효값을 구하는 문제이다.

조건 정리

주어진 값: 입력전압은 $v_s = 20\sin(100\pi t)[V]$이므로 최댓값은 $V_m = 20V$이다.
구해야 할 값: 출력전압 v_o의 실효값이다.
주의할 조건: 다이오드는 이상적이므로 순방향 반주기에는 입력전압이 부하에 그대로 나타나고, 역방향 반주기에는 출력전압이 $0V$가 된다. 따라서 출력은 반파 정류 파형이다.

사용할 공식

반파 정류된 정현파의 실효값은 다음과 같다.
$V_{o,\mathrm{rms}} = \sqrt{\frac{1}{2\pi}\int_0^{\pi} V_m^2 \sin^2\theta d\theta} = \frac{V_m}{2}$
한 주기 중 절반에서만 정현파가 출력되고 나머지 절반은 $0V$이므로 이 공식을 사용한다.

계산 과정

1. 입력 정현파의 최댓값은 $V_m = 20V$이다.
2. 반파 정류파의 실효값 공식에 대입한다.
$V_{o,\mathrm{rms}} = \frac{20}{2} = 10V_{\mathrm{rms}}$
3. 계산값과 일치하는 선지는 ②이다.

NoteBase

선지 판단

① X — $7.07V_{rms}$는 반주기만 통과한다는 사실을 전압의 최댓값이 절반으로 줄어드는 것으로 잘못 처리한 뒤 다시 $\sqrt{2}$로 나눌 때 나올 수 있는 값이다. 틀린 값 $7.07V_{rms}$는 $10V_{rms}$로 고쳐야 한다.
② O — 반파 정류파의 실효값은 $V_m/2 = 20/2 = 10V_{rms}$이므로 계산 결과와 일치한다.
③ X — $14.14V_{rms}$는 다이오드에 의한 차단을 무시하고 입력 정현파 전체의 실효값 $20/\sqrt{2}$을 계산한 값이다. 틀린 값 $14.14V_{rms}$는 반파 정류를 반영한 $10V_{rms}$로 고쳐야 한다.
④ X — $20V_{rms}$는 입력전압의 최댓값 V_m을 실효값으로 잘못 본 것이다. 틀린 값 $20V_{rms}$는 $10V_{rms}$로 고쳐야 한다.

오답 포인트

반파 정류에서는 파형의 진폭이 절반으로 줄어드는 것이 아니라 한 주기의 절반이 $0V$가 된다. 따라서 입력 정현파의 실효값 공식 $V_m/\sqrt{2}$이나 최댓값 V_m을 그대로 답으로 선택하면 안 된다.

다시 나오면 이렇게 판단

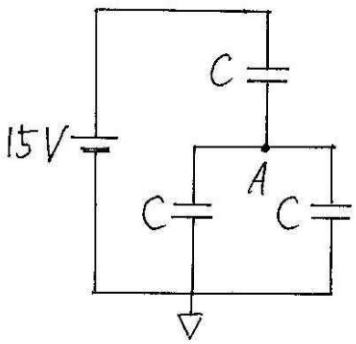
이상적인 다이오드의 도통 구간을 먼저 정하고 한 주기의 출력 파형을 확인한다. 출력이 반파 정류 정현파이면 $V_{rms} = V_m/2$, 전파 정류 정현파이면 $V_{rms} = V_m/\sqrt{2}$를 적용한다.

암기 포인트

반파 정류파의 실효값은 $V_m/2$이다. 최댓값이 $20V$이면 실효값은 $10V_{rms}$이다.

NoteBase

20. 완전히 방전되어 있던 같은 용량의 커패시터 세 개를 15[V] 배터리와 아래와 같이 연결하였을 때 절점(node) A의 전압으로 가장 알맞은 것은?



① 5V ② 6V
③ 10V ④ 12V

정답 1번

출제 포인트

이 문제는 병렬 커패시터를 합성한 뒤, 직렬 연결된 커패시터에는 같은 크기의 전하가 저장된다는 원리로 절점 A의 전압을 구하는 문제이다.

조건 정리

주어진 값: 전원 전압은 15V이고, 세 커패시터의 용량은 모두 C이다.
구해야 할 값: 접지를 기준으로 한 절점 A의 전압 V_A이다.
주의할 조건: A와 접지 사이의 두 커패시터는 병렬이므로 합성 용량은 $2C$이다. 이 $2C$와 위쪽의 C는 전원 양단에 직렬로 연결되어 있다.

사용할 공식

병렬 합성 용량은 $C_p = C + C = 2C$이다. 직렬 커패시터의 전하량은 같으므로 전압은 용량에 반비례한다.
$\frac{V_C}{V_A} = \frac{2C}{C} = 2$
또한 전체 전압은 $V_C + V_A = 15\text{V}$이다. 위쪽 C와 아래쪽 합성 용량 $2C$가 직렬이고, 완전히 방전된 상태에서 연결되었으므로 이 관계를 적용한다.

계산 과정

1. A와 접지 사이의 병렬 커패시터를 $2C$로 합성한다.
2. 직렬 연결에서는 같은 전하 Q가 저장되므로 $V_C = Q/C$, $V_A = Q/(2C)$이고, 따라서 $V_C = 2V_A$이다.
3. $V_C + V_A = 15\text{V}$에 대입하면 $2V_A + V_A = 15\text{V}$이다.
4. $3V_A = 15\text{V}$이므로 $V_A = 5\text{V}$이다.

NoteBase

선지 판단

① O — 계산 결과 절점 A의 전압은 5V이므로 맞다.
② X — 6V는 $V_A = 5V$와 일치하지 않는다. 틀린 값 '6V'는 올바르게는 '5V'이다.
③ X — 10V는 위쪽 단일 커패시터 C에 걸리는 전압이며 절점 A의 전압이 아니다. 틀린 값 '10V'는 올바르게는 '5V'이다.
④ X — 12V는 병렬 합성 용량을 $2C$로 처리한 직렬 전압 분배 결과가 아니다. 틀린 값 '12V'는 올바르게는 '5V'이다.
계산 결과 5V이므로 정답은 1번이다.

오답 포인트

③의 10V는 위쪽 커패시터의 전압을 A점 전압으로 착각할 때 고르는 값이다. A점 전압은 A와 접지 사이의 병렬 합성 커패시터 $2C$에 걸리는 전압이다. 또한 커패시터 직렬 회로에서는 용량이 큰 쪽에 더 작은 전압이 걸리므로 아래쪽 $2C$의 전압이 5V가 된다.

다시 나오면 이렇게 판단

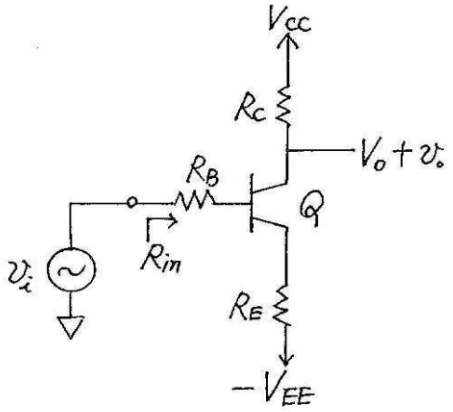
먼저 같은 두 절점에 연결된 커패시터를 병렬 합성하고, 남은 직렬 커패시터의 전하량이 같다는 조건을 적용한다. 그다음 각 전압의 합이 전원 전압과 같은지 검산한다.

암기 포인트

커패시터는 병렬이면 용량을 더하고, 직렬이면 전하량이 같으며 전압은 용량에 반비례한다.

NoteBase

21. 아래 이미터 공통 증폭기의 소신호 입력저항 R_{in}으로 가장 알맞은 것은?
(단, Q는 활성영역에 있고 Q의 소신호 등가회로의 r_o는 ∞이다.)



① $R_B + (1+\beta)(r_e + R_E)$

② $R_B + (1+\beta)(r_e + R_E) \parallel R_C$

③ $R_B + \dfrac{r_e + R_E}{1+\beta}$

④ $R_B + \dfrac{r_e + R_E}{1+\beta} \parallel \alpha R_C$

정답 1번

출제 포인트

이미터 저항이 있는 공통 이미터 증폭기에서 이미터 쪽 소신호 임피던스를 베이스 입력 쪽으로 환산하여 R_{in}을 구하는 문제이다.

조건 정리

주어진 조건: 트랜지스터 Q는 활성영역에 있고 $r_o = \infty$이다.
구해야 할 값: 입력 단자에서 바라본 소신호 입력저항 R_{in}이다.
주의할 조건: 소신호 해석에서 직류 전원 V_{CC}와 $-V_{EE}$는 교류 접지이다. 또한 $r_o = \infty$이므로 컬렉터에서 이미터 쪽으로 이어지는 출력저항 경로는 개방된다.

NoteBase

사용할 공식

베이스 전류를 i_b라 하면 이미터 전류는
$i_e = (1+\beta) i_b$
이다. 따라서 베이스에서 바라본 임피던스는
$R_{ib} = \frac{i_e(r_e + R_E)}{i_b} = (1+\beta)(r_e + R_E)$
이고, 입력 단자와 베이스 사이의 R_B가 직렬이므로
$R_{in} = R_B + (1+\beta)(r_e + R_E)$
이다. 이 공식은 이미터 쪽 임피던스가 베이스 쪽에서 전류비 $i_e/i_b = 1+\beta$만큼 크게 보이기 때문에 사용한다.

계산 과정

1. 소신호에서 이미터가 바라보는 저항은 $r_e + R_E$이다.
2. 이를 베이스 쪽으로 환산하면 $(1+\beta)(r_e + R_E)$가 된다.
3. 입력 단자에 직렬로 놓인 R_B를 더하면 $R_{in} = R_B + (1+\beta)(r_e + R_E)$이다.
4. $r_o = \infty$인 조건에서는 R_C가 입력저항과 병렬인 경로를 만들지 않는다.

선지 판단

① O — R_B와 베이스 쪽으로 환산된 $(1+\beta)(r_e + R_E)$를 직렬로 더한 정확한 식이다.

② X — '$(1+\beta)(r_e + R_E)$와 R_C의 병렬 연결'이 잘못되었다. $r_o = \infty$이면 컬렉터의 R_C가 입력 단자를 부하로 연결하지 않는다. 올바르게는 $R_B + (1+\beta)(r_e + R_E)$이다.

③ X — '$(r_e + R_E)/(1+\beta)$'가 잘못되었다. 이미터 쪽 임피던스를 베이스 쪽으로 환산할 때에는 $1+\beta$로 나누는 것이 아니라 곱한다. 올바르게는 $R_B + (1+\beta)(r_e + R_E)$이다.

④ X — '$(r_e + R_E)/(1+\beta)$'와 'αR_C와의 병렬 연결'이 모두 잘못되었다. 이미터 임피던스에는 $1+\beta$를 곱해야 하고, $r_o = \infty$에서는 R_C가 입력저항에 병렬로 반영되지 않는다. 올바르게는 $R_B + (1+\beta)(r_e + R_E)$이다.

오답 포인트

③과 ④처럼 이미터 쪽 임피던스를 베이스 쪽으로 옮길 때 $1+\beta$로 나누기 쉽다. 그러나 베이스 전류보다 이미터 전류가 $1+\beta$배 크므로 베이스에서 본 저항도 $1+\beta$배가 된다. 또한 회로도에 R_C가 보인다는 이유만으로 ②나 ④처럼 입력저항과 병렬로 묶으면 안 된다.

다시 나오면 이렇게 판단

소신호 전원을 접지로 바꾼 뒤 입력 전류를 i_b로 두고, $i_e = (1+\beta) i_b$를 이용해 이미터 임피던스를 베이스 쪽으로 환산한다. 그다음 입력 경로에 실제로 직렬인 저항만 더하고, r_o 조건을 확인하여 컬렉터 쪽 부하 경로의 존재 여부를 판단한다.

NoteBase

암기 포인트

이미터에서 베이스로 임피던스를 올려다보면 $1+\beta$배가 된다: $R_{in} = R_B + (1+\beta)(r_e + R_E)$.

22. 변압기의 권선비가 10:1이라고 가정하고 1차 권선에 $100V_{rms}$인 교류전압이 인가될 때 2차 권선에 나타나는 최대전압은?

① 10[V] ② 14.14[V]

③ 100[V] ④ 141.4[V]

정답 2번

출제 포인트

이 문제는 변압기의 권선비로 2차 전압의 실효값을 구한 뒤, 교류 정현파의 실효값을 최대값으로 변환하는 문제이다.

조건 정리

주어진 값: 권선비는 $N_1 : N_2 = 10 : 1$, 1차 전압은 $V_{1,\,\mathrm{rms}} = 100V$이다.

구해야 할 값: 2차 권선에 나타나는 최대전압 $V_{2,\,\mathrm{max}}$이다.

주의할 조건: 권선비로 구한 전압은 먼저 실효값이며, 문제에서 요구한 최대값으로 한 번 더 변환해야 한다.

사용할 공식

이상적인 변압기에서는 전압비와 권선비가 같다.

$\frac{V_{1,\,\mathrm{rms}}}{V_{2,\,\mathrm{rms}}} = \frac{N_1}{N_2}$

정현파 교류의 최대값은 실효값의 $\sqrt{2}$배이다.

$V_{2,\,\mathrm{max}} = \sqrt{2}V_{2,\,\mathrm{rms}}$

권선비가 10:1이므로 2차 실효전압은 1차 실효전압의 1/10이고, 문제에서 최대전압을 물으므로 두 공식을 차례로 사용한다.

계산 과정

1. 2차 실효전압을 구한다.

$V_{2,\,\mathrm{rms}} = 100V \times \frac{1}{10} = 10V$

2. 2차 실효전압을 최대전압으로 변환한다.

$V_{2,\,\mathrm{max}} = \sqrt{2} \times 10V \approx 14.14V$

따라서 2차 권선의 최대전압은 $14.14V$이다.

NoteBase

선지 판단

① X — $10V$는 2차 권선 전압의 실효값이지 최대값이 아니다. 틀린 값 $10V$ → 올바르게는 최대전압 $14.14V$이다.
② O — 2차 실효전압 $10V$에 $\sqrt{2}$를 곱하면 최대전압은 약 $14.14V$가 된다.
③ X — $100V$는 문제에서 주어진 1차 권선의 실효전압이며, 권선비 10:1에 따른 강압을 반영하지 않은 값이다. 틀린 값 $100V$ → 올바르게는 2차 최대전압 $14.14V$이다.
④ X — $141.4V$는 1차 실효전압 $100V$에 $\sqrt{2}$를 곱한 1차 최대전압으로, 2차 권선의 값이 아니다. 틀린 값 $141.4V$ → 올바르게는 권선비를 적용한 2차 최대전압 $14.14V$이다.

오답 포인트

①은 권선비만 적용하고 실효값을 최대값으로 바꾸지 않을 때 고르는 값이다. ④는 최대값 변환은 했지만 권선비에 따른 10분의 1 강압을 누락할 때 나오는 값이다. 이 문항의 핵심 함정은 실효값과 최대값을 혼동하거나 두 변환의 순서를 하나만 적용하는 데 있다.

다시 나오면 이렇게 판단

변압기 전압 문제는 먼저 권선비로 같은 종류의 전압값을 구하고, 그다음 문제에서 실효값과 최대값 중 무엇을 요구하는지 확인해 $V_{max} = \sqrt{2}\,V_{rms}$를 적용한다.

암기 포인트

권선비 10:1이면 전압은 10분의 1, 정현파의 최대값은 실효값의 $\sqrt{2}$배이다.

NoteBase

23. 아래 카르노맵에 대한 논리식으로 가장 알맞은 것은?

CD \ AB	00	01	11	10
00	1	1	1	1
01	1	0	0	1
11	1	0	0	1
10	1	1	1	1

① $F = A + C$ ② $F = A' + C$
③ $F = B + D'$ ④ $F = B' + D'$

정답 4번

출제 포인트

카르노 맵에서 서로 인접한 1을 가능한 한 큰 묶음으로 만들고, 묶음 안에서 변하지 않는 변수만 남겨 논리식을 간소화하는 문제이다.

조건 정리

열은 AB = 00, 01, 11, 10, 행은 CD = 00, 01, 11, 10의 그레이 코드 순서이다. 카르노 맵에서는 맨 왼쪽 열과 맨 오른쪽 열, 맨 위 행과 맨 아래 행도 서로 인접한다.

사용할 원리

1을 2^n개 단위의 가장 큰 직사각형으로 묶는다. 각 묶음에서는 값이 바뀌는 변수는 소거하고, 항상 0인 변수는 보수 형태로 남긴다. 이 원리를 쓰면 맵의 1을 최소항으로 일일이 전개하지 않고 곧바로 최소 논리식을 얻을 수 있다.

계산 과정

1. 위쪽 행 CD = 00과 아래쪽 행 CD = 10의 8칸을 묶는다. 두 행에서는 D = 0이 일정하고 A, B, C는 변하므로 이 묶음은 D'이다.
2. 왼쪽 열 AB = 00과 오른쪽 열 AB = 10의 8칸을 묶는다. 두 열에서는 B = 0이 일정하고 A, C, D는 변하므로 이 묶음은 B'이다.
3. 두 묶음을 OR로 결합하면 $F = B' + D'$이다.

NoteBase

선지 판단

① X — $F = A + C$는 맵에서 일정하게 유지되는 변수를 잘못 잡은 식이다. 예를 들어 $A = 1, B = 1, C = 1, D = 1$이면 맵의 값은 0이지만 $A + C = 1$이다. 틀린 표현 $A + C$는 $B' + D'$로 고쳐야 한다.

② X — $F = A' + C$도 A와 C를 남겨 잘못 간소화한 식이다. 예를 들어 $A = 0, B = 1, C = 1, D = 1$이면 맵의 값은 0이지만 $A' + C = 1$이다. 틀린 표현 $A' + C$는 $B' + D'$로 고쳐야 한다.

③ X — D' 항은 맞지만, 양 끝 열의 8칸 묶음에서는 $B = 0$이 일정하므로 B가 아니라 B'가 남는다. 틀린 표현 $B + D'$는 $B' + D'$로 고쳐야 한다.

④ O — 위·아래 두 행의 8칸 묶음에서 D', 양 끝 두 열의 8칸 묶음에서 B'가 나오므로 $F = B' + D'$가 정확하다.

오답 포인트

카르노 맵의 양 끝이 인접한다는 사실을 놓치면 양 끝 열을 하나의 8칸 묶음으로 보지 못한다. 또한 묶음에서 값이 0으로 고정된 변수는 원변수가 아니라 보수로 남으므로, ③의 B와 B'를 혼동하기 쉽다.

다시 나오면 이렇게 판단

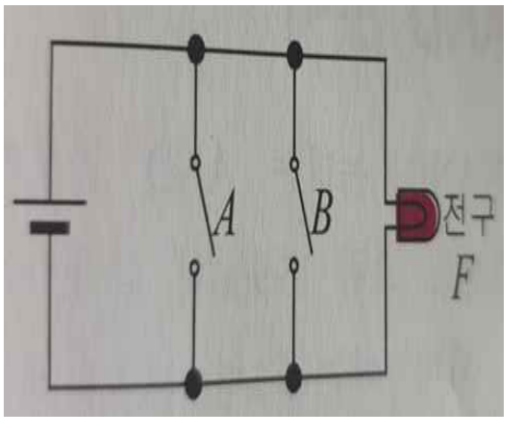
먼저 맵의 상하·좌우 끝이 연결된다고 보고 가장 큰 묶음을 찾는다. 그다음 각 묶음에서 변하지 않는 변수만 확인하며, 고정값이 0이면 보수, 1이면 원변수로 적고 각 항을 OR로 결합한다.

암기 포인트

카르노 맵은 끝과 끝도 이웃이며, 묶음에서 0으로 고정되면 보수로 남는다. 이 맵은 양 끝 열이 B', 위·아래 행이 D'이다.

NoteBase

24. 아래 그림과 같은 스위치 회로에서 스위치가 열린 상태를 0, 스위치가 닫힌 상태를 1로 나타내며, 전구가 켜지는 동작을 부울 변수 F로 나타낼 때, 이 회로를 표현하는 가장 가까운 논리게이트는 무엇인가?



① OR ② AND
③ NOR ④ NAND

정답 3번

출제 포인트

이 문제는 전구와 병렬로 연결된 두 스위치의 개폐 상태를 보고 전구가 켜지는 조건을 논리식으로 판단하는 문제이다. 스위치가 하나라도 닫히면 전류가 저항이 매우 작은 스위치 쪽으로 우회하여 전구가 꺼지고, 두 스위치가 모두 열려 있을 때만 전구가 켜진다.

선지별 해설

① X — OR 게이트는 A와 B 중 하나라도 1이면 출력이 1이지만, 이 회로는 스위치가 하나라도 닫히면 전구가 꺼진다. 틀린 표현은 'OR'이며, 올바르게는 'NOR'이다.
② X — AND 게이트는 A와 B가 모두 1일 때만 출력이 1이지만, 이 회로에서는 두 스위치가 모두 닫히면 전구가 꺼진다. 틀린 표현은 'AND'이며, 올바르게는 'NOR'이다.
③ O — A와 B가 모두 0, 즉 두 스위치가 모두 열려 있을 때만 전구가 켜져 F가 1이 된다. 이는 OR 연산의 결과를 반전한 NOR 게이트의 동작이다.
④ X — NAND 게이트는 A와 B가 모두 1일 때만 출력이 0이고 나머지 상태에서는 1이지만, 이 회로는 어느 한 스위치만 닫혀도 전구가 꺼진다. 틀린 표현은 'NAND'이며, 올바르게는 'NOR'이다.

오답 포인트

스위치를 닫으면 전구가 켜진다고 단순하게 생각하기 쉽다. 그러나 이 도식에서 스위치 A와 B는 전구와 직렬이 아니라 전구를 우회하는 병렬 경로이므로, 하나라도 닫히면 전구가 꺼진다는 점이 핵심 함정이다.

NoteBase

다시 나오면 이렇게 판단

먼저 스위치가 전구와 직렬인지 병렬인지 확인한다. 병렬 우회 경로가 하나라도 연결되면 전구는 꺼지고, 모든 우회 경로가 끊겨야 전구가 켜지므로 출력 조건은 ‘A도 0이고 B도 0일 때만 1’로 판단한다.

암기 포인트

병렬 스위치가 하나라도 닫히면 전구 OFF, 둘 다 열리면 ON이므로 NOR이다.

NoteBase

25. 2의 보수를 이용하여 다음 2진수의 뺄셈을 수행할 때, □안에 들어갈 숫자를 모두 더하면 얼마인가?

1110100 - 0011011=10□□□□□

① 1 ② 2
③ 3 ④ 4

정답 3번

출제 포인트

이 문제는 감수를 2의 보수로 바꾸어 2진수 뺄셈을 덧셈으로 수행하고, 결과의 빈칸에 들어갈 숫자의 합을 구하는 문제이다.

조건 정리

주어진 값: 7비트 2진수 1110100과 0011011이다.
구해야 할 값: 1110100 – 0011011의 결과에서 10 뒤 다섯 칸에 들어갈 숫자의 합이다.
주의할 조건: 7비트 연산에서 최상위 자리의 올림은 버린다.

사용할 공식

A-B=A+(B의 2의 보수)
*B*의 2의 보수는 각 비트를 반전한 뒤 1을 더해 구한다. 뺄셈을 2의 보수를 이용한 덧셈으로 바꾸라는 조건이므로 이 원리를 사용한다.

계산 과정

1. 0011011의 각 비트를 반전하면 1100100이다.
2. 여기에 1을 더하면 2의 보수는 1100101이다.
3. 덧셈을 수행하면 1110100 + 1100101 = 11011001이다.
4. 7비트를 넘는 맨 앞의 올림 1을 버리면 결과는 1011001이다.
5. 따라서 10 뒤 다섯 칸은 11001이고, 숫자의 합은 1 + 1 + 0 + 0 + 1 = 3이다.

선지 판단

① X — 빈칸의 숫자 합은 1이 아니라 3이다. 올바르게는 '빈칸에 들어갈 숫자를 모두 더하면 3이다'이다.
② X — 빈칸의 숫자 합은 2가 아니라 3이다. 올바르게는 '빈칸에 들어갈 숫자를 모두 더하면 3이다'이다.
③ O — 계산 결과가 1011001이므로 다섯 칸은 11001이고, 그 합은 3이다.
④ X — 빈칸의 숫자 합은 4가 아니라 3이다. 올바르게는 '빈칸에 들어갈 숫자를 모두 더하면 3이다'이다.

NoteBase

오답 포인트

2의 보수를 만들 때 비트 반전만 하고 1을 더하지 않거나, 덧셈 뒤 7비트를 넘는 최상위 올림을 결과에 포함하면 오답이 된다. 또한 최종 2진수 전체의 1의 개수가 아니라 문제에 표시된 다섯 칸 11001의 숫자만 더해야 한다.

다시 나오면 이렇게 판단

2의 보수 뺄셈은 '감수의 비트 반전 → 1 더하기 → 피감수와 덧셈 → 비트 범위를 넘는 올림 버리기 → 요구한 자리만 확인하기'의 순서로 판단한다.

암기 포인트

2의 보수는 '비트 반전 후 1', 고정 비트 덧셈의 마지막 올림은 버린다.

NoteBase