

전자회로(5급)

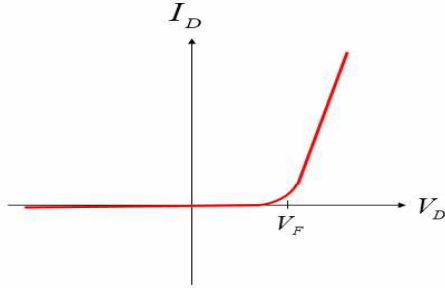
(과목코드 : 093)

2025년 군무원 채용시험

응시번호 :

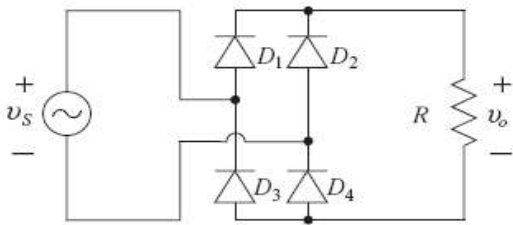
성명 :

1. PN 접합다이오드의 $I_D - V_D$ 의 특성에 대한 설명으로 가장 적절한 것은?



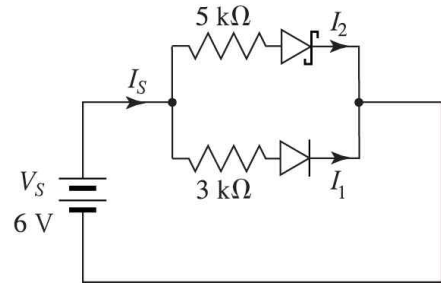
- ① $I_D = I_S(e^{\frac{V_D}{V_T}} - 1)$, $V_T = \frac{kT}{q}$
- ② $I_D = I_S(1 - e^{\frac{V_D}{V_T}})$, $V_T = \frac{kT}{q}$
- ③ $I_D = I_S(e^{\frac{V_T}{V_D}} - 1)$, $V_T = \frac{kT}{q}$
- ④ $I_D = I_S(1 - e^{\frac{V_T}{V_D}})$, $V_T = \frac{kT}{q}$

2. 아래의 정류회로에서 $v_s = 220 [V_{rms}]$, $60 [Hz]$ 상용전원이라고 할 때 출력전압의 최대(peak)값 v_{omax} 와 다이오드의 PIV(Peak Inverse Voltage)값으로 가장 적절한 것은? (단, 다이오드의 순방향 전압강하 $V_F = 0.7 [V]$ 이며, $\sqrt{2} = 1.4$ 로 계산한다)



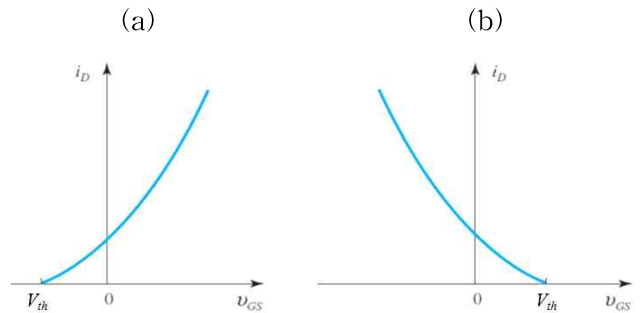
- ① $v_{omax} = 218.6 [V]$, $PIV = 219.3 [V]$
- ② $v_{omax} = 307.3 [V]$, $PIV = 306.6 [V]$
- ③ $v_{omax} = 306.6 [V]$, $PIV = 307.3 [V]$
- ④ $v_{omax} = 219.3 [V]$, $PIV = 218.6 [V]$

3. 다음 회로에서 PN접합 다이오드의 $V_F = 0.7 [V]$, 쇼트키 배리어(Schottky Barrier) 다이오드의 $V_F = 0.3 [V]$ 일 때 I_S 와 I_2 에 대한 값으로 가장 가까운 것은? (단, 두 다이오드는 순방향 전압강하 모델을 적용시킨다)



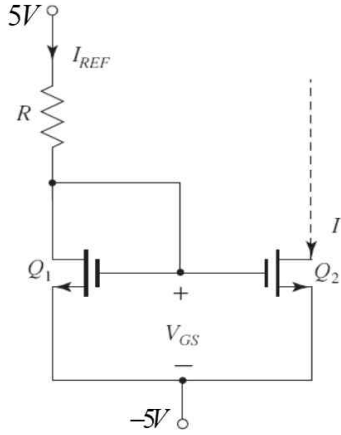
- ① $I_S = 2.91 [mA]$, $I_2 = 1.77 [mA]$
- ② $I_S = 3.91 [mA]$, $I_2 = 1.14 [mA]$
- ③ $I_S = 3.91 [mA]$, $I_2 = 1.77 [mA]$
- ④ $I_S = 2.91 [mA]$, $I_2 = 1.14 [mA]$

4. 다음 (a)와 (b)의 $i_D - v_{GS}$ 특성곡선에 대한 설명으로 가장 적절한 것은?



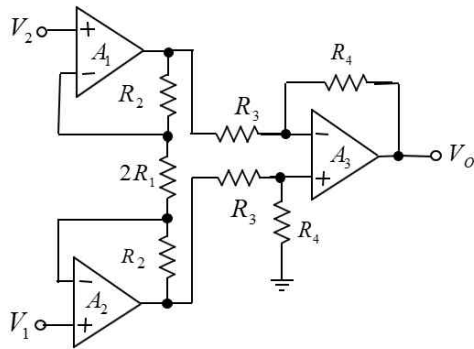
- ① (a) 증가형 MOSFET p채널
(b) 증가형 MOSFET n채널
- ② (a) 공핍형 MOSFET n채널
(b) 공핍형 MOSFET p채널
- ③ (a) 공핍형 MOSFET p채널
(b) 공핍형 MOSFET n채널
- ④ (a) 증가형 MOSFET n채널
(b) 증가형 MOSFET p채널

5. 다음 전류거울(current mirror)회로에서 Q_1 과 Q_2 는 동일한 특성을 갖고 $(W/L)_2/(W/L)_1 = 5$, $I = 0.5 \text{ [mA]}$, $V_t = 1 \text{ [V]}$, $k'_n(W/L)_1 = 0.2 \text{ [mA/V}^2]$ 로 주어질 때 R 값으로 가장 적절한 것은?



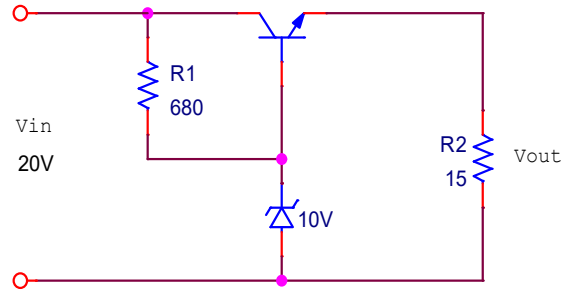
- ① 50 [kΩ] ② 60 [kΩ]
③ 70 [kΩ] ④ 80 [kΩ]

6. 다음 계측증폭기 회로에서 출력전압 V_o 를 구한 것으로 가장 적절한 것은? (단, 연산증폭기 $A_1 \sim A_3$ 는 이상적이다)



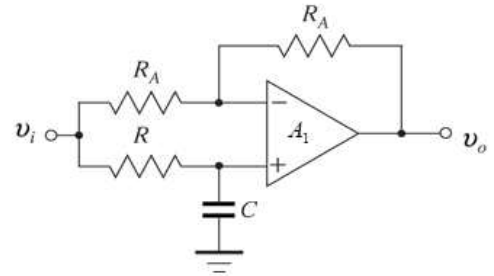
- ① $V_o = \frac{R_4}{R_3} \left(1 + \frac{R_2}{R_1}\right) (V_1 - V_2)$
② $V_o = \frac{R_4}{R_3} \left(1 + \frac{R_2}{R_1}\right) (V_2 - V_1)$
③ $V_o = \frac{R_4}{R_3} \left(1 + \frac{R_1}{R_2}\right) (V_1 - V_2)$
④ $V_o = \frac{R_4}{R_3} \left(1 + \frac{R_1}{R_2}\right) (V_2 - V_1)$

7. 다음 그림은 일반적인 회로도로 그려지는 제너 팔로워이다. $\beta_{dc} = 100$ 일 때 제너 전류는 얼마인가? (단, $V_{BE} = 0.7 \text{ [V]}$, $R_1 = 680 \text{ [\Omega]}$, $R_2 = 15 \text{ [\Omega]}$ 이다)



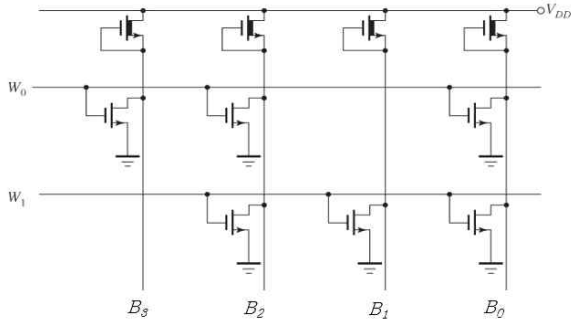
- ① 0.62 [mA]
② 6.2 [mA]
③ 8.5 [mA]
④ 14.7 [mA]

8. 다음 회로의 설명으로 가장 적절하지 않은 것은? (단, 연산증폭기는 이상적이다)



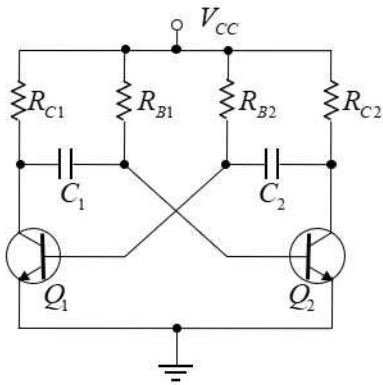
- ① 주파수 전역에 대한 이득의 크기는 1이고 차단주파수 $\omega_o = \frac{1}{CR_A}$ 이다.
② 위상지연 특성을 갖고 있다.
③ 여파기의 종류는 전대역 통과 여파기(All pass filter)이다.
④ 전달함수 $T(s) = -a_1 \frac{s - \omega_o}{s + \omega_o}$ 의 형태를 갖고 있다.

9. 다음 4-bit ROM 회로의 일부에서 워드라인(word line) W_0 와 W_1 이 각각 선택($W_0 = W_1 = V_{DD}$) 되었을 때 $B_3B_2B_1B_0$ 의 값으로 가장 적절한 것은?



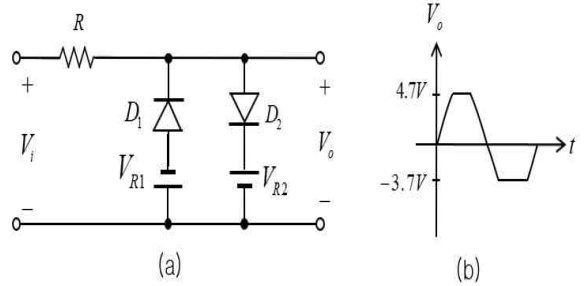
- ① W_0 이 선택 : $B_3B_2B_1B_0 = 1101$
 W_1 이 선택 : $B_3B_2B_1B_0 = 0111$
- ② W_0 이 선택 : $B_3B_2B_1B_0 = 1000$
 W_1 이 선택 : $B_3B_2B_1B_0 = 0010$
- ③ W_0 이 선택 : $B_3B_2B_1B_0 = 0010$
 W_1 이 선택 : $B_3B_2B_1B_0 = 1000$
- ④ W_0 이 선택 : $B_3B_2B_1B_0 = 0111$
 W_1 이 선택 : $B_3B_2B_1B_0 = 1101$

10. 아래 그림의 비안정멀티바이브레이터에서 $R_{C1} = R_{C2} = 10[k\Omega]$, $R_{B1} = R_{B2} = 2[k\Omega]$, $C_1 = C_2 = 0.35[\mu F]$ 일 때 발진주파수로 가장 적절한 것은?
(단, $\ln 2 = 0.7$, $\ln 4 = 1.4$ 로 계산한다)



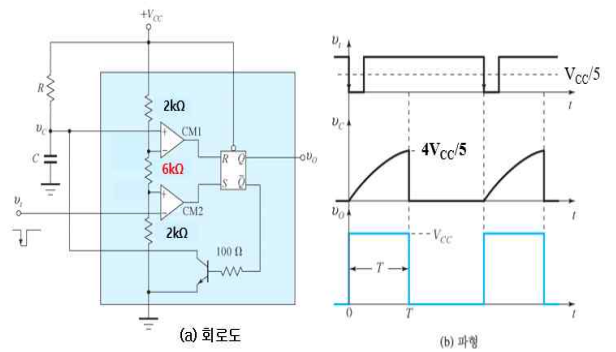
- ① 2 [kHz]
- ② 1 [kHz]
- ③ 200 [Hz]
- ④ 100 [Hz]

11. 다음 회로(a)에 $V_i = 10\sin\omega t [V]$, $R = 10 [k\Omega]$ 이며 출력전압 v_o 를 그림 (b)와 같은 결과를 얻고자 할 때 V_{R1} , V_{R2} 의 값으로 가장 적절한 것은? (단, 다이오드의 순방향 전압 $V_F = 0.7 [V]$ 이다)



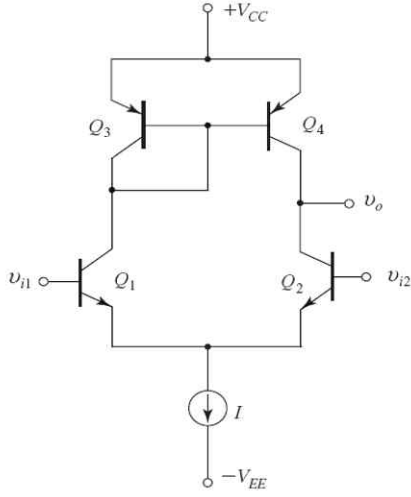
- ① $V_{R1} = 3 [V]$, $V_{R2} = 4 [V]$
- ② $V_{R1} = 4 [V]$, $V_{R2} = 3 [V]$
- ③ $V_{R1} = 4.7 [V]$, $V_{R2} = 3.7 [V]$
- ④ $V_{R1} = 3.7 [V]$, $V_{R2} = 4.7 [V]$

12. 단안정 멀티바이브레이터의 회로(a)와 동작파형에서 출력 펄스의 주기 T를 구한 것으로 가장 적절한 것은?



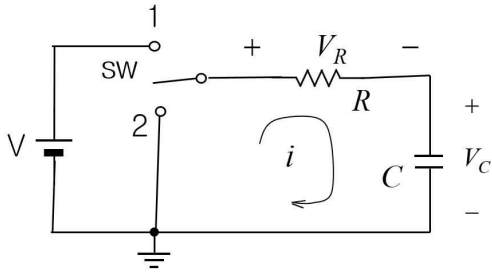
- ① $T = CR \ln 2$
- ② $T = CR \ln 3$
- ③ $T = CR \ln 5$
- ④ $T = CR \ln 6$

13. 다음 차동증폭기에서 $I = 0.5 [mA]$, $V_A = 100 [V]$ 일 때 차동모드 전압이득 A_d 으로 가장 적절한 것은? (단, $V_T = 25 [mV]$ 로 가정한다)



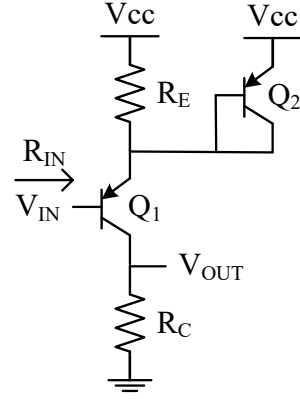
- ① $A_d = 1000$ ② $A_d = 2000$
 ③ $A_d = 3000$ ④ $A_d = 4000$

14. 다음 회로에서 $t = 0$ 에서 스위치가 1에서 2의 위치로 옮겨졌을 때 흐르는 전류 i 의 값으로 가장 적절한 것은?



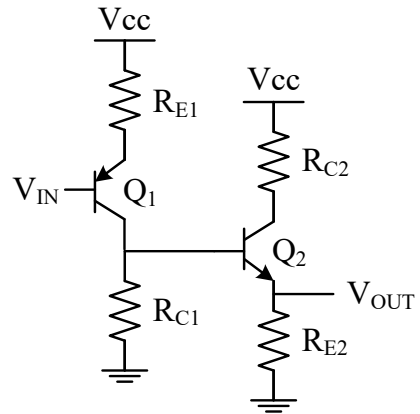
- ① $i = -\frac{V}{R}e^{-(1/RC)t}$
 ② $i = -\frac{V}{R}e^{-(R/C)t}$
 ③ $i = -\frac{V}{R}e^{-(C/R)t}$
 ④ $i = \frac{V}{R}e^{-(1/RC)t}$

15. 다음 증폭기의 입력저항(R_{IN})으로 가장 가까운 것은? (단, 트랜지스터 Q_1 과 Q_2 의 소신호 등가회로의 출력저항은 무한대, $\beta = 100$, $r_{\pi 1} = 100 [k\Omega]$, $1/g_{m2} = 2 [k\Omega]$, $R_E = 2 [k\Omega]$, $R_C = 20 [k\Omega]$ 이다)



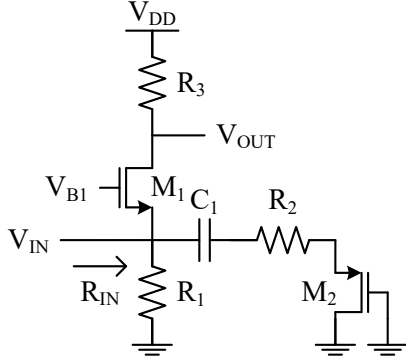
- ① $50 [k\Omega]$ ② $100 [k\Omega]$
 ③ $150 [k\Omega]$ ④ $200 [k\Omega]$

16. 다음 증폭기의 전압이득($A_v = V_{out}/V_{in}$)으로 가장 적절한 것은? (단, 트랜지스터 Q_1 과 Q_2 의 소신호 등가회로의 출력저항은 무한대, $1/g_{m1} = 2 [k\Omega]$, $1/g_{m2} = 0.2 [k\Omega]$, $R_{C1} = 40 [k\Omega]$, $R_{E1} = 2 [k\Omega]$, $R_{C2} = 1 [k\Omega]$, $R_{E2} = 0.8 [k\Omega]$ 이다)



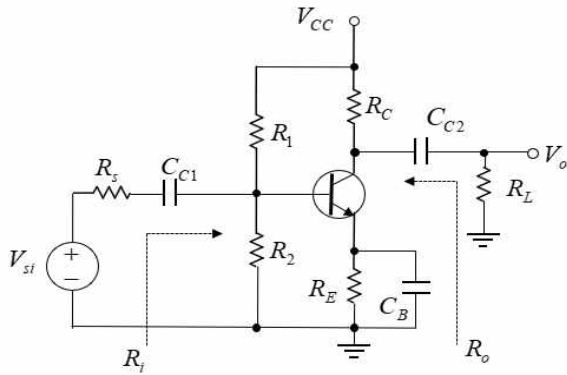
- ① -8 ② -10
 ③ -15 ④ -20

17. 다음 증폭기의 입력저항(R_{IN})으로 가장 적절한 것은? (단, 트랜지스터 M_1 과 M_2 의 소신호 등가 회로의 출력저항은 무한대이고, $1/g_{m1} = 1\text{ [k}\Omega\text{]}$, $1/g_{m2} = 1\text{ [k}\Omega\text{]}$, $R_1 = 2\text{ [k}\Omega\text{]}$, $R_2 = 1\text{ [k}\Omega\text{]}$, $R_3 = 100\text{ [k}\Omega\text{]}$ 이다)



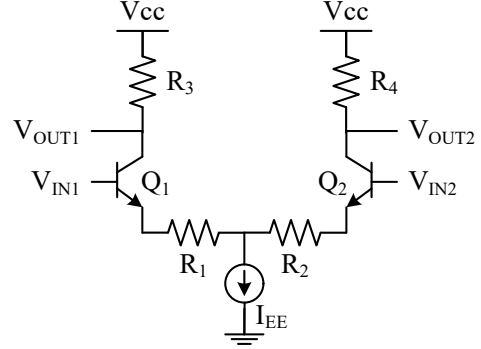
- ① $0.4\text{ [k}\Omega\text{]}$ ② $0.5\text{ [k}\Omega\text{]}$
 ③ $0.75\text{ [k}\Omega\text{]}$ ④ $0.8\text{ [k}\Omega\text{]}$

18. 다음 증폭기 회로에서 $V_A = \infty$ 라고 가정할 때 R_i , R_o , V_o/V_{si} 을 구한 값으로 가장 적절한 것은?



- ① $R_i = R_1 \parallel R_2$, $R_o = r_o \parallel R_C$,
 $V_o/V_{si} = -g_m(R_C \parallel R_L) \frac{R_i}{R_s + R_i}$
 ② $R_i = R_1 \parallel R_2$, $R_o = R_C$,
 $V_o/V_{si} = g_m(R_C \parallel R_L) \frac{R_i}{R_s + R_i}$
 ③ $R_i = R_1 \parallel R_2 \parallel r_\pi$, $R_o = R_C$,
 $V_o/V_{si} = g_m(R_C \parallel R_L) \frac{R_i}{R_s + R_i}$
 ④ $R_i = R_1 \parallel R_2 \parallel r_\pi$, $R_o = R_C$,
 $V_o/V_{si} = -g_m(R_C \parallel R_L) \frac{R_i}{R_s + R_i}$

19. 다음 완전 대칭인 차동증폭기의 전압이득($A_V = V_{OUT}/V_{IN}$)으로 가장 적절한 것은? (단, 모든 MOSFET의 소신호 등가회로의 출력저항은 무한대, $1/g_{m1} = 1/g_{m2} = 1\text{ [k}\Omega\text{]}$, $R_1 = R_2 = 1\text{ [k}\Omega\text{]}$, $R_3 = R_4 = 100\text{ [k}\Omega\text{]}$ 이다)

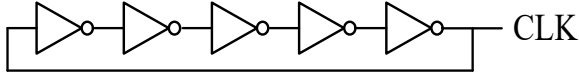


- ① -20
 ② -25
 ③ -50
 ④ -100

20. 증폭기의 궤환(Feedback)에 대한 설명으로 가장 적절하지 않은 것은?

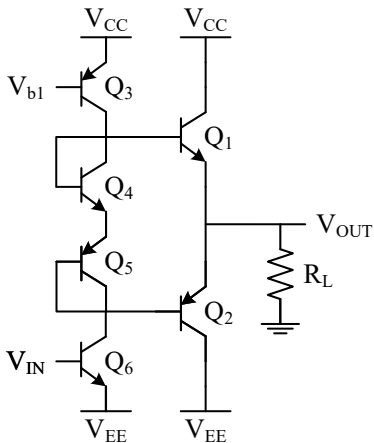
- ① 피드백 회로가 전류를 감지(sense)하는 경우, 증폭기의 출력 저항이 증가한다.
 ② 피드백 회로가 전류를 반송(return)하는 경우, 증폭기의 입력 저항이 감소한다.
 ③ 피드백 회로는 수동소자의 비율을 이용하므로, 공정, 온도에 의한 증폭기 이득 변화가 감소되어 정밀도가 향상된다.
 ④ 증폭기 이득이 감소한 비율과 동일한 비율로 대역폭은 감소한다.

21. 아래의 CMOS 인버터를 이용한 링(Ring) 발진기의 클럭(CLK) 주파수에 대한 설명으로 가장 적절하지 않은 것은?



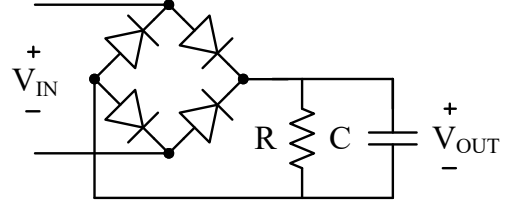
- ① 인버터 지연시간이 1ns인 경우, 클럭 주파수는 100 [MHz](= 10 [ns])이다.
- ② 인버터의 전원 전압이 증가하면 클럭 주파수가 증가한다.
- ③ 인버터의 수를 5단에서 4단으로 감소시키면, 클럭 주파수가 증가한다.
- ④ 온도가 변하면 클럭 주파수도 변한다.

22. Push-Pull형 출력단 회로에 대한 설명으로 가장 적절하지 않은 것은?



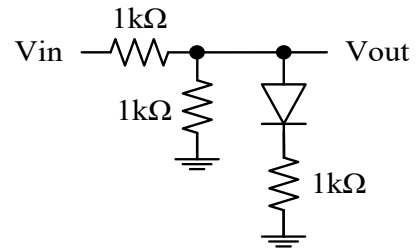
- ① 에미터 팔로워(Emitter Follower)보다 전력 효율이 높다.
- ② 트랜지스터 Q4와 Q5에 흐르는 전류는 면적 비율이 증가하여 Q1과 Q2의 바이어스 전류로 흐른다.
- ③ 트랜지스터 Q6는 공통 에미터 증폭기의 역할을 하여 전압 이득이 1보다 크다.
- ④ 트랜지스터 Q4와 Q5를 제거하면 전력 효율은 감소하지만, 신호 왜곡은 발생하지 않는다.

23. 회로에 대한 설명으로 가장 적절하지 않은 것은? (단, $V_{IN} = 10\sin(2\pi \times 60t)$ [V]이고, 다이오드가 켜졌을 때 양단 전압은 1 [V]이다)



- ① 전파정류기 회로로 입력전압이 양의 전압과 음의 전압일 때 모두 전류를 공급한다.
- ② 출력전압(Vout)의 최댓값은 8 [V]이다.
- ③ 출력전압(Vout)의 리플(ripple)은 커패시터를 증가시키면 감소한다.
- ④ 출력전압(Vout)의 리플(ripple)은 주파수는 60 [Hz]이다.

24. 입력전압(Vin)이 6 [V]일 때 출력전압(Vout)은? (단, 다이오드는 이상적이다)



- ① 1.5 [V]
- ② 2 [V]
- ③ 2.5 [V]
- ④ 3 [V]

25. 능동영역에서 동작하는 바이폴라 트랜지스터(BJT)에 대한 설명으로 가장 적절하지 않은 것은?

- ① 에미터의 도핑 농도는 컬렉터의 도핑 농도보다 높다.
- ② npn 트랜지스터는 에미터에서 컬렉터로 전류가 흐른다.
- ③ npn 트랜지스터의 베이스-에미터 접합은 순방향 바이어스이다.
- ④ pnp 트랜지스터는 정공이 에미터에서 베이스를 통과하여 컬렉터로 이동한다.