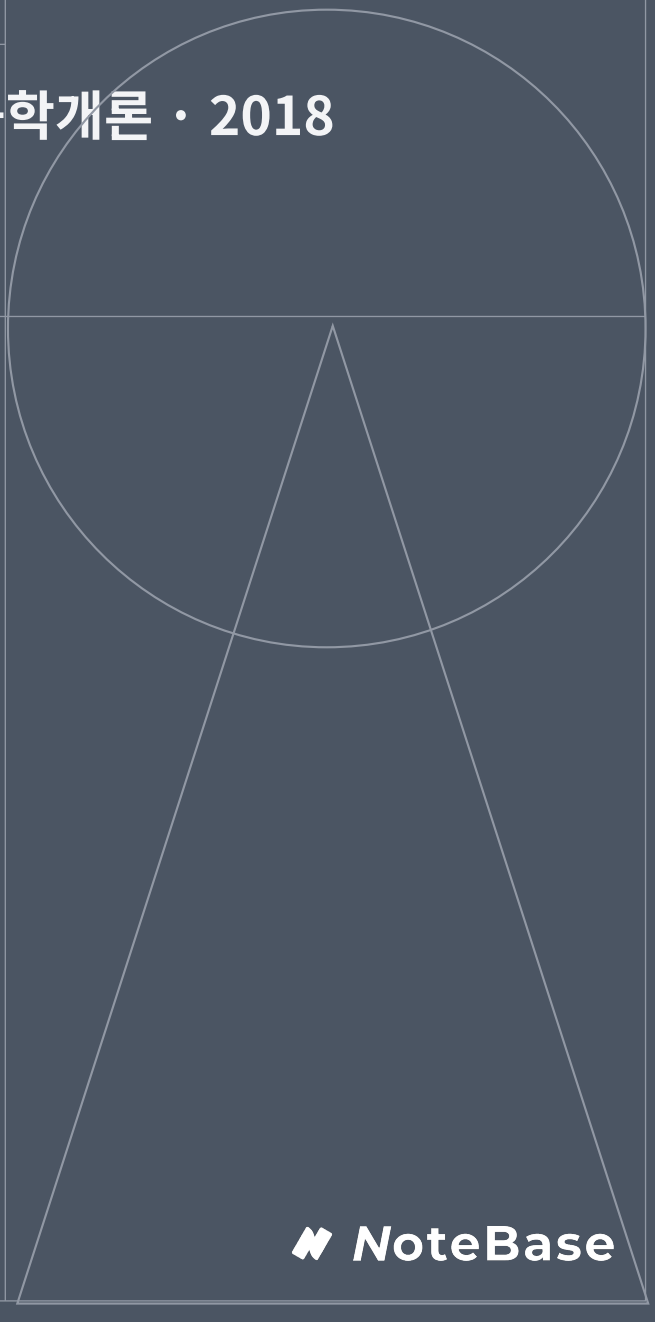
기출OX 해설집

공무원/국회직/9급 · 전자공학개론 · 2018



NoteBase

기출OX 해설집

공무원/국회직/9급 · 전자공학개론 · 2018

공무원/국회직/9급 · 전자공학개론 · 2018

1. 전계효과 트랜지스터(FET: Field Effect Transistor)에 대한 설명으로 옳은 것을 모두 고르면?

ㄱ. N채널 JFET은 게이트-소스 전압(V_{GS})이 음(-)으로 증가할수록 채널폭 감소로 드레인 전류(I_D)가 증가한다.

ㄴ. D-MOSFET는 공핍형 또는 증가형 중 어느 하나의 모드로 동작될 수 있다.

ㄷ. E-MOSFET는 게이트-소스 전압(V_{GS})이 0V일 때 드레인 전류는 0보다 커야하며 제로 바이어스 회로를 구현할 수 있다.

ㄹ. CMOS는 E-MOSFET의 N채널과 P채널을 직렬로 결합시킨 것이다.

① ㄱ, ㄴ
② ㄱ, ㄹ
③ ㄴ, ㄷ
④ ㄴ, ㄹ
⑤ ㄷ, ㄹ

정답 4번

출제 포인트

JFET과 D-MOSFET·E-MOSFET의 동작 특성 및 CMOS의 기본 구성을 구별하는 문제이다.

핵심 개념

N채널 JFET: 게이트의 역바이어스로 이미 형성된 채널의 폭을 조절하는 소자이다. V_{GS}가 더 음(-)이 되면 공핍층이 넓어져 채널이 좁아지고 드레인 전류 I_D는 감소한다.
D-MOSFET: $V_{GS} = 0$에서도 채널이 존재하므로 공핍형과 증가형 동작이 모두 가능하다.
E-MOSFET: $V_{GS} = 0$에서는 채널이 형성되지 않아 $I_D = 0$이며, 문턱전압을 넘는 게이트 전압이 가해져야 도통한다.
CMOS: 상보형 N채널 MOSFET과 P채널 MOSFET을 결합한 회로이며, 대표적인 인버터에서는 두 소자가 전원과 접지 사이에 직렬로 배치된다. 따라서 ㄱ과 ㄷ은 틀리고 ㄴ과 ㄹ은 옳다.

NoteBase

선지별 해설

① X — ㄱ은 틀리고 ㄴ은 옳다. ㄱ의 'V_{GS}가 음(-)으로 증가할수록 I_D가 증가한다'는 표현이 잘못되었다. 올바르게는 V_{GS}가 더 음(-)이 될수록 채널 폭이 감소하여 I_D도 감소하므로 올바른 조합은 ㄴ, ㄹ이다.
② X — ㄹ은 옳지만 ㄱ이 틀렸고, 옳은 ㄴ이 빠졌다. 올바르게는 ㄱ 대신 ㄴ을 포함한 ㄴ, ㄹ의 조합이다.
③ X — ㄴ은 옳지만 ㄷ은 틀렸고, 옳은 ㄹ이 빠졌다. ㄷ의 '$V_{GS} = 0$일 때 드레인 전류가 0보다 크다'는 표현은 잘못되었으며, E-MOSFET은 $V_{GS} = 0$에서 $I_D = 0$이다. 올바른 조합은 ㄴ, ㄹ이다.
④ O — D-MOSFET은 공핍형과 증가형 동작이 모두 가능하고, CMOS는 상보형 N채널 및 P채널 MOSFET을 결합하므로 ㄴ과 ㄹ이 모두 옳다.
⑤ X — ㄹ은 옳지만 ㄷ이 틀렸고, 옳은 ㄴ이 빠졌다. 올바르게는 E-MOSFET이 $V_{GS} = 0$에서 도통하지 않으며, 옳은 진술의 조합은 ㄴ, ㄹ이다.

오답 포인트

ㄱ에서는 '채널 폭 감소'와 '드레인 전류 증가'를 잘못 연결한 것이 함정이다. 채널이 좁아지면 전류는 감소한다. 또한 D-MOSFET은 제로 바이어스에서 채널이 있지만 E-MOSFET은 제로 바이어스에서 채널이 없다는 차이를 뒤바꾸기 쉽다.

다시 나오면 이렇게 판단

먼저 제로 바이어스에서 채널이 존재하는지를 확인한다. JFET과 D-MOSFET은 기존 채널을 줄이는 공핍 동작이 가능하지만, E-MOSFET은 문턱전압을 넘어야 채널이 생긴다. 그다음 N채널 JFET에서는 V_{GS}가 더 음(-)일수록 I_D가 감소하고, CMOS는 N채널과 P채널의 상보 결합이라는 기준을 적용한다.

암기 포인트

JFET은 더 음(-)이면 전류 감소, D-MOSFET은 공핍·증가 모두, E-MOSFET은 제로 바이어스에서 꺼짐, CMOS는 N채널·P채널 상보 결합이다.

NoteBase

2. 최고 주파수가 8kHz인 아날로그 신호를 240레벨로 양자화하여 디지털 전송하고자 한다. 아날로그 신호로 복원시 왜곡이 발생하지 않기 위한 최소 비트율[kbps]로 옳은 것은?

① 64
② 128
③ 256
④ 512
⑤ 1024

정답 2번

출제 포인트

나이퀴스트 표본화 정리로 최소 표본화 주파수를 구하고, 양자화 레벨을 표현하는 데 필요한 비트 수를 곱하여 최소 비트율을 계산하는 문제이다.

조건 정리

주어진 값: 최고 주파수는 $8kHz$, 양자화 레벨 수는 240이다.
구해야 할 값: 원 신호 복원 조건을 만족하는 최소 비트율이다.
주의할 조건: 240레벨을 표현할 비트 수는 $\log_2 240$을 그대로 쓰는 것이 아니라 올림한 정수 비트 수이다.

사용할 공식

최소 표본화 주파수는 나이퀴스트 표본화 정리에 따라
$f_s \geq 2f_m$
이다. 양자화 레벨 수가 L일 때 표본당 필요한 비트 수는
$n = \lceil \log_2 L \rceil$
이고, 비트율은
$R_b = f_s n$
이다. 최고 주파수 성분의 앨리어싱을 방지하면서 240개 양자화 레벨을 모두 표현해야 하므로 이 공식들을 사용한다.

계산 과정

1. 최소 표본화 주파수는 $f_s = 2 \times 8kHz = 16kHz$이다.
2. $2^7 = 128 < 240 \leq 256 = 2^8$이므로 표본당 최소 8비트가 필요하다.
3. 따라서 최소 비트율은
$R_b = 16ksample/s \times 8bit/sample = 128kbps$
이다.

NoteBase

선지 판단

① X — 64*kbps*는 최소 표본화율 16*kHz*에서 표본당 4비트에 해당하여 $2^4 = 16$레벨만 표현할 수 있다. 240레벨 조건을 만족하는 올바른 최소값은 128*kbps*이다.
② O — 16*kHz*로 표본화하고 표본당 8비트를 사용하면 128*kbps*가 되어 두 조건을 모두 만족하는 최소 비트율이다.
③ X — 256*kbps*도 전송은 가능하지만 최소값이 아니다. 최소 비트율이라는 표현은 128*kbps*로 고쳐야 한다.
④ X — 512*kbps*는 필요한 최소 비트율보다 크다. 최소 비트율이라는 표현은 128*kbps*로 고쳐야 한다.
⑤ X — 1024*kbps*는 필요한 최소 비트율보다 크다. 최소 비트율이라는 표현은 128*kbps*로 고쳐야 한다.

오답 포인트

최고 주파수 8*kHz*를 표본화 주파수로 그대로 사용하거나, 240레벨을 240비트로 오해하기 쉽다. 최소 표본화 주파수는 최고 주파수의 2배이고, 240레벨은 $2^7 < 240 \le 2^8$이므로 표본당 8비트가 필요하다. 또한 ③~⑤는 조건을 만족할 수 있어도 문제에서 요구한 최소값은 아니다.

다시 나오면 이렇게 판단

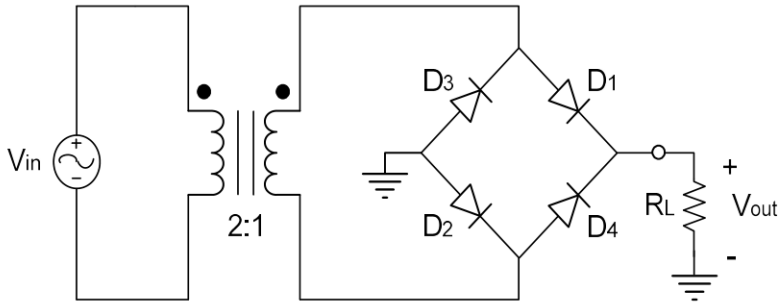
최고 주파수로부터 $f_s = 2f_m$을 구한 뒤, 레벨 수를 감싸는 가장 작은 2^n의 지수 n을 찾고, 마지막에 $R_b = f_s n$을 적용한다.

암기 포인트

최소 비트율은 '최고 주파수의 2배 × 레벨 수를 표현하는 올림 비트 수'이다.

NoteBase

3. 다음 그림과 같은 전파 브리지 정류회로의 설명으로 옳은 것을 모두 고르면? (단, 입력전압(V_{in})의 주파수는 60Hz이고 피크값은 50V이다. 또한 다이오드가 순방향 바이어스될 때 장벽전위는 0.7V이다.)



ㄱ. 정상적인 동작 상태에서 출력전압(V_{out})의 피크값은 23.6V이고 주파수는 120Hz이다.

ㄴ. 입력신호가 양(+)의 반주기 동안 전류는 D_1-R_L-D_3 순으로 흐른다.

ㄷ. 입력신호가 음(-)의 반주기 동안 D_3와 D_4의 역방향 피크전압은 23.6V가 각각 걸린다.

ㄹ. 다이오드 한 개가 개방(open) 고장이면 출력전압은 60Hz의 정류된 전압파형(맥동파)이 나타난다.

① ㄱ, ㄴ
② ㄱ, ㄷ
③ ㄱ, ㄹ
④ ㄴ, ㄹ
⑤ ㄷ, ㄹ

정답 3번

출제 포인트

변압기의 권수비로 2차측 피크전압을 구한 뒤, 브리지 정류회로에서 반주기마다 도통하는 두 다이오드의 순방향 전압강하와 출력 주파수, 개방 고장 시의 파형을 판단하는 문제이다. 권수비가 2:1이므로 2차측 피크전압은 $50 \times \frac{1}{2} = 25V$이고, 정상 출력의 피크값은 $25 - 2 \times 0.7 = 23.6V$이다.

NoteBase

선지별 해설

ㄱ O — 전파 브리지 정류에서는 매 반주기마다 다이오드 두 개가 도통한다. 따라서 출력 피크값은 $25 - 1.4 = 23.6V$이고, 전파 정류의 출력 주파수는 입력 주파수의 두 배인 $120Hz$이다.

ㄴ X — 양(+)의 반주기에는 2차측 상단이 양전위가 되므로 전류는 2차측 상단 → D1 → R_L → D2 → 2차측 하단 순으로 흐른다. 'D1-R_L-D3'가 아니라 'D1-R_L-D2'가 올바른 경로이다.

ㄷ X — 음(-)의 반주기에는 D3와 D4가 역바이어스되는 것이 아니라 순바이어스되어 도통한다. 이때 전류는 2차측 하단 → D4 → R_L → D3 → 2차측 상단 순으로 흐른다. 역바이어스되는 것은 D1과 D2이며, 장벽전압을 반영한 각 다이오드의 피크 역전압은 $25 - 0.7 = 24.3V$이다.

ㄹ O — 다이오드 하나가 개방되면 한쪽 반주기의 전류 경로가 끊어져 나머지 한쪽 반주기만 출력된다. 따라서 맥동파의 반복 주파수는 입력과 같은 $60Hz$가 된다.

① X — ㄱ은 옳지만 ㄴ은 틀리므로 'ㄱ, ㄴ'은 옳은 조합이 아니다. 올바른 조합은 'ㄱ, ㄹ'이다.

② X — ㄱ은 옳지만 ㄷ은 틀리고 ㄹ이 빠졌으므로 'ㄱ, ㄷ'은 옳은 조합이 아니다. 올바른 조합은 'ㄱ, ㄹ'이다.

③ O — ㄱ과 ㄹ이 모두 옳고, ㄴ과 ㄷ은 틀리므로 'ㄱ, ㄹ'이 정확한 조합이다.

④ X — ㄴ은 틀리고 ㄱ이 빠졌으므로 'ㄴ, ㄹ'은 옳은 조합이 아니다. 올바른 조합은 'ㄱ, ㄹ'이다.

⑤ X — ㄷ은 틀리고 ㄱ이 빠졌으므로 'ㄷ, ㄹ'은 옳은 조합이 아니다. 올바른 조합은 'ㄱ, ㄹ'이다.

오답 포인트

브리지 정류에서는 한 반주기마다 대각선 방향의 다이오드 두 개가 한 쌍으로 도통한다. 양의 반주기는 D1·D2, 음의 반주기는 D3·D4가 도통한다. 출력 피크값 $23.6V$과 도통하지 않는 다이오드의 피크 역전압 $24.3V$을 같은 값으로 혼동하면 ㄷ을 옳다고 판단하기 쉽다.

다시 나오면 이렇게 판단

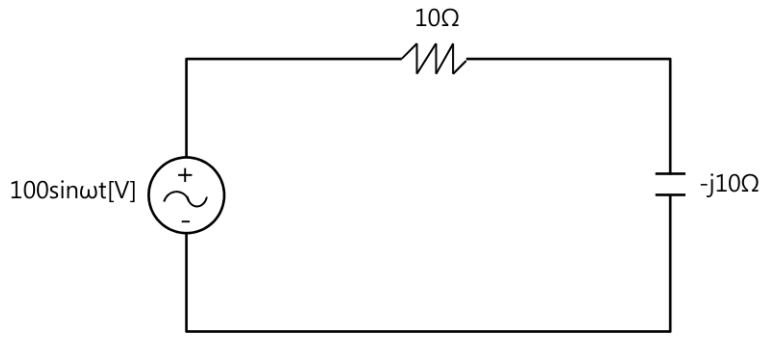
먼저 권수비로 2차측 피크전압을 구하고, 정상 브리지 출력에서는 다이오드 두 개의 순방향 전압강하를 뺀다. 이어 각 반주기에서 전원 → 다이오드 → 부하 → 다이오드 → 전원으로 닫히는 경로를 추적한다. 정상 전파 정류의 출력 주파수는 입력의 두 배이고, 다이오드 한 개가 개방되면 반파 정류가 되어 입력 주파수와 같아진다.

암기 포인트

브리지 정류는 반주기마다 두 개 도통, 출력 피크는 2개의 전압강하 차감, 정상 주파수는 2배, 한 개 개방 시 반파 주파수로 기억한다.

NoteBase

4. 다음 그림과 같이 직렬로 연결된 RC 회로에 교류 전압원을 연결하였을 때 설명으로 옳은 것은?



① 커패시터의 전압파형 위상이 저항의 전압파형 위상에 비해 90° 앞선다.
② 전원의 전압파형 위상이 저항의 전압파형 위상에 비해 45° 앞선다.
③ 커패시터의 전압파형 위상이 전원의 전압파형 위상에 비해 45° 뒤진다.
④ 저항의 전류파형 위상이 전원의 전류파형 위상에 비해 45° 뒤진다.
⑤ 커패시터의 전류파형 위상이 저항의 전류파형 위상에 비해 90° 뒤진다.

정답 3번

출제 포인트

직렬 RC 회로에서 전체 임피던스의 위상각을 구하고, 저항과 커패시터의 전압·전류 위상 관계를 판단하는 문제이다.

조건 정리

저항은 $R = 10\Omega$, 커패시터의 임피던스는 $Z_C = -j10\Omega$이다. 직렬회로이므로 저항과 커패시터에는 같은 전류가 흐른다. 저항 전압은 전류와 동상이고, 커패시터 전압은 전류보다 90 ° 뒤진다.

사용할 공식

전체 임피던스는 $Z = R + Z_C = 10 - j10 = 10\sqrt{2}\angle(-45^\circ)\Omega$이다. 또한 $\mathbf{I} = \mathbf{V}_s/Z$이므로 전류의 위상은 전원전압보다 45 ° 앞선다. 임피던스의 위상각이 -45°이므로 전류는 전압보다 그만큼 반대 방향인 45 ° 앞서게 된다.

NoteBase

계산 과정

1. $Z = 10 - j10$이므로 전체 임피던스의 위상각은 $\tan^{-1}(-10/10) = -45^\circ$이다.
2. 전류는 전원전압보다 45° 앞서며, 저항 전압도 전류와 동상이므로 전원전압보다 45° 앞선다.
3. 커패시터 전압은 전류보다 90° 뒤지므로 전원전압에 대해서는 $45^\circ - 90^\circ = -45^\circ$, 즉 45° 뒤진다.

선지 판단

① X — 커패시터 전압은 저항 전압보다 90° 앞서는 것이 아니라 뒤진다. 올바르게는 '커패시터의 전압파형 위상은 저항의 전압파형 위상보다 90° 뒤진다'이다.
② X — 저항 전압은 전원전압보다 45° 앞서므로, 전원전압은 저항 전압보다 45° 뒤진다. '전원전압이 45° 앞선다'는 표현이 반대이다.
③ O — 커패시터 전압의 위상은 전원전압을 기준으로 -45°이므로 전원전압보다 45° 뒤진다.
④ X — 직렬회로의 모든 소자를 흐르는 전류는 동일하므로 저항의 전류와 전원의 전류는 동상이다. 올바르게는 '저항의 전류파형 위상과 전원의 전류파형 위상은 같다'이다.
⑤ X — 커패시터 전류와 저항 전류는 같은 직렬전류이므로 서로 동상이다. 올바르게는 '커패시터의 전류파형 위상과 저항의 전류파형 위상은 같다'이다.

오답 포인트

전압과 전류의 위상 관계를 서로 바꾸어 읽는 것이 함정이다. V_R은 전류와 동상이고 V_C는 전류보다 90° 뒤지지만, 직렬회로의 저항 전류와 커패시터 전류는 서로 다른 위상이 아니라 완전히 같은 전류이다.

다시 나오면 이렇게 판단

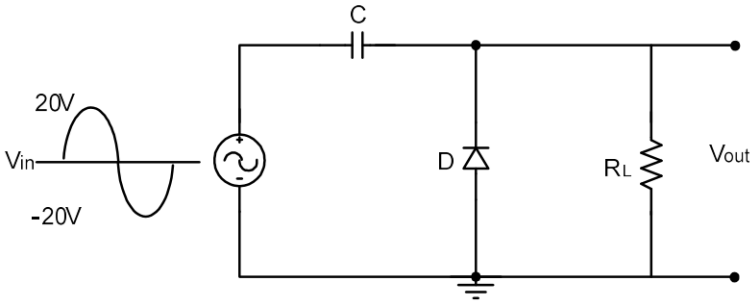
먼저 전체 임피던스의 위상각을 구해 전원전압과 전류의 관계를 정한다. 그다음 저항 전압은 전류와 동상, 커패시터 전압은 전류보다 90° 지상이라는 기준을 적용하고, 직렬소자의 전류는 모두 같다는 점으로 전류 관련 선지를 판단한다.

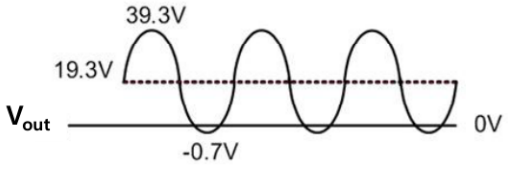
암기 포인트

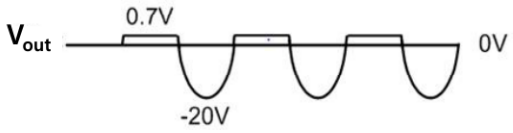
직렬 RC 회로에서는 전류가 전원전압보다 앞서며, V_R은 전류와 동상이고 V_C는 전류보다 90° 뒤진다.

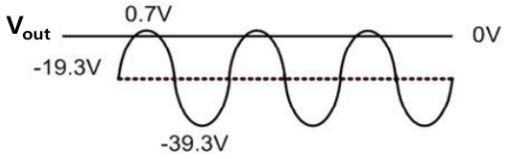
NoteBase

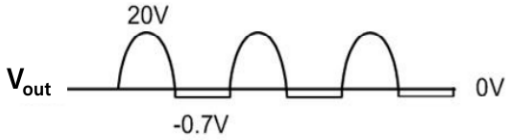
5. 다음 그림과 같은 회로의 출력 파형으로 옳은 것은?
(단, 시상수 R_LC는 입력신호 주기에 비해 매우 크고 다이오드의 장벽전위는 0.7V 이다.)

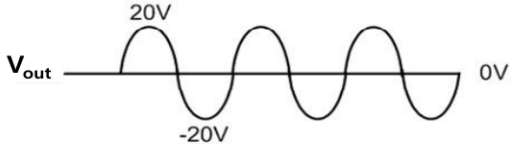


① 

② 

③ 

④ 

⑤ 

정답 1번

NoteBase

출제 포인트

이 문제는 바이어스가 없는 다이오드 클램퍼에서 다이오드가 도통하는 입력 피크를 찾고, 커패시터에 저장된 전압을 이용해 출력 파형의 최댓값과 최솟값을 구하는 문제이다.

조건 정리

주어진 값: 입력은 최댓값 $20V$, 최솟값 $-20V$인 정현파이고 다이오드 장벽전압은 $0.7V$이다.
구해야 할 값: 정상상태 출력 파형의 직류 이동 방향과 최댓값·최솟값이다.
주의할 조건: R_LC가 입력 주기보다 매우 크므로 다이오드가 꺼진 동안 커패시터 전압은 거의 유지된다.
다이오드의 애노드가 접지, 캐소드가 출력 노드에 연결되어 출력의 음의 피크가 $-0.7V$에서 클램프된다.

사용할 공식

다이오드가 도통하는 음의 입력 피크에서
$V_{out} = -0.7V, \qquad V_C = V_{in} - V_{out} = -20 - (-0.7) = -19.3V$
이다. 다이오드가 꺼진 뒤 커패시터 전압이 유지되므로
$V_{out} = V_{in} - V_C = V_{in} + 19.3V$
를 사용한다. 클램퍼는 파형의 첨두간 전압을 거의 그대로 유지하면서 직류 레벨만 이동시키기 때문이다.

계산 과정

1. 입력이 음의 피크 $-20V$에 이르면 다이오드가 도통하여 출력을 $-0.7V$로 제한한다.
2. 이때 커패시터에는 $V_C = -19.3V$가 저장된다.
3. 이후 다이오드가 차단되면 $V_{out} = V_{in} + 19.3V$가 된다.
4. 따라서 $V_{out,\,min} = -20 + 19.3 = -0.7V$, $V_{out,\,max} = 20 + 19.3 = 39.3V$이고 중심 레벨은 $19.3V$이다.

NoteBase

선지 판단

① O — 출력의 음의 피크가 $-0.7V$, 양의 피크가 $39.3V$, 중심 레벨이 $19.3V$인 파형이므로 계산 결과와 일치한다.
② X — 양의 구간을 $0.7V$에서 잘라 내고 음의 피크를 $-20V$로 나타낸 파형은 이 회로의 클램핑 파형이 아니다. 올바르게는 파형을 절단하지 않고 전체 정현파가 위로 이동하여 최솟값이 $-0.7V$, 최댓값이 $39.3V$가 된다.
③ X — 파형을 아래쪽으로 이동시켜 최댓값을 $0.7V$, 최솟값을 $-39.3V$로 표시했으므로 다이오드 방향을 반대로 판단한 경우이다. 올바르게는 현재 다이오드 방향에서 음의 피크가 $-0.7V$로 고정되고 파형은 위쪽으로 이동한다.
④ X — 양의 반주기는 그대로 두고 음의 구간을 $-0.7V$로 평탄하게 제한한 파형은 정류·리미팅 형태이다. 올바르게는 커패시터 때문에 첨두간 전압 $40V$가 유지되어 출력 전체가 $-0.7V$부터 $39.3V$까지 정현파로 변한다.
⑤ X — 입력과 동일한 $-20V$~$20V$ 파형은 커패시터의 직류 레벨 이동 효과를 무시한 것이다. 올바르게는 입력에 $19.3V$가 더해져 출력 범위가 $-0.7V$~$39.3V$가 된다.
계산 결과와 일치하는 파형은 ①이므로 정답은 1번이다.

오답 포인트

③은 다이오드 방향을 반대로 읽게 하는 함정이고, ②와 ④는 클램퍼를 파형 일부를 잘라 내는 리미터로 오해하게 하는 함정이다. 클램퍼에서는 파형의 첨두간 크기 $40V$는 거의 유지되고 기준 레벨만 이동한다. 장벽전압을 무시하면 최댓값을 $40V$로 잘못 계산하게 된다.

다시 나오면 이렇게 판단

먼저 다이오드 방향으로 어느 피크가 도통 시 고정되는지 정한다. 그 순간의 V_{in}과 V_{out}으로 $V_C = V_{in} - V_{out}$을 구한 뒤, 다이오드 차단 구간에서 $V_{out} = V_{in} - V_C$를 적용하여 두 피크를 검산한다.

암기 포인트

애노드가 접지된 클램퍼는 음의 피크를 $-0.7V$에 고정한다. 이 문항에서는 $-0.7V$에서 $39.3V$까지 올라간다.

NoteBase

6. 입력 및 출력 임피던스가 정합되었을 때 신호발생기의 신호전력이 10dBm이고 전력이득이 13dB인 선형증폭기에 입력되었다면 선형증폭기의 출력전력[mW]으로 옳은 것은?

① 10
② 20
③ 23
④ 100
⑤ 200

정답 5번

출제 포인트

입력 전력과 전력이득이 각각 dBm과 dB로 주어졌을 때 출력 전력을 구하고, dBm을 mW로 변환하는 문제이다.

조건 정리

주어진 값: 입력 전력은 $10dBm$, 전력이득은 $13dB$이다.
구해야 할 값: 선형증폭기의 출력 전력 P_{out}을 mW 단위로 구한다.
주의할 조건: 임피던스가 정합되어 있으므로 입력 전력이 증폭기에 전달되며, dB 값은 더한 뒤 마지막에 mW로 변환할 수 있다.

사용할 공식

전력의 dBm 표현은 $P(dBm) = 10\log_{10}(P(mW)/1mW)$이고, 증폭기의 전력이득은 $G(dB) = P_{out}(dBm) - P_{in}(dBm)$이다. 따라서 $P_{out}(dBm) = P_{in}(dBm) + G(dB)$를 사용한다. 입력 전력과 전력이득이 로그 단위로 주어졌으므로 두 값을 더하면 출력 전력의 dBm 값이 된다.

계산 과정

1. 출력 전력의 로그값은 $P_{out} = 10dBm + 13dB = 23dBm$이다.
2. 이를 mW로 변환하면 $P_{out}(mW) = 10^{23/10} \times 1mW \approx 199.5mW$.
3. 선지의 값으로 반올림하면 출력 전력은 $200mW$이다.

NoteBase

선지 판단

① X — $10mW$는 $10dBm$에 해당하는 입력 전력으로, 증폭 후의 출력 전력이 아니다. 틀린 값 10을 올바르게 고치면 약 $200mW$이다.
② X — 전력이득 $13dB$를 선형비로 바꾸면 $10^{13/10} \approx 20$이므로 20은 전력의 증폭 배율이지 출력 전력값이 아니다. 출력 전력은 $10mW \times 20 \approx 200mW$이다.
③ X — 23은 $10dBm + 13dB = 23dBm$에서 얻는 출력 전력의 로그 단위 값이다. $23mW$가 아니라 $23dBm \approx 200mW$로 고쳐야 한다.
④ X — $100mW$는 $20dBm$에 해당하며, 입력 $10dBm$에 전력이득 $10dB$를 적용했을 때의 값이다. 이 문제의 전력이득은 $13dB$이므로 약 $200mW$가 된다.
⑤ O — 계산 결과 $23dBm \approx 199.5mW$이므로 선지의 $200mW$가 맞다.

오답 포인트

23이라는 수치를 곧바로 $23mW$로 읽거나, 전력이득의 선형비 약 20을 출력 전력으로 고르는 것이 함정이다. dBm과 dB는 더할 수 있지만, 결과를 mW로 묻는 경우에는 반드시 $10^{P(dBm)/10}$으로 변환해야 한다.

다시 나오면 이렇게 판단

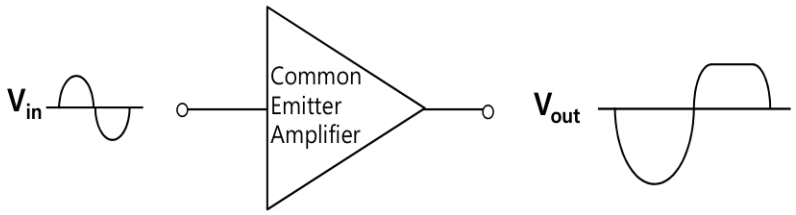
임피던스가 정합된 증폭기에서 입력 전력이 dBm, 전력이득이 dB로 주어지면 먼저 두 값을 더해 출력 dBm을 구하고, 문제가 요구한 mW 단위로 변환한다. 또는 입력 mW에 선형 전력이득 $10^{G(dB)/10}$을 곱해도 같은 결과가 된다.

암기 포인트

출력 dBm = 입력 dBm + 이득 dB이며, $10dBm = 10mW$, $20dBm = 100mW$, $23dBm \approx 200mW$이다.

NoteBase

7. 다음 그림과 같은 공통 이미터(Common Emitter) 증폭기의 출력 전압 파형의 일부가 왜곡된 모양을 나타낸 것에 대한 설명으로 옳은 것을 모두 고르면?



ㄱ. 증폭기의 동작점이 차단점에 근접해 있으면 출력파형 중 양(+)의 반주기에서 왜곡이 발생한다.

ㄴ. 왜곡을 해결하기 위해서는 베이스(Base) 바이어스 전류 I_B를 증가시켜야 한다.

ㄷ. 컬랙터(Collector) 전류 I_C는 음(-)의 반주기에서 왜곡이 발생한다.

① ㄱ
② ㄱ, ㄴ
③ ㄱ, ㄷ
④ ㄴ, ㄷ
⑤ ㄱ, ㄴ, ㄷ

정답 5번

출제 포인트

공통 이미터 증폭기의 위상 반전과 차단점 부근의 클리핑 관계를 묻는 문제이다. 그림에서 출력의 양(+)의 반주기가 평평하게 잘린 것은 동작점이 차단점에 가까워 컬렉터 전류가 0에 이르는 차단 왜곡이 발생했음을 뜻한다.

NoteBase

선지별 해설

① X — ㄱ은 옳지만 ㄴ과 ㄷ도 옳으므로 ㄱ만 고른 것은 틀리다. 올바르게는 ㄱ, ㄴ, ㄷ을 모두 선택한다.

② X — ㄱ과 ㄴ은 옳지만 ㄷ도 옳으므로 ㄱ, ㄴ만 고른 것은 틀리다. 차단 시 컬렉터 전류 I_C의 교류 성분은 음(-)의 반주기에서 더 내려가지 못하고 잘린다. 올바르게는 ㄱ, ㄴ, ㄷ을 모두 선택한다.

③ X — ㄱ과 ㄷ은 옳지만 ㄴ도 옳으므로 ㄱ, ㄷ만 고른 것은 틀리다. 베이스 바이어스 전류 I_B를 증가시키면 동작점이 차단점에서 활성 영역 쪽으로 이동하여 해당 왜곡을 줄일 수 있다. 올바르게는 ㄱ, ㄴ, ㄷ을 모두 선택한다.

④ X — ㄴ과 ㄷ은 옳지만 ㄱ도 옳으므로 ㄴ, ㄷ만 고른 것은 틀리다. 공통 이미터 증폭기는 입력과 출력의 위상이 반대이므로, 차단점 부근에서는 입력의 음(-)의 반주기에 I_C가 감소하면서 출력 전압 V_{out}의 양(+)의 반주기가 클리핑된다. 올바르게는 ㄱ, ㄴ, ㄷ을 모두 선택한다.

⑤ O — ㄱ, ㄴ, ㄷ이 모두 옳다. 동작점이 차단점에 가까우면 I_C의 음(-)의 반주기가 차단되고, 위상 반전 때문에 V_{out}에서는 양(+)의 반주기 왜곡으로 나타난다. I_B를 증가시켜 동작점을 활성 영역 안쪽으로 옮기면 왜곡을 완화할 수 있다.

오답 포인트

출력 전압의 클리핑 방향과 컬렉터 전류의 클리핑 방향을 같다고 생각하기 쉽다. 공통 이미터 증폭기에서는 컬렉터 전류가 감소할수록 컬렉터 출력 전압은 증가하므로, I_C의 음(-)의 반주기 차단이 V_{out}의 양(+)의 반주기 클리핑으로 나타난다.

다시 나오면 이렇게 판단

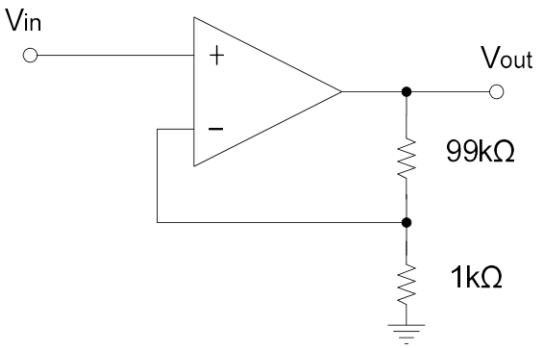
먼저 공통 이미터의 위상 반전을 확인한다. 출력의 양(+)쪽이 잘렸다면 컬렉터 전류가 최소값인 차단에 도달한 경우이고, 출력의 음(-)쪽이 잘렸다면 컬렉터 전압이 더 내려가지 못하는 포화에 도달한 경우로 판단한다.

암기 포인트

공통 이미터는 반전된다. 차단은 I_C의 아래쪽을 자르고 V_{out}의 위쪽을 자른다.

NoteBase

8. 다음 그림과 같은 연산증폭기회로에서 단위이득 주파수(f_T)가 100MHz인 경우 대역폭(Bandwidth) 주파수로 옳은 것은? (단, 증폭기는 상측 차단주파수 이상에서는 20dB/decade의 롤-오프(roll-off) 특성을 갖는다.)



① 1 kHz
② 10 kHz
③ 100 kHz
④ 1 MHz
⑤ 10 MHz

정답 4번

출제 포인트

이 문제는 비반전 연산증폭기의 폐루프 전압이득을 구한 뒤 이득-대역폭 곱을 이용하여 대역폭 주파수를 계산하는 문제이다.

조건 정리

주어진 값: 단위이득 주파수 $f_T = 100MHz$, 피드백 저항 $R_f = 99k\Omega$, 접지 쪽 저항 $R_1 = 1k\Omega$이다.
구해야 할 값: 폐루프 대역폭 f_{BW}이다.
주의할 조건: 증폭기는 상측 차단주파수 이상에서 $20dB/decade$로 감소하는 단일 극점 특성을 가지므로 이득-대역폭 곱을 일정하게 볼 수 있다.

NoteBase

사용할 공식

비반전 증폭기의 폐루프 전압이득은
$A_v = 1 + \frac{R_f}{R_1}$
이고, 단일 극점 연산증폭기의 이득-대역폭 관계는
$f_T = A_v f_{BW}$
이다. 회로에서 입력이 비반전 단자에 들어가고 출력의 일부가 저항 분압을 거쳐 반전 단자로 되먹임되므로 비반전 증폭기 이득식을 사용한다. 또한 $20dB/decade$ 롤오프 조건이 단일 극점 근사에 해당하므로 이득-대역폭 곱 관계를 적용한다.

계산 과정

1. 폐루프 전압이득을 계산한다.
$A_v = 1 + \frac{99k\Omega}{1k\Omega} = 100$
2. 이득-대역폭 곱 관계에 대입한다.
$f_{BW} = \frac{f_T}{A_v} = \frac{100MHz}{100} = 1MHz$
따라서 대역폭 주파수는 $1MHz$이다.

선지 판단

① X — $1kHz$는 계산값 $1MHz$보다 1,000배 작다. 틀린 표현 $1kHz$는 올바르게는 $1MHz$이다.
② X — $10kHz$는 계산값보다 100배 작다. 틀린 표현 $10kHz$는 올바르게는 $1MHz$이다.
③ X — $100kHz$는 계산값보다 10배 작다. 틀린 표현 $100kHz$는 올바르게는 $1MHz$이다.
④ O — 폐루프 이득이 100이므로 $100MHz/100 = 1MHz$가 되어 계산 결과와 일치한다.
⑤ X — $10MHz$는 계산값보다 10배 크며, 폐루프 이득을 10으로 잘못 계산할 때 나오는 값이다. 틀린 표현 $10MHz$는 올바르게는 $1MHz$이다.

오답 포인트

가장 큰 함정은 비반전 증폭기의 이득을 단순히 $R_f/R_1 = 99$로 두거나 저항비를 10으로 오인하는 것이다. 이 회로의 이득은 반드시 $1 + R_f/R_1 = 100$이며, 단위이득 주파수를 이 값으로 나누어야 한다. 또한 MHz와 kHz 사이의 1,000배 단위 차이를 놓치면 ①~③을 고를 수 있다.

다시 나오면 이렇게 판단

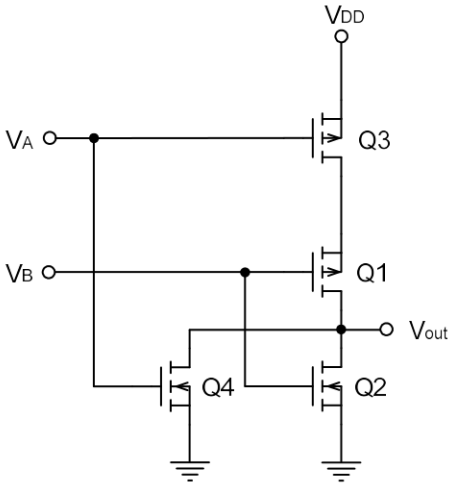
먼저 회로가 비반전 증폭기인지 확인하고 $A_v = 1 + R_f/R_1$을 계산한다. 이어서 단일 극점 조건에서 $f_{BW} = f_T/A_v$를 적용한 뒤 주파수 단위를 검산한다.

암기 포인트

비반전 이득은 $1 + R_f/R_1$, 단일 극점 연산증폭기의 대역폭은 단위이득 주파수를 폐루프 이득으로 나눈 값이다.

NoteBase

9. 다음 그림과 같은 CMOS를 이용한 회로에서 입력단자(V_A)=0101, 입력단자(V_B)=1001이 순차적으로 인가될 때 출력전압의 상태값으로 옳은 것은? (단, 상태값 0=0V, 상태값 1=V_{DD} 이고 $V_{GS(th)}$보다 크다.)



① 1101
② 0110
③ 1010
④ 0010
⑤ 1011

정답 4번

출제 포인트

CMOS 회로의 풀업·풀다운 구조에서 논리식을 찾고, 순차 입력에 따른 출력 상태열을 구하는 문제이다.

조건 정리

위쪽의 Q3, Q1은 직렬로 연결된 PMOS이고 아래쪽의 Q4, Q2는 병렬로 연결된 NMOS이다. PMOS는 게이트 입력이 0일 때 켜지고 NMOS는 게이트 입력이 1일 때 켜진다. 따라서 출력이 1이 되려면 두 PMOS가 모두 켜지고 두 NMOS가 모두 꺼지는 $V_A = 0, V_B = 0$이어야 한다.

사용할 공식

이 회로의 논리식은 $V_{out} = \overline{V_A + V_B}$이다. 즉, 두 입력 중 하나라도 1이면 병렬 NMOS 경로 중 적어도 하나가 켜져 출력은 0이 되고, 두 입력이 모두 0일 때만 직렬 PMOS 경로가 완성되어 출력은 1이 된다.

NoteBase

계산 과정

입력열은 $V_A = 0101$, $V_B = 1001$이다. 각 시점의 입력과 NOR 출력은 다음과 같다.
1번째: $(V_A, V_B) = (0, 1)$이므로 출력은 0이다.
2번째: $(V_A, V_B) = (1, 0)$이므로 출력은 0이다.
3번째: $(V_A, V_B) = (0, 0)$이므로 출력은 1이다.
4번째: $(V_A, V_B) = (1, 1)$이므로 출력은 0이다.
따라서 출력 상태열은 0010이다.

선지 판단

① X — 1101은 모든 자리의 출력이 실제 NOR 결과와 다르다. 틀린 출력열 1101은 올바르게는 0010이다.
② X — 0110은 둘째 자리의 출력이 실제 NOR 결과와 다르다. 틀린 출력열 0110은 올바르게는 0010이다.
③ X — 1010은 첫째 출력이 잘못되어 있다. 첫 입력쌍은 (0, 1)이므로 출력은 1이 아니라 0이며, 1010은 올바르게는 0010이다.
④ O — 각 입력쌍에 NOR 연산을 적용하면 0, 0, 1, 0이 되어 0010과 일치한다.
⑤ X — 1011은 첫째·넷째 출력이 잘못되어 있다. 특히 마지막 입력쌍은 (1, 1)이므로 출력은 1이 아니라 0이며, 1011은 올바르게는 0010이다.

오답 포인트

위쪽 PMOS가 직렬이고 아래쪽 NMOS가 병렬이라는 점을 반대로 읽으면 NAND로 오인하기 쉽다. 이 회로에서는 두 입력이 모두 0인 세 번째 시점에만 출력이 1이 된다는 점이 핵심이다.

다시 나오면 이렇게 판단

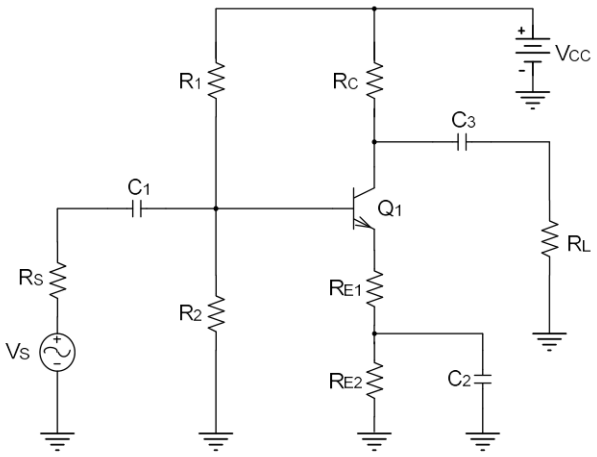
먼저 PMOS 풀업망과 NMOS 풀다운망의 직렬·병렬 연결을 확인해 논리식을 정한다. 그다음 두 입력열을 같은 위치끼리 묶어 각 시점의 논리 출력을 차례대로 기록한다.

암기 포인트

PMOS 직렬·NMOS 병렬은 NOR이며, NOR는 모든 입력이 0일 때만 출력이 1이다.

NoteBase

10. 다음 그림과 같은 공통 이미터(Common Emitter) 증폭기에서 바이패스(bypass) 커패시터(C_2)의 고장에 대한 영향으로 옳지 않은 것은?



① 커패시터 C_2가 개방(open) 고장이면 온도에 대한 안정도는 증가한다.

② 커패시터 C_2가 개방(open) 고장이면 전압이득은 증가한다.

③ 커패시터 C_2가 단락(short) 고장이면 전압이득은 변하지 않는다.

④ 커패시터 C_2가 단락(short) 고장이면 직류컬렉터전류(I_C)는 증가한다.

⑤ 커패시터 C_2가 단락(short) 고장이면 교류입력저항(R_{in}(base))은 변하지 않는다.

정답 2번

출제 포인트

바이패스 커패시터 C_2는 정상 동작 시 직류에 대해서는 개방되고, 중간 주파수의 교류에 대해서는 R_{E2}를 우회시키는 소자이다. 따라서 고장 영향을 판단할 때 직류 바이어스와 교류 이득·입력저항을 나누어 보아야 한다.

NoteBase

선지별 해설

① O — C_2가 개방되면 교류에서도 R_{E2}가 바이패스되지 않아 이미터 부귀환이 커진다. 이에 따라 온도나 트랜지스터 특성 변화에 대한 증폭 동작의 안정도는 증가한다.

② X — C_2가 개방되면 교류 이미터 저항이 R_{E1}에서 $R_{E1} + R_{E2}$로 커져 이미터 부귀환이 증가하므로 전압이득의 크기는 감소한다. 틀린 표현인 '전압이득은 증가한다'는 '전압이득은 감소한다'로 고쳐야 한다.

③ O — C_2가 단락되면 교류에서는 정상 상태에서도 이미 C_2가 R_{E2}를 바이패스한 것과 같은 등가회로가 된다. 따라서 중간 주파수 전압이득은 변하지 않는다.

④ O — 단락된 C_2는 직류에서도 R_{E2}를 우회시킨다. 직류 이미터 저항이 $R_{E1} + R_{E2}$에서 R_{E1}로 감소하므로 이미터 전압의 부귀환이 약해지고 직류 컬렉터전류 I_C는 증가한다.

⑤ O — 정상 상태의 교류 등가회로에서도 C_2는 단락으로 보이므로 R_{E2}는 이미 입력저항 계산에서 제외된다. 따라서 C_2가 단락 고장이어도 베이스에서 본 교류입력저항은 변하지 않는다.

오답 포인트

핵심 함정은 커패시터의 개방·단락 고장을 직류와 교류에서 똑같이 해석하는 데 있다. 특히 ②에서는 개방 고장으로 이미터 부귀환이 커지므로 전압이득이 증가하는 것이 아니라 감소한다. 반대로 단락 고장은 교류에서는 정상적인 바이패스 상태와 같지만, 직류에서는 R_{E2}까지 우회시켜 동작점을 바꾼다.

다시 나오면 이렇게 판단

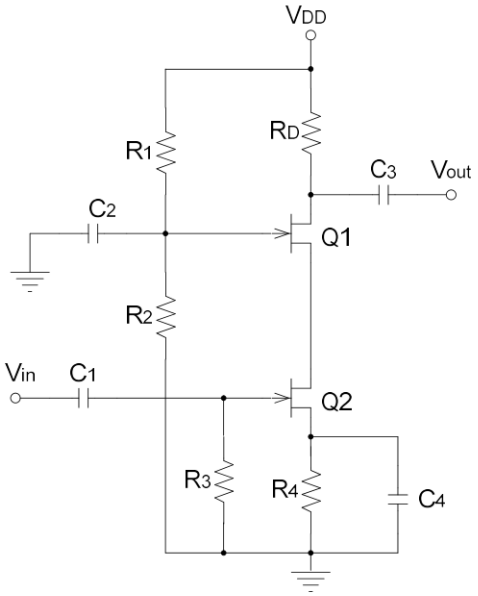
먼저 정상 커패시터를 직류에서는 개방, 중간 주파수 교류에서는 단락으로 치환한다. 그다음 개방 고장은 R_{E2}의 교류 부귀환을 복원하여 이득을 낮추고, 단락 고장은 R_{E2}를 직류에서도 제거하여 I_C를 증가시킨다고 판단한다.

암기 포인트

바이패스 개방은 부귀환 증가·전압이득 감소, 바이패스 단락은 직류 이미터 저항 감소·I_C 증가이다.

NoteBase

11. 다음 그림과 같은 JFET를 이용한 캐스코드(Cascode) 증폭기 회로의 전압이득을 나타낸 식으로 옳은 것은? (단, Q1과 Q2는 동일한 소자이며 순방향 전달 컨덕턴스는 g_m 이다.)



① $g_m R_D$

② $g_m^2 R_D$

③ $(g_m R_D)^2$

④ $\dfrac{R_D}{g_m}$

⑤ $\left(\dfrac{R_D}{g_m}\right)^2$

정답 1번

출제 포인트

캐스코드 증폭기에서 아래쪽 Q2가 입력전압을 드레인 전류로 변환하고, 위쪽 Q1이 그 전류를 출력 저항 R_D로 전달한다는 점을 이용해 전압이득을 구하는 문제이다.

조건 정리

주어진 조건: Q1과 Q2의 순방향 전달 컨덕턴스는 모두 g_m이다. 중역에서는 결합·바이패스 커패시터를 단락으로 보므로 Q1의 게이트와 Q2의 소스는 교류 접지된다.
구해야 할 값: $A_v = v_{out}/v_{in}$의 크기이다.
주의할 조건: Q1과 Q2의 g_m이 직렬로 두 번 곱해지는 구조가 아니다.

NoteBase

사용할 공식

Q2가 만드는 소신호 드레인 전류는 $i_d = g_m v_{in}$이고, 이 전류가 R_D에 만드는 출력전압은 $v_{out} = -i_d R_D$이다.
따라서
$A_v = \frac{v_{out}}{v_{in}} = -g_m R_D, \qquad |A_v| = g_m R_D$
이 공식을 쓰는 이유는 Q2가 공통소스단으로서 전압을 전류로 변환하고, Q1은 공통게이트단으로서 그 전류를 출력으로 전달하기 때문이다.

계산 과정

1. Q2의 소스는 C4에 의해 교류 접지되므로 $v_{gs2} = v_{in}$이다.
2. Q2의 소신호 드레인 전류는 $i_d = g_m v_{in}$이다.
3. Q1은 캐스코드 소자로서 이 전류를 R_D 쪽으로 전달하므로 $v_{out} = -g_m v_{in} R_D$이다.
4. 따라서 전압이득은 $A_v = -g_m R_D$이고, 선지에 제시된 이득의 크기는 $g_m R_D$이다.

선지 판단

① O — $A_v = -g_m R_D$이므로 전압이득의 크기는 $g_m R_D$이다.
② X — $g_m^2 R_D$는 Q1과 Q2가 각각 전압-전류 변환을 한다고 잘못 보고 g_m을 두 번 곱한 식이다. 틀린 표현 $g_m^2 R_D$는 올바르게는 $g_m R_D$이다.
③ X — $(g_m R_D)^2$은 각 단의 전압이득을 곱하는 두 단 종속 증폭기로 오인한 식이다. 이 회로에서 Q1은 Q2의 전류를 전달하는 캐스코드 소자이므로 올바르게는 $g_m R_D$이다.
④ X — R_D/g_m은 전압이득의 식이 아니며 단위도 저항의 제곱이어서 무차원인 전압이득이 될 수 없다. 틀린 표현 R_D/g_m는 올바르게는 $g_m R_D$이다.
⑤ X — $(R_D/g_m)^2$은 캐스코드의 전압이득 관계와 맞지 않고 단위도 무차원이 아니다. 틀린 표현 $(R_D/g_m)^2$는 올바르게는 $g_m R_D$이다.
계산 결과 전압이득의 크기는 $g_m R_D$이므로 정답은 1번이다.

오답 포인트

Q1과 Q2가 두 개라는 이유만으로 g_m 또는 $g_m R_D$를 두 번 곱하면 ②나 ③을 고르게 된다. Q2는 입력전압을 전류로 바꾸고 Q1은 그 전류를 전달하므로 전체 이득에는 g_m이 한 번만 들어간다. 또한 실제 전압이득에는 반전 부호가 붙지만, 선지들은 이득의 크기만 제시한다.

다시 나오면 이렇게 판단

캐스코드 회로에서는 먼저 입력 트랜지스터의 $g_m v_{in}$으로 출력 전류를 구한 뒤, 그 전류에 출력 저항을 곱한다. 마지막으로 $g_m R_D$가 무차원인지 확인하면 식의 형태를 검산할 수 있다.

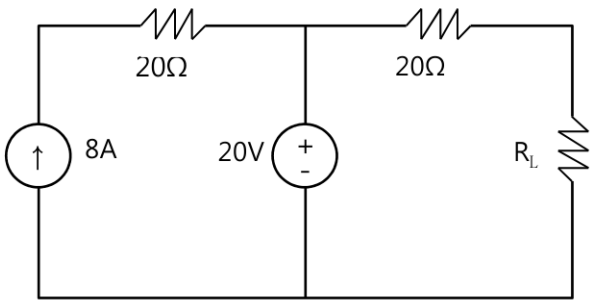
NoteBase

암기 포인트

캐스코드는 g_m을 제곱하는 회로가 아니다. 기본 전압이득은 $A_v = -g_m R_D$, 이득의 크기는 $g_m R_D$이다.

NoteBase

12. 다음 그림과 같은 회로에서 최대전력전달을 위한 부하저항 R_L값과 전달되는 최대전력값이 각각 옳은 것은?



① 20Ω, 5W
② 20Ω, 10W
③ 10Ω, 10W
④ 10Ω, 5W
⑤ 40Ω, 20W

정답 1번

출제 포인트

부하 단자에서 본 테브난 등가전압과 등가저항을 구한 뒤, 최대전력전달 조건 $R_L = R_{th}$과 $P_{max} = V_{th}^2/(4R_{th})$를 적용하는 문제이다.

조건 정리

주어진 값: 중앙의 이상적인 전압원은 위쪽 노드 전압을 아래쪽 기준 노드에 대해 $20V$로 고정한다. 부하 앞에는 20Ω 저항이 직렬로 연결되어 있다.
구해야 할 값: 최대전력전달을 위한 R_L과 부하에 전달되는 최대전력 P_{max}이다.
주의할 조건: 왼쪽의 $8A$ 전류원과 20Ω 저항은 이상적인 $20V$ 전압원이 중앙 노드 전압을 고정하므로 부하 단자의 테브난 전압에 영향을 주지 않는다.

사용할 공식

최대전력전달 조건은 $R_L = R_{th}$이다. 이때 최대전력은
$P_{max} = \frac{V_{th}^2}{4R_{th}}$
이다. 부하에서 바라본 나머지 회로를 테브난 등가회로로 바꿀 수 있으므로 이 공식을 사용한다.

NoteBase

계산 과정

1. 부하를 개방하면 오른쪽 20Ω 저항에는 전류가 흐르지 않아 전압 강하가 없다. 따라서 $V_{th} = 20V$이다.
2. 독립 전원을 제거하면 이상적인 전압원은 단락되고 이상적인 전류원은 개방된다. 부하 단자에서 보이는 저항은 오른쪽의 20Ω뿐이므로 $R_{th} = 20\Omega$이다.
3. 최대전력전달 조건에 따라 $R_L = R_{th} = 20\Omega$이다.
4. 최대전력은
$P_{max} = \frac{20^2}{4 \times 20} = 5W$
이다.

선지 판단

① O — $R_L = 20\Omega$, $P_{max} = 5W$로 계산 결과와 모두 일치한다.
② X — $R_L = 20\Omega$는 맞지만 최대전력 $10W$가 틀리다. 올바르게는 $P_{max} = 5W$이다.
③ X — $R_L = 10\Omega$와 최대전력 $10W$가 모두 틀리다. 올바르게는 $R_L = 20\Omega$, $P_{max} = 5W$이다.
④ X — 최대전력 $5W$는 맞지만 $R_L = 10\Omega$가 틀리다. 올바르게는 $R_L = 20\Omega$이다.
⑤ X — $R_L = 40\Omega$와 최대전력 $20W$가 모두 틀리다. 왼쪽과 오른쪽의 두 20Ω 저항을 단순히 더하면 안 되며, 올바르게는 $R_L = 20\Omega$, $P_{max} = 5W$이다.

오답 포인트

두 개의 20Ω 저항이 그림에 있다는 이유로 이를 직렬 합성하여 40Ω로 판단하기 쉽다. 독립 전원을 제거하면 전류원 쪽 가지는 개방되므로 왼쪽 저항은 부하에서 보이지 않는다. 또한 최대전력 식의 분모 $4R_{th}$에서 4를 빠뜨리면 전력을 크게 계산하게 된다.

다시 나오면 이렇게 판단

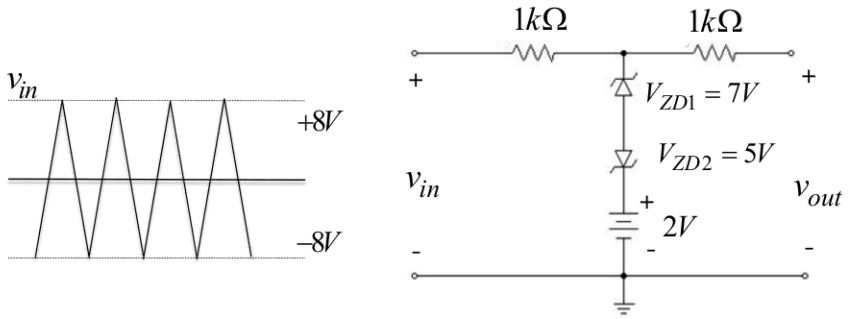
먼저 부하를 개방하여 V_{th}를 구하고, 독립 전압원은 단락·독립 전류원은 개방하여 R_{th}를 구한다. 그다음 $R_L = R_{th}$와 $P_{max} = V_{th}^2/(4R_{th})$를 차례로 적용한다.

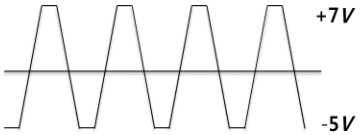
암기 포인트

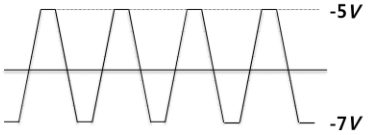
최대전력전달은 '부하저항과 테브난저항이 같을 때'이며, 최대전력은 $V_{th}^2/(4R_{th})$이다.

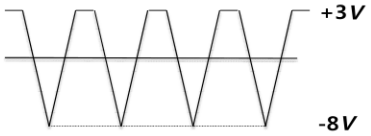
NoteBase

13. 다음 그림과 같은 회로에서 입력전압이 V_{in}일 때 출력전압 V_{out} 파형으로 옳은 것은? (단, 다이오드와 제너다이오드는 이상적인 경우이다. 따라서, 순방향 전압 강하는 0이다.)

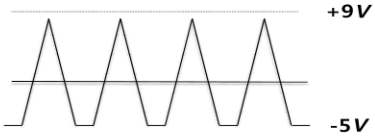


① 

② 

③ 

④ 

⑤ 

정답 4번

출제 포인트

이 문제는 이상적인 제너다이오드와 직류 전원의 극성을 함께 고려하여 양·음의 클리핑 전압을 구하고, 그 전압을 입력의 최댓값·최솟값과 비교하는 문제이다.

NoteBase

조건 정리

입력은 $+8V$와 $-8V$ 사이를 오가는 삼각파이다. 제너전압은 $V_{ZD1}=7V$, $V_{ZD2}=5V$이고 직류 전원 위쪽 단자는 $+2V$이다. 다이오드의 순방향 전압 강하는 $0V$이다. 출력에 부하가 표시되어 있지 않으므로 오른쪽 $1k\Omega$ 저항에는 전류가 흐르지 않아 그 전압 강하는 0이고, 출력전압은 두 저항 사이의 접점 전압과 같다.

사용할 공식

양의 클리핑 기준은 $V_{C+}=2+7=9V$이고, 음의 클리핑 기준은 $V_{C-}=2-5=-3V$이다. 양의 방향에서는 $ZD1$이 제너 항복하고 $ZD2$가 순방향 도통하며, 음의 방향에서는 $ZD1$이 순방향 도통하고 $ZD2$가 제너 항복하므로 이 기준을 사용한다.

계산 과정

1. 양의 제한 전압은 직류 기준전압 $+2V$에 $ZD1$의 제너전압 $7V$를 더한 $+9V$이다.
2. 입력의 양의 최댓값은 $+8V$로 $+9V$에 도달하지 않으므로 양의 구간에서는 클리핑되지 않고 출력 최댓값이 $+8V$가 된다.
3. 음의 제한 전압은 $+2V$에서 $ZD2$의 제너전압 $5V$를 뺀 $-3V$이다.
4. 입력이 $-3V$보다 낮아지려 하면 제너 경로가 도통하여 출력이 $-3V$로 제한된다. 따라서 출력 범위는 $-3V$부터 $+8V$까지이다.

선지 판단

① X — $+7V$, $-5V$는 $+2V$ 직류 전원의 이동 효과를 반영하지 않은 값이다. 올바르게는 양의 실제 최댓값이 $+8V$, 음의 클리핑값이 $-3V$이다.
② X — 출력이 $-7V$부터 $-5V$ 사이로 제한되지 않는다. 입력이 제한 범위 안에 있을 때는 출력이 입력을 그대로 따르므로 올바른 출력 범위는 $-3V$부터 $+8V$까지이다.
③ X — 음의 최솟값을 $-8V$로 둔 것은 $-3V$에서 시작되는 제너 클리핑을 무시한 것이고, 양의 최댓값 $+3V$도 잘못된 값이다. 올바르게는 최댓값 $+8V$, 최솟값 $-3V$이다.
④ O — 양의 제한 기준은 $+9V$이지만 입력은 $+8V$까지만 상승하므로 위쪽은 잘리지 않는다. 음의 구간은 $-3V$에서 잘리므로 제시된 파형과 일치한다.
⑤ X — $+9V$는 회로의 양의 클리핑 기준일 뿐 입력이 실제로 도달하는 출력 최댓값이 아니다. 또한 음의 제한값은 $-5V$가 아니라 $+2V-5V=-3V$이다. 올바르게는 최댓값 $+8V$, 최솟값 $-3V$이다.

오답 포인트

제너전압 $7V$, $5V$만 보고 ①을 고르거나, 계산된 양의 클리핑 기준 $+9V$를 곧바로 출력 최댓값으로 보아 ⑤를 고르기 쉽다. 클리핑 기준을 구한 뒤에는 입력이 실제로 그 기준에 도달하는지를 반드시 비교해야 한다. 이 회로에서는 $+8V<+9V$이므로 위쪽은 잘리지 않는다.

NoteBase

다시 나오면 이렇게 판단

바이어스된 제너 클리퍼는 먼저 직류 기준전압에 제너전압을 더하거나 빼서 양·음의 제한 전압을 구한 다음, 각 제한 전압을 입력의 최댓값·최솟값과 비교한다. 입력이 제한 전압에 도달하는 방향에서만 파형이 잘린다.

암기 포인트

클리핑 기준 계산 후 입력 범위와 비교한다. 이 회로는 기준이 $+9V$, $-3V$이고 입력이 $\pm 8V$이므로 실제 출력은 위쪽 $+8V$, 아래쪽 $-3V$이다.

NoteBase

14. 부울함수 $F(A,B,C,D)=\overline{B}C+\overline{A}C$의 아래 카르노맵(Karnaugh map)에서 1이 들어갈 자리로 옳은 것은?

A \ BC	00	01	11	10
0	ㄱ	1	ㄷ	ㄹ
1	ㄴ	1	0	ㅁ

① ㄱ
② ㄴ
③ ㄷ
④ ㄹ
⑤ ㅁ

정답 3번

출제 포인트

이 문제는 부울함수 $F=\overline{B}C+\overline{A}C=C(\overline{B}+\overline{A})$를 카르노맵의 행 A와 열 BC에 대응시켜 값이 1인 칸을 찾는 문제이다. 변수 D는 식에 나타나지 않으므로 함수값에 영향을 주지 않는다.

선지별 해설

① X — ㄱ은 $A=0, BC=00$인 칸이다. $C=0$이므로 $F=C(\overline{B}+\overline{A})=0$이다. 틀린 표현은 'ㄱ에 1이 들어간다'이며, 올바르게는 ㄱ에 0이 들어간다.
② X — ㄴ은 $A=1, BC=00$인 칸이다. $C=0$이므로 함수값은 0이다. 틀린 표현은 'ㄴ에 1이 들어간다'이며, 올바르게는 ㄴ에 0이 들어간다.
③ O — ㄷ은 $A=0, BC=11$인 칸이다. $C=1$이고 $\overline{A}=1$이므로 $F=1$이다. 따라서 ㄷ에 1이 들어간다.
④ X — ㄹ은 $A=0, BC=10$인 칸이다. $C=0$이므로 함수값은 0이다. 틀린 표현은 'ㄹ에 1이 들어간다'이며, 올바르게는 ㄹ에 0이 들어간다.
⑤ X — ㅁ은 $A=1, BC=10$인 칸이다. $C=0$이므로 함수값은 0이다. 틀린 표현은 'ㅁ에 1이 들어간다'이며, 올바르게는 ㅁ에 0이 들어간다.

오답 포인트

카르노맵의 열은 이진수의 일반 순서가 아니라 그레이 코드 순서인 00, 01, 11, 10으로 배열된다. 또한 식을 $C(\overline{B}+\overline{A})$로 묶으면 $C=0$인 00열과 10열은 모두 0임을 바로 알 수 있다. ㄷ은 11열에 있어 $C=1$이고, $A=0$이므로 1이 된다.

NoteBase

다시 나오면 이렇게 판단

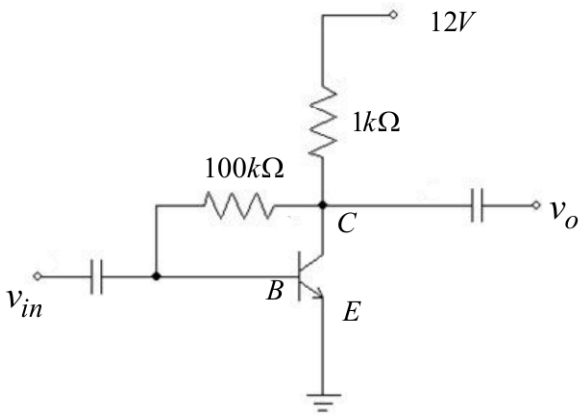
먼저 식을 공통 인수로 묶은 뒤 카르노맵의 각 칸에서 행과 열의 변수값을 대입한다. 이 문제에서는 $C = 0$이면 즉시 0이고, $C = 1$이면 $A = 0$ 또는 $B = 0$일 때 1이다.

암기 포인트

카르노맵 열 순서는 00→01→11→10이며, $F = C(\overline{B} + \overline{A})$는 '$C = 1$, 그리고 A와 B 중 적어도 하나가 0'일 때 1이다.

NoteBase

15. 다음 그림과 같은 회로에서 직류 바이어스 전압 V_{CE}[V]의 값으로 옳은 것은? (단, V_{BE}=0.7V, β=100임.)



① 3
② 5.3
③ 6.3
④ 7.3
⑤ 12

정답 3번

출제 포인트

이 문제는 컬렉터-베이스 귀환 바이어스 회로에서 직류 등가회로를 세우고 V_{CE}를 구하는 문제이다.

조건 정리

직류 해석에서 입력·출력 결합 커패시터는 개방한다.
주어진 값은 $V_{CC}=12V$, $R_C=1k\Omega$, $R_B=100k\Omega$, $V_{BE}=0.7V$, $\beta=100$이다.
이미터가 접지되어 있으므로 $V_E=0$, $V_B=0.7V$, $V_{CE}=V_C$이다.

사용할 공식

베이스 저항 양단의 전압으로부터
$I_B=\frac{V_C-V_{BE}}{R_B}$
이다. 컬렉터 노드에서 R_C를 흐르는 전류는 컬렉터전류와 베이스전류로 나뉘므로
$\frac{V_{CC}-V_C}{R_C}=I_C+I_B=(\beta+1)I_B$
를 사용한다. 이 회로에서는 베이스전류도 컬렉터 노드에서 공급되므로 R_C 전류를 I_C만으로 두지 않는 것이 정확하다.

NoteBase

계산 과정

위 식에 수치를 대입하면
$\frac{12 - V_C}{1k\Omega} = 101\left(\frac{V_C - 0.7}{100k\Omega}\right)$
이다. 양변을 정리하면
$100(12 - V_C) = 101(V_C - 0.7)$
$1200 - 100V_C = 101V_C - 70.7$
$V_C = \frac{1270.7}{201} \approx 6.32V$
이다. 이미터가 접지되어 있으므로 $V_{CE} = V_C \approx 6.3V$이다. 또한 $V_C > V_B$이므로 활성영역 가정과도 모순되지 않는다.

선지 판단

① X — $3V$가 아니라 계산 결과는 약 $6.3V$이다. 올바르게는 $V_{CE} \approx 6.3V$이다.
② X — $5.3V$가 아니라 계산 결과는 약 $6.3V$이다. 올바르게는 $V_{CE} \approx 6.3V$이다.
③ O — 계산한 $V_{CE} \approx 6.32V$를 소수 첫째 자리로 나타내면 $6.3V$이므로 일치한다.
④ X — $7.3V$가 아니라 계산 결과는 약 $6.3V$이다. 올바르게는 $V_{CE} \approx 6.3V$이다.
⑤ X — $12V$는 전원전압이며, R_C에 전압 강하가 생기므로 V_{CE}가 아니다. 올바르게는 $V_{CE} \approx 6.3V$이다.

오답 포인트

핵심 함정은 컬렉터 노드에서 베이스 쪽으로도 전류가 흐른다는 사실을 빠뜨리는 것이다. 따라서 R_C 전류는 정확히 I_C가 아니라 $I_C + I_B = (\beta + 1)I_B$이다. 다만 β가 크므로 I_B를 근사적으로 무시해도 약 $6.35V$가 나와 같은 ③을 고르게 된다.

다시 나오면 이렇게 판단

직류 해석에서는 먼저 커패시터를 개방하고, 이미터 접지로부터 $V_B = V_{BE}$, $V_{CE} = V_C$를 정한다. 그다음 컬렉터 노드에 KCL을 적용하여 저항 전류가 어느 가지로 나뉘는지 확인한 뒤 전압을 계산한다.

암기 포인트

컬렉터-베이스 귀환 바이어스에서는 R_C 전류가 $I_C + I_B = (\beta + 1)I_B$이고, 이미터 접지이면 $V_{CE} = V_C$이다.

NoteBase

16. 공기 속에 길이가 1m인 두 도선이 0.2m의 간격으로 평행하게 놓여있고, 각각 2A, 3A의 전류가 같은 방향으로 흐르고 있을 때 두 도선 사이에 작용하는 힘의 크기[N]를 구한 것으로 옳은 것은?

① 12×10^{-6}

② 6×10^{-6}

③ 12×10^{-5}

④ 6×10^{-5}

⑤ 12×10^{-4}

정답 2번

출제 포인트

이 문제는 평행한 두 직선 도선 사이에 작용하는 자기력의 공식을 이용해 힘의 크기를 구하는 문제이다.

조건 정리

주어진 값: 도선의 길이 $l = 1m$, 도선 사이의 거리 $d = 0.2m$, 전류 $I_1 = 2A$, $I_2 = 3A$이다.

구해야 할 값: 두 도선 사이에 작용하는 힘의 크기 F이다.

주의할 조건: 두 전류가 같은 방향으로 흐르므로 두 도선 사이에는 인력이 작용한다.

사용할 공식

진공의 투자율을 $\mu_0 = 4\pi \times 10^{-7} N/A^2$라 하면 평행 도선 사이의 힘은

$F = \frac{\mu_0 I_1 I_2 l}{2\pi d}$

이다. 긴 평행 도선의 한쪽이 만든 자기장 속에 다른 도선이 놓인 상황이므로 이 공식을 사용한다.

계산 과정

주어진 값을 공식에 대입하면

$F = \frac{(4\pi \times 10^{-7})(2)(3)(1)}{2\pi(0.2)}$

이다. π를 약분하고 수치를 계산하면

$F = 6 \times 10^{-6} N$

이 된다.

NoteBase

선지 판단

① X — $12 \times 10^{-6} N$은 계산값의 2배이다. 분모의 2를 빠뜨리면 나올 수 있는 값이며, 올바른 힘은 $6 \times 10^{-6} N$이다.
② O — 공식에 주어진 값을 대입한 결과가 $6 \times 10^{-6} N$이므로 일치한다.
③ X — $12 \times 10^{-5} N$은 계산 결과와 계수 및 지수가 모두 다르다. 올바른 힘은 $6 \times 10^{-6} N$이다.
④ X — $6 \times 10^{-5} N$은 지수를 한 자리 크게 잡아 계산값의 10배가 된 값이다. 올바른 힘은 $6 \times 10^{-6} N$이다.
⑤ X — $12 \times 10^{-4} N$은 계산 결과와 계수 및 지수가 모두 다르다. 올바른 힘은 $6 \times 10^{-6} N$이다.

오답 포인트

분모의 $2\pi d$에서 2를 누락하면 ①처럼 정답의 2배가 된다. 또한 10^{-7}과 거리 $0.2 m$를 함께 계산할 때 지수를 잘못 처리하면 ④처럼 10배 큰 값이 된다. 같은 방향이라는 조건은 힘의 크기를 바꾸는 것이 아니라 힘의 방향이 인력임을 결정한다.

다시 나오면 이렇게 판단

평행 도선 문제는 먼저 전류 방향으로 인력·척력을 판단하고, $F = \mu_0 I_1 I_2 l / (2\pi d)$에 SI 단위 값을 대입한 뒤 지수와 단위를 검산한다.

암기 포인트

평행 전류는 같은 방향이면 서로 끌어당기고, 힘은 전류의 곱과 도선 길이에 비례하며 도선 사이의 거리에 반비례한다.

NoteBase

17. 크기 10A, 위상 0인 전류와 크기 10A, 위상 $\frac{\pi}{2}$인 전류의 합성전류의 크기[A], 위상값[rad]으로 각각 옳은 것은?

① $10\sqrt{2}$, $\frac{\pi}{4}$

② 20, $\frac{\pi}{4}$

③ $10\sqrt{2}$, $\frac{\pi}{2}$

④ 20, $\frac{\pi}{2}$

⑤ 20, 0

정답 1번

출제 포인트

이 문제는 위상이 다른 두 정현파 전류를 직교좌표형 페이저로 바꾸어 합성전류의 크기와 위상을 구하는 문제이다.

조건 정리

주어진 전류는 각각 $10\angle 0$과 $10\angle \frac{\pi}{2}$이다. 구해야 할 값은 두 전류의 페이저 합의 크기 A와 위상 rad이다. 위상이 서로 다르므로 크기끼리 바로 더하지 않고 실수부와 허수부로 나누어 더한다.

사용할 공식

페이저 $I\angle\theta$의 직교좌표형은 $I(\cos\theta + j\sin\theta)$이다. 따라서 합성전류는 $I_T = I_1 + I_2$로 구하고, $I_T = a + jb$이면 크기는 $\sqrt{a^2+b^2}$, 위상은 $\tan^{-1}(b/a)$이다. 두 전류의 위상차가 $\frac{\pi}{2}$이므로 서로 직교하는 페이저 성분으로 합성해야 한다.

계산 과정

첫 번째 전류는 $I_1 = 10\angle 0 = 10 + j0$이다. 두 번째 전류는 $I_2 = 10\angle\frac{\pi}{2} = j10$이다. 따라서

$I_T = I_1 + I_2 = 10 + j10$

이다. 합성전류의 크기는

$|I_T| = \sqrt{10^2 + 10^2} = 10\sqrt{2}A$

이고, 위상은

$\theta = \tan^{-1}\left(\frac{10}{10}\right) = \frac{\pi}{4}rad$

이다.

NoteBase

선지 판단

① O — 계산 결과가 $10\sqrt{2}A, \frac{\pi}{4}rad$이므로 옳다.
② X — '크기 $20A$'가 틀렸다. 두 페이저는 같은 위상이 아니므로 크기를 단순히 더할 수 없으며, 올바르게는 $10\sqrt{2}A, \frac{\pi}{4}rad$이다.
③ X — '위상 $\frac{\pi}{2}rad$'가 틀렸다. 실수부와 허수부가 모두 10이므로 합성 페이저의 위상은 올바르게는 $\frac{\pi}{4}rad$이며, 전체 값은 $10\sqrt{2}A, \frac{\pi}{4}rad$이다.
④ X — '크기 $20A$, 위상 $\frac{\pi}{2}rad$'가 모두 틀렸다. 올바르게는 $10\sqrt{2}A, \frac{\pi}{4}rad$이다.
⑤ X — '크기 $20A$, 위상 $0rad$'가 모두 틀렸다. 올바르게는 $10\sqrt{2}A, \frac{\pi}{4}rad$이다.

오답 포인트

두 전류의 크기가 각각 $10A$라는 이유만으로 $10 + 10 = 20A$로 계산하는 것이 핵심 함정이다. 위상차가 $\frac{\pi}{2}$이면 두 페이저가 직교하므로 피타고라스 관계로 크기를 구하고, 실수부와 허수부의 비로 위상을 구한다.

다시 나오면 이렇게 판단

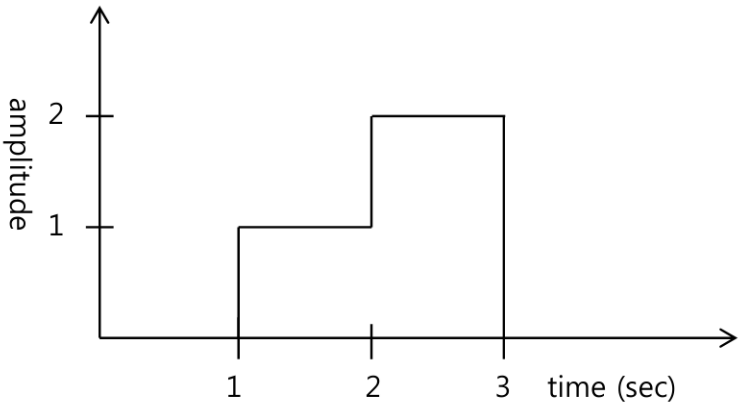
각 전류를 먼저 $a + jb$형으로 변환한 뒤 실수부끼리, 허수부끼리 더하고, 마지막에 크기와 위상을 계산한다. 위상이 같은 경우에만 크기를 부호까지 고려해 대수적으로 바로 더할 수 있다.

암기 포인트

같은 크기의 두 페이저가 90° 차이면 합성 크기는 원래 크기의 $\sqrt{2}$배이고, 합성 위상은 두 위상의 중간이다.

NoteBase

18. 다음 그림과 같은 파형을 라플라스(Laplace) 변환한 수식으로 옳은 것은?



① $e^{-s}/s + e^{-2s}/s$
② $e^{-s}/s + e^{-2s}/s - e^{-3s}/2s$
③ $e^{-s}/s - 2 \cdot (e^{-3s}/2s)$
④ $e^{-s}/s + e^{-2s}/2s - e^{-3s}/s$
⑤ $e^{-s}/s + e^{-2s}/s - 2 \cdot (e^{-3s}/s)$

정답 5번

출제 포인트

구간별 계단 파형을 단위계단함수의 합으로 나타낸 뒤 시간 지연에 대한 라플라스 변환을 적용하는 문제이다.

조건 정리

파형은 $t < 1$에서 0, $1 \le t < 2$에서 1, $2 \le t < 3$에서 2, t≥3에서 0이다.
각 시점의 변화량은 $t = 1$에서 $+1$, $t = 2$에서 $+1$, $t = 3$에서 -2이다.
구해야 할 값은 이 파형 $f(t)$의 라플라스 변환 $F(s)$이다.

사용할 공식

단위계단함수 $u(t-a)$의 라플라스 변환은 다음과 같다.
$\mathcal{L}\{u(t-a)\} = \frac{e^{-as}}{s}$
계단 파형은 각 불연속 시점에 그 시점의 변화량을 곱한 단위계단함수를 더해 표현할 수 있으므로 이 공식을 사용한다.

NoteBase

계산 과정

1. 각 시점의 변화량을 이용하면 파형은 다음과 같다.

$f(t) = u(t-1) + u(t-2) - 2u(t-3)$

2. 각 항에 시간 지연 단위계단함수의 라플라스 변환을 적용한다.

$F(s) = \frac{e^{-s}}{s} + \frac{e^{-2s}}{s} - 2\frac{e^{-3s}}{s}$

3. 이 식과 일치하는 선지는 ⑤이다.

선지 판단

① X — $\frac{e^{-s}}{s} + \frac{e^{-2s}}{s}$는 $t = 3$에서의 -2 변화를 누락하여 t≥3에서도 진폭이 2로 남는다. 올바르게는 $-2\frac{e^{-3s}}{s}$를 추가해야 한다.

② X — $-\frac{e^{-3s}}{2s}$는 $t = 3$에서 진폭을 $\frac{1}{2}$만 낮추므로 이후 진폭이 $\frac{3}{2}$로 남는다. 올바르게는 진폭 2를 0으로 내리는 $-2\frac{e^{-3s}}{s}$이어야 한다.

③ X — $\frac{e^{-s}}{s} - 2\left(\frac{e^{-3s}}{2s}\right) = \frac{e^{-s}}{s} - \frac{e^{-3s}}{s}$이므로 $t = 2$에서의 $+1$ 변화를 누락하고 $t = 3$의 감소량도 -1로 잘못 나타낸다. 올바르게는 $+\frac{e^{-2s}}{s}$와 $-2\frac{e^{-3s}}{s}$를 반영해야 한다.

④ X — $\frac{e^{-2s}}{2s}$는 $t = 2$에서 $+\frac{1}{2}$, $-\frac{e^{-3s}}{s}$는 $t = 3$에서 -1의 변화만 나타낸다. 올바르게는 각각 $+\frac{e^{-2s}}{s}$, $-2\frac{e^{-3s}}{s}$이어야 한다.

⑤ O — $t = 1, 2, 3$에서의 변화량 $+1,\ +1,\ -2$를 모두 정확히 반영한 $\frac{e^{-s}}{s} + \frac{e^{-2s}}{s} - 2\frac{e^{-3s}}{s}$이다.

오답 포인트

그래프의 각 구간 진폭을 그대로 계수로 쓰는 것이 아니라, 각 불연속 시점의 진폭 변화량을 계수로 써야 한다. 특히 $t = 3$에서는 진폭이 2에서 0으로 떨어지므로 변화량은 -2이며, 이 항을 누락하거나 $-\frac{1}{2}$, -1로 잡으면 ①~④와 같은 오답이 된다.

다시 나오면 이렇게 판단

계단 파형에서는 왼쪽부터 각 불연속 시점과 진폭 변화량을 적고, $\Delta A\,u(t-a)$를 만든 뒤 $\Delta A\frac{e^{-as}}{s}$로 변환한다. 마지막에는 각 구간의 진폭을 다시 복원하여 식을 검산한다.

암기 포인트

계단 파형의 계수는 높이가 아니라 변화량이다. a초에서 ΔA만큼 변하면 라플라스 변환에 $\Delta A\frac{e^{-as}}{s}$가 추가된다.

NoteBase

19. 다음 논리식 중에서 $\overline{X}Z+X\overline{Z}+X\overline{Y}$와 동일한 논리식으로 옳은 것은?

① $\overline{X}Z+X\overline{Z}+\overline{Y}Z$
② $\overline{X}Z+X\overline{Z}+\overline{Y}\overline{Z}$
③ $\overline{X}Z+\overline{X}\overline{Z}+\overline{Y}Z$
④ $XZ+X\overline{Z}+\overline{Y}Z$
⑤ $\overline{X}Z+XZ+\overline{Y}Z$

정답 1번

출제 포인트

부울 대수의 보수 법칙과 흡수 법칙을 이용하여 논리식을 동치인 곱의 합 형태로 변형할 수 있는지를 묻는 문제이다.

조건 정리

주어진 식을 $F = XZ + XZ + XY$라 둔다. 구해야 할 것은 모든 X, Y, Z의 조합에서 F와 출력이 같은 논리식이다. Z와 Z가 함께 있으므로 $Z = 1$과 $Z = 0$으로 나누어 정리한다.

사용할 공식

보수 법칙은 $A + A = 1$이고, 흡수에 쓰이는 식은 $A + AB = A + B$이다. Z의 두 경우로 나누면 $F = ZF|_{Z=1} + \bar{Z}F|_{Z=0}$로 나타낼 수 있다. 이 식을 쓰는 이유는 원래 식에 Z와 Z가 모두 포함되어 있어 각 경우의 출력을 바로 단순화할 수 있기 때문이다.

계산 과정

1. $Z = 1$이면 $F = X + XY = X$이다.
2. $Z = 0$이면 $F = X + XY = X + Y$이다.
3. 두 경우를 합치면

$F = \bar{X}Z + (X + \bar{Y})\bar{Z} = \bar{X}Z + X\bar{Z} + \bar{Y}\bar{Z}$

가 된다. 따라서 ①의 식과 동치이다.

NoteBase

선지 판단

① O — $XZ + XZ + YZ$는 위에서 구한 동치식과 정확히 같다.
② X — 마지막 항 $\overline{YZ}$는 드모르간 법칙에 따라 $Y + Z$이므로 YZ와 다르다. 예를 들어 $(X, Y, Z) = (0, 1, 0)$에서 원래 식은 0이지만 ②는 1이다. 틀린 $\overline{YZ}$는 YZ로 고쳐야 한다.
③ X — $\overline{XZ}$ 항은 원래 식에 없는 입력까지 1로 만든다. 예를 들어 $(X, Y, Z) = (0, 1, 0)$에서 원래 식은 0이지만 ③은 $\overline{XZ} = 1$이어서 1이다. ③의 식 전체는 $XZ + XZ + YZ$로 고쳐야 한다.
④ X — 첫 항이 XZ이므로 $(X, Y, Z) = (0, 0, 0)$에서 모든 항이 0이 되지만, 원래 식은 $XY = 1$이다. 첫 항 XZ는 XZ로, 마지막 항 YZ는 YZ로 고쳐야 한다.
⑤ X — 식의 모든 항에 Z가 포함되어 전체가 Z로 단순화되므로 원래 식과 다르다. 예를 들어 $(X, Y, Z) = (0, 0, 0)$에서 ⑤는 0이지만 원래 식은 1이다. 가운데 항 XZ는 XZ로, 마지막 항 YZ는 YZ로 고쳐야 한다.

오답 포인트

원래 식의 세 번째 항 XY만 따로 보고 선지에서 같은 항을 찾으면 동치 변형을 놓치기 쉽다. 또한 ②의 $\overline{YZ}$를 YZ로 잘못 읽는 것이 핵심 함정이다. 곱 전체의 부정은 각 변수의 부정을 더한 $Y + Z$이다.

다시 나오면 이렇게 판단

특정 변수와 그 보수가 여러 항에 나타나면 그 변수를 0과 1로 나누어 각각 단순화한 뒤 다시 합친다. 동치가 의심되는 선지는 두 식의 출력이 달라지는 입력 조합 하나를 찾으면 즉시 제외할 수 있다.

암기 포인트

$A + AB = A + B$이며, $\overline{AB} = \bar{A} + \bar{B}$이다. 부울식 동치는 모양이 아니라 모든 입력에서의 출력으로 판단한다.

NoteBase

20. 16진수 0x8A를 그레이(Gray) 코드로 변환한 것으로 옳은 것은?

① 10011110
② 10011111
③ 11001101
④ 10001011
⑤ 11001111

정답 5번

출제 포인트

이 문제는 16진수를 이진수로 바꾼 뒤, 이진 코드에서 그레이 코드로 변환하는 XOR 규칙을 적용하는 문제이다.

조건 정리

주어진 값: 16진수 $0x8A$
이진수 변환: 16진수 한 자리씩 바꾸면 $8 = 1000_2$, $A = 1010_2$이므로 $0x8A = 10001010_2$이다.
구해야 할 값: 10001010_2에 대응하는 8비트 그레이 코드이다.

사용할 공식

이진 코드 B를 그레이 코드 G로 바꾸는 공식은 $G = B \oplus (B \gg 1)$이다. 여기서 $\oplus$는 XOR, $B \gg 1$은 1비트 오른쪽 이동을 뜻한다. 최상위 비트는 그대로 두고, 이후 각 그레이 비트는 서로 이웃한 두 이진 비트의 XOR로 정해지기 때문에 이 공식을 사용한다.

계산 과정

1. 16진수를 이진수로 변환하면 $0x8A = 10001010_2$이다.
2. 1비트 오른쪽으로 이동하면 01000101_2이다.
3. 두 값을 XOR한다.

$10001010_2 \oplus 01000101_2 = 11001111_2$
따라서 그레이 코드는 11001111이다.

NoteBase

선지 판단

① X — 10011110은 계산 결과 11001111과 2번째·4번째·8번째 비트가 다르다. 틀린 값 10011110은 올바르게는 11001111이다.
② X — 10011111은 계산 결과와 2번째·4번째 비트가 다르다. 틀린 값 10011111은 올바르게는 11001111이다.
③ X — 11001101은 계산 결과와 7번째 비트가 다르다. 틀린 값 11001101은 올바르게는 11001111이다.
④ X — 10001011은 계산 결과와 2번째·6번째 비트가 다르다. 틀린 값 10001011은 올바르게는 11001111이다.
⑤ O — 11001111은 $10001010_2 \oplus 01000101_2$의 계산 결과와 정확히 일치한다.
계산 결과가 11001111이므로 정답은 5번이다.

오답 포인트

그레이 코드는 원래 이진수 자체가 아니라 원래 이진수와 그 값을 1비트 오른쪽으로 이동한 값의 XOR이다. 오른쪽 이동값을 01000101이 아닌 다른 방향으로 배열하거나, XOR을 OR처럼 계산하면 오답이 된다.

다시 나오면 이렇게 판단

16진수를 4비트씩 이진수로 변환한 뒤, 원래 이진수 아래에 1비트 오른쪽 이동값을 맞추어 쓰고 각 자리에서 XOR을 계산한다.

암기 포인트

이진 코드에서 그레이 코드로의 변환은 $G = B \oplus (B \gg 1)$이다.

NoteBase