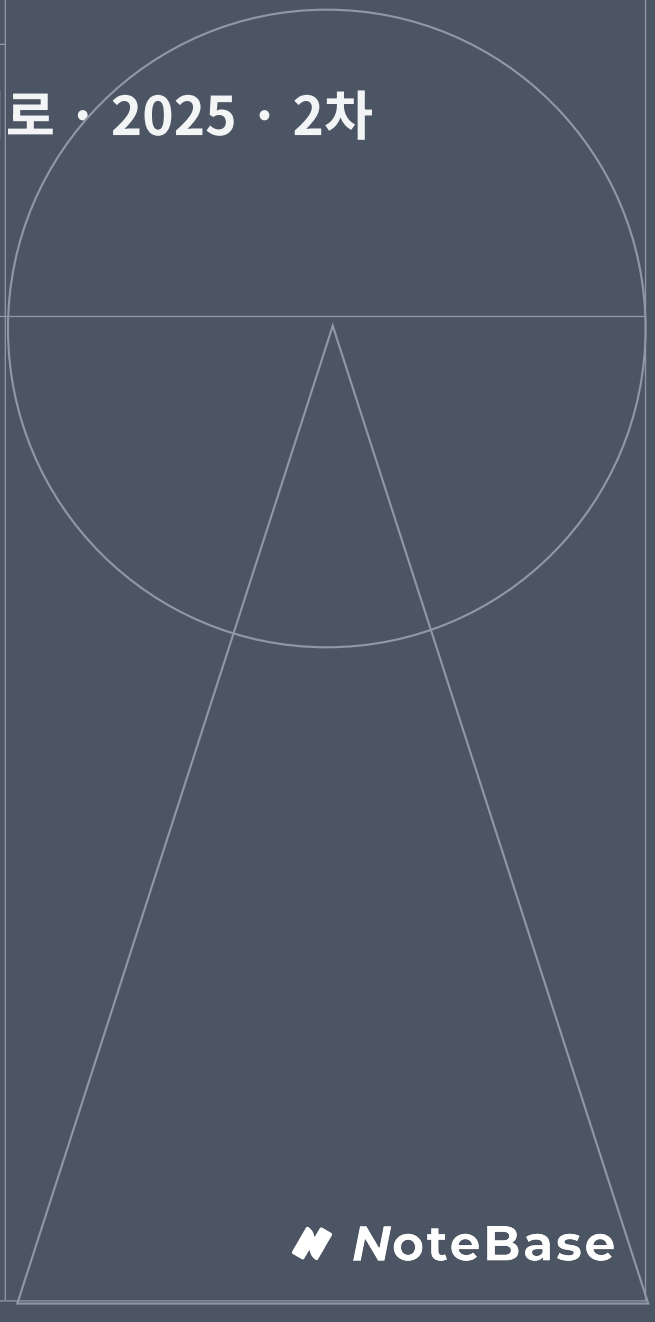
기출OX 해설집

공무원/국가직/7급 · 전자회로 · 2025 · 2차



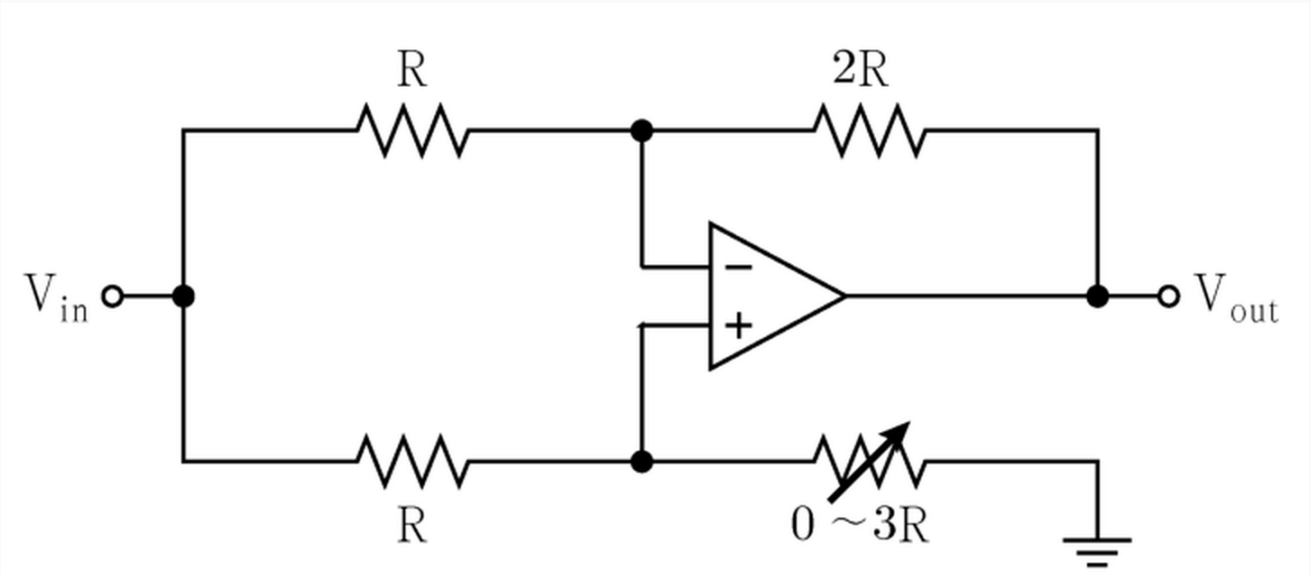
NoteBase

기출OX 해설집

공무원/국가직/7급 · 전자회로 · 2025 · 2차

공무원/국가직/7급 · 전자회로 · 2025 · 2차

문 1. 다음 회로에서 가변저항이 0 [Ω]에서 3R [Ω]까지 변화할 때, 전압이득($A_V = \frac{V_{out}}{V_{in}}$)의 범위는? (단, 연산증폭기는 이상적이다)



① $-2 \le A_V \le \frac{1}{4}$

② $-2 \le A_V \le \frac{1}{2}$

③ $-\frac{1}{2} \le A_V \le 2$

④ $-\frac{1}{4} \le A_V \le 2$

정답 1번

출제 포인트

이 문제는 이상적 연산증폭기에서 $V_+ = V_-$와 분압식을 이용해 전압이득 A_V의 범위를 구하는 문제이다.

조건 정리

가변저항을 r라 두면 $0 \le r \le 3R$이다.
비반전 입력단은 입력 V_{in}과 접지 사이의 분압 회로이다.
이상적 연산증폭기이므로 입력전류는 0이고 $V_+ = V_-$이다.

NoteBase

사용할 공식

비반전 입력 전압은 $V_+ = \frac{r}{R+r}V_{in}$이다.
반전 입력 노드에는 KCL을 적용하여 $\frac{V_- - V_{in}}{R} + \frac{V_- - V_{out}}{2R} = 0$을 쓴다.
이 공식을 쓰는 이유는 비반전단은 분압 회로이고, 반전단은 V_{in}과 V_{out}에 저항으로만 연결된 합류 노드이기 때문이다.

계산 과정

1. 가변저항을 $r = xR$로 두면 $0 \le x \le 3$이다.
2. 비반전 입력 전압은 $V_+ = \frac{xR}{R+xR}V_{in} = \frac{x}{1+x}V_{in}$이다.
3. 이상적 연산증폭기이므로 $V_- = V_+ = \frac{x}{1+x}V_{in}$이다.
4. 반전 입력 노드에서 $\frac{V_- - V_{in}}{R} + \frac{V_- - V_{out}}{2R} = 0$이므로 $2(V_- - V_{in}) + (V_- - V_{out}) = 0$, 따라서 $V_{out} = 3V_- - 2V_{in}$이다.
5. 이를 대입하면 $A_V = \frac{V_{out}}{V_{in}} = 3\frac{x}{1+x} - 2 = \frac{x-2}{1+x}$이다.
6. $\frac{dA_V}{dx} = \frac{3}{(1+x)^2} > 0$이므로 A_V는 x가 커질수록 증가한다.
7. 끝점에서 $x = 0$이면 $A_V = -2$, $x = 3$이면 $A_V = \frac{1}{4}$이므로 범위는 $-2 \le A_V \le \frac{1}{4}$이다.

선지 판단

① O: 계산 결과가 바로 $-2 \le A_V \le \frac{1}{4}$이므로 옳다.
② X: 틀린 표현은 상한을 $\frac{1}{2}$로 둔 부분이다. $x = 3$일 때 $A_V = \frac{1}{4}$이므로 올바르게는 $-2 \le A_V \le \frac{1}{4}$이다. 이 오답은 끝점 대입 없이 분압비만 보고 상한을 크게 잡을 때 나오기 쉽다.
③ X: 틀린 표현은 하한을 $-\frac{1}{2}$, 상한을 2로 둔 부분이다. $x = 0$일 때 $A_V = -2$, $x = 3$일 때 $A_V = \frac{1}{4}$이므로 올바르게는 $-2 \le A_V \le \frac{1}{4}$이다. 이 오답은 반전단 KCL을 빼먹고 비반전 증폭처럼 해석할 때 나오기 쉽다.
④ X: 틀린 표현은 하한을 $-\frac{1}{4}$, 상한을 2로 둔 부분이다. 증폭도 식은 $A_V = \frac{x-2}{1+x}$이므로 올바르게는 $-2 \le A_V \le \frac{1}{4}$이다. 이 오답은 부호와 분모 $(1+x)$를 함께 처리하지 못했을 때 생긴다.

오답 포인트

비반전 입력단의 분압만 보고 전체 전압이득도 항상 양수이거나 크게 증가한다고 오해하기 쉽다. 이 문제의 핵심은 반전 입력단에도 V_{in}이 직접 들어가므로 KCL까지 적용해야 한다는 점이며, 그 결과 하한이 -2까지 내려간다.

다시 나오면 이렇게 판단

가변저항이 들어간 연산증폭기 범위 문제는 먼저 가변저항을 xR로 치환해 범위를 단순화하고, 다음으로 $V_+ = V_-$와 입력전류 0을 적용한 뒤, 마지막에 이득식을 만든 후 끝점 값을 대입해 범위를 확정하는 순서로 판단한다.

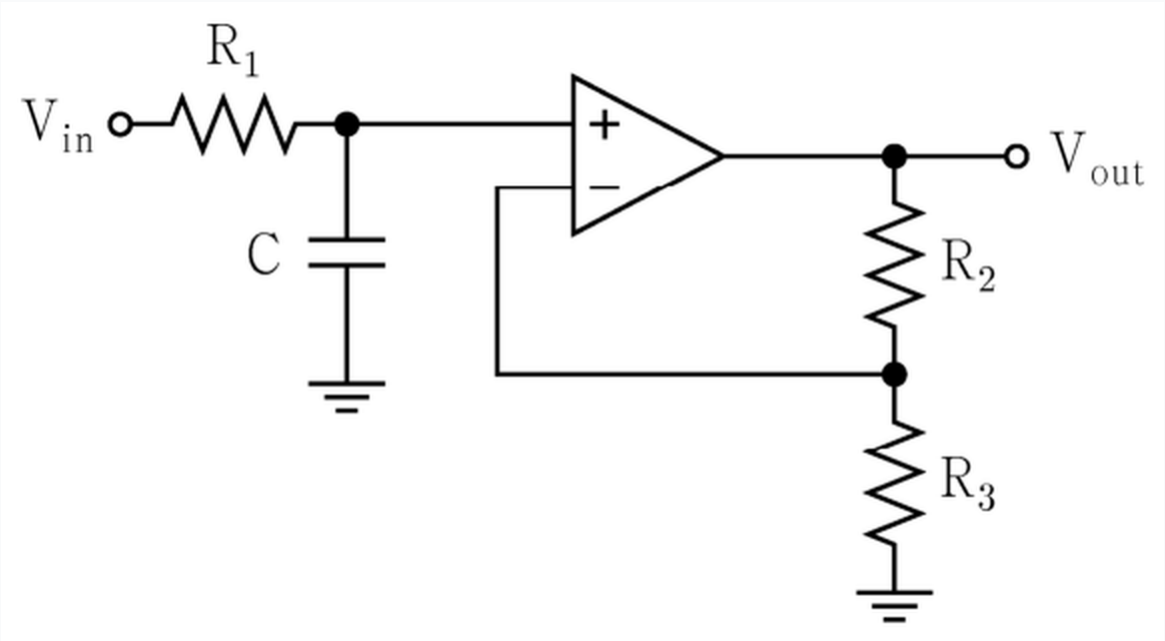
NoteBase

암기 포인트

이상적 연산증폭기 범위 문제는 분압식, $V_+ = V_-$, 반전단 KCL, 끝점 대입의 네 단계로 정리된다.

NoteBase

문 2. 다음 회로에 대한 설명으로 옳지 않은 것은? (단, 연산증폭기는 이상적이다)



① 1차 저역통과필터이다.

② 차단주파수 $f_c = \frac{1}{2\pi R_1 C}$이다.

③ 수동필터이다.

④ 전달함수 $\frac{V_{out}(s)}{V_{in}(s)} = \frac{1 + R_2/R_3}{sCR_1 + 1}$이다.

정답 3번

출제 포인트

입력 RC망과 비반전 증폭기의 결합으로 1차 능동 저역통과필터의 전달함수와 차단주파수를 판단하는 문제이다.

NoteBase

선지별 해설

① O
입력의 R_1-C 구조가 1차 저역통과망이고, 뒤단의 연산증폭기는 이득만 부여하므로 전체 회로는 1차 저역통과필터이다.

② O
차단주파수는 입력 RC망이 결정하므로 $f_c = \frac{1}{2\pi R_1 C}$이다. 이상적인 비반전 증폭기 단계는 차단주파수를 바꾸지 않는다.

③ X
틀린 표현은 "수동필터"이다. 연산증폭기가 포함되어 외부 전원과 능동소자를 사용하는 회로이므로 수동필터가 아니라 능동필터이다.

④ O
입력 RC망의 전달함수는 $\frac{1}{sCR_1+1}$이고, 비반전 증폭기의 이득은 $1+\frac{R_2}{R_3}$이다. 따라서 전체 전달함수는 $\frac{V_{out}(s)}{V_{in}(s)} = \frac{1+R_2/R_3}{sCR_1+1}$가 된다.

오답 포인트

③의 "수동"이라는 단어를 놓치면 오답이 된다. 앞단 RC만 보고 수동필터로 착각하기 쉽지만, 연산증폭기가 포함되는 순간 회로는 능동필터로 분류된다.

다시 나오면 이렇게 판단

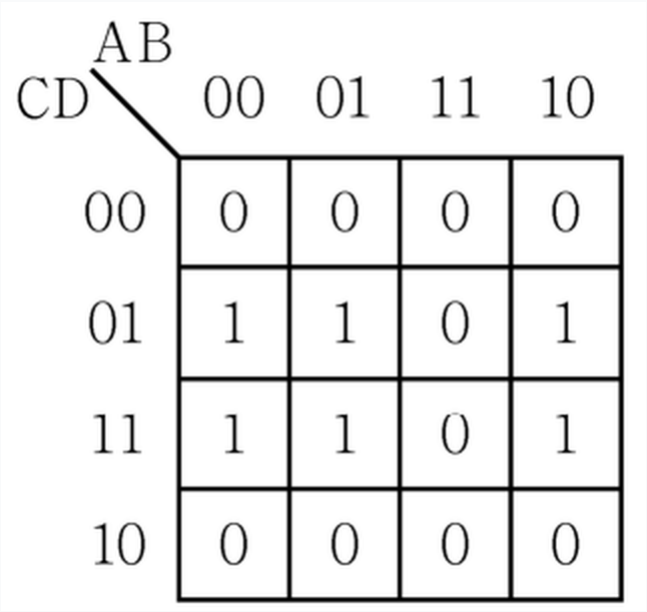
회로 문제에서는 먼저 입력의 RC 배치로 저역통과인지 고역통과인지를 판단하고, 그다음 연산증폭기 유무와 연결 방식으로 능동필터 여부와 이득식을 정리한다. 전체 전달함수는 필터 블록 전달함수와 증폭기 이득을 곱해서 본다.

암기 포인트

직렬 R-병렬 C는 1차 저역통과이고, 여기에 연산증폭기가 붙으면 능동필터로 보는 경우가 많다.

NoteBase

문 3. 다음 진리표를 간소하게 표현한 논리식은?



CD \ AB	00	01	11	10
00	0	0	0	0
01	1	1	0	1
11	1	1	0	1
10	0	0	0	0

① $\overline{A} + D$

② $\overline{A}\overline{B}D + \overline{A}B\overline{D} + A\overline{B}D$

③ $\overline{A}B + \overline{B}D + ABD$

④ $\overline{A}D + \overline{B}D$

정답 4번

출제 포인트

이 문제는 4변수 카르노맵에서 인접한 1들을 최대 묶음으로 묶어 공통항을 찾는 문제이다.

선지별 해설

① X: $\overline{A} + D$는 $D = 0$이어도 $A = 0$이면 1이 된다. 그러나 카르노맵의 $CD = 00, 10$ 행은 모두 0이므로 D가 공통으로 묶여야 한다. 틀린 표현은 D가 곱으로 묶이지 않은 부분이며, 올바르게는 $\overline{A}D + \overline{B}D$이다.

② X: $\overline{A}\overline{B}D + \overline{A}B\overline{D} + A\overline{B}D$는 둘째 항에 $\overline{D}$가 있어 $D = 0$인 행에서도 1을 만들 수 있다. 하지만 그림에서 1은 모두 $D = 1$인 행에만 있다. 틀린 표현은 $\overline{A}B\overline{D}$이며, 올바르게는 $\overline{A}BD$이고 최종 간소식은 $\overline{A}D + \overline{B}D$이다.

③ X: $\overline{A}B + \overline{B}D + ABD$에서 $\overline{A}B$는 D 조건이 빠져 $D = 0$인 행까지 1로 만들고, ABD는 AB=11 열을 1로 만들지만 해당 열은 그림에서 모두 0이다. 틀린 표현은 $\overline{A}B$와 ABD이며, 올바르게는 D를 공통으로 둔 $\overline{A}D + \overline{B}D$이다.

④ O: 행 01·11의 열 00·01 묶음은 $\overline{A}D$, 행 01·11의 열 10·00 경계 묶음은 $\overline{B}D$가 된다. 두 묶음을 합하면 $\overline{A}D + \overline{B}D$이므로 맞다.

NoteBase

오답 포인트

이 문항의 함정은 $D = 1$이 전 행에서 공통이라는 사실을 놓치고 항 하나만 보고 식을 읽는 데 있다. 특히 열 순서가 00, 01, 11, 10인 그레이 코드이므로 10과 00도 서로 인접한다는 점을 놓치면 $\overline{B}D$ 묶음을 못 찾는다.

다시 나오면 이렇게 판단

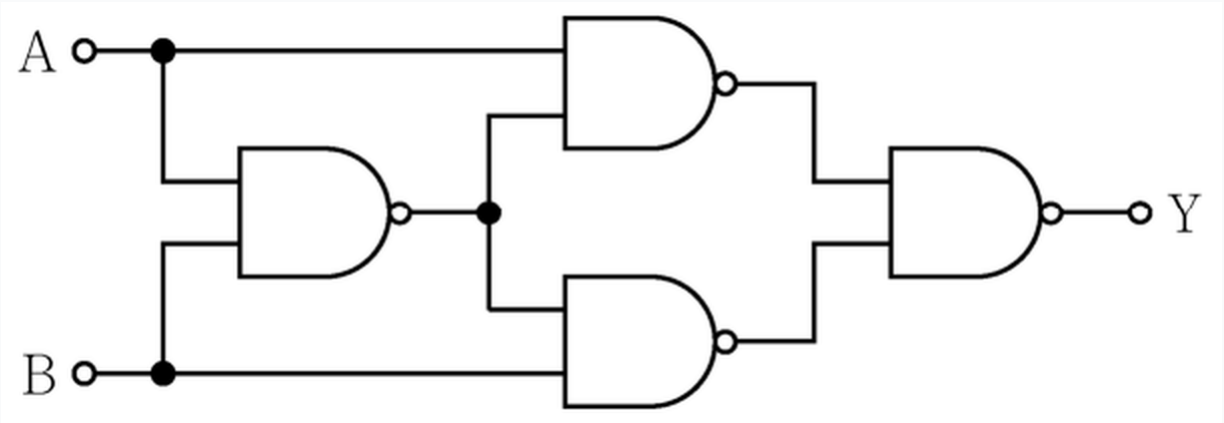
먼저 1이 놓인 행과 열의 공통 비트를 찾는다. 그다음 가장 큰 2의 거듭제곱 묶음을 만들고, 경계가 이어지는 카르노맵의 래핑 인접까지 확인하면 간소식을 빠르게 정리할 수 있다.

암기 포인트

카르노맵은 공통비트만 남기고 사라지는 비트는 지운다. 이 문제는 D 공통, 11열만 제외이므로 $D(\overline{A} + \overline{B})$이다.

NoteBase

문 4. 다음 NAND 게이트로 구성된 논리회로와 같은 출력값(Y)을 갖는 논리 게이트는?



① AND

② NOR

③ XOR

④ XNOR

정답 3번

출제 포인트

이 문제는 NAND 게이트만으로 구성된 회로의 중간 출력식을 순서대로 정리하여 최종 논리 기능이 XOR인지 판별하는 문제이다.

선지별 해설

① X: AND는 A와 B가 모두 1일 때만 출력이 1이 된다. 이 회로는 입력이 서로 다를 때 1이 되므로 틀린 표현은 'AND'이며 올바르게는 'XOR'이다.
② X: NOR는 A와 B가 모두 0일 때만 출력이 1이 된다. 이 회로는 $A=0, B=1$ 또는 $A=1, B=0$에서 1이 되므로 틀린 표현은 'NOR'이며 올바르게는 'XOR'이다.
③ O: 첫 NAND의 출력이 $\overline{AB}$이고, 이를 다시 A 및 B와 결합한 뒤 마지막 NAND를 취하면 최종식이 $A \oplus B$가 된다. 따라서 XOR가 맞다.
④ X: XNOR는 입력이 같을 때 1이 되는 함수로 $\overline{A \oplus B}$이다. 이 회로는 입력이 다를 때 1이 되므로 틀린 표현은 'XNOR'이며 올바르게는 'XOR'이다.

오답 포인트

NAND가 여러 번 겹치면 반전이 많아 보여 XNOR로 착각하기 쉽다. 그러나 첫 단계의 $\overline{AB}$를 기준으로 중간 두 NAND를 전개하면 최종적으로 입력이 서로 다를 때 1이 되는 구조라는 점이 드러난다.

NoteBase

다시 나오면 이렇게 판단

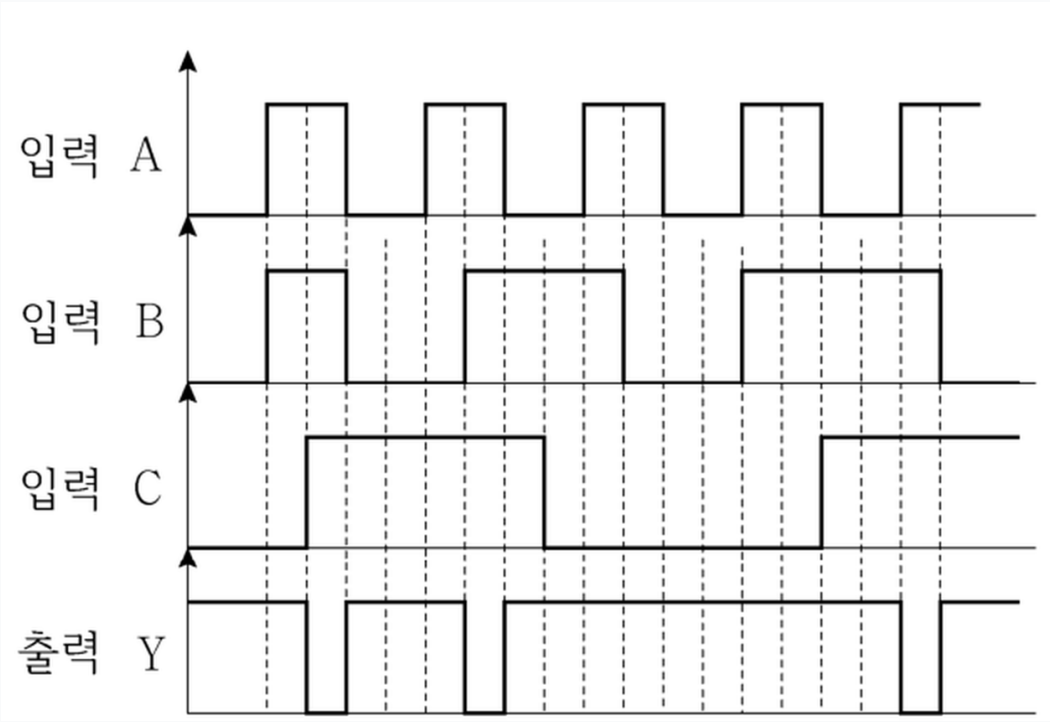
NAND 전용 회로는 첫 게이트의 출력을 먼저 $\overline{AB}$로 놓고, 그 신호가 각 입력과 어떻게 다시 결합되는지 본다. 마지막에 입력이 같을 때 0, 다를 때 1이 나오면 XOR로 판단된다.

암기 포인트

NAND 4개 표준 조합에서 $\overline{AB}$를 만든 뒤 A, B와 각각 다시 NAND하고 마지막에 한 번 더 NAND하면 XOR가 된다.

NoteBase

문 5. 그림과 같은 신호 A, B, C를 어떤 게이트에 입력할 때, 출력 Y의 파형을 갖는 3-입력 논리 게이트는?



① OR

② AND

③ NOR

④ NAND

정답 4번

출제 포인트

이 문제는 입력 파형의 중첩 구간과 출력의 반전 관계를 보고 3입력 NAND 게이트를 판별하는 문제이다.

NoteBase

선지별 해설

① X: OR 게이트이면 입력 중 하나라도 1이면 Y가 1이므로 모든 입력이 0인 구간에서만 Y가 0이 된다. 그림의 Y는 세 입력이 동시에 1인 구간에서만 0이 되므로 맞지 않는다. 틀린 표현 → 올바르게는 OR의 출력은 입력 중 하나 이상이 1이면 1이다.
② X: AND 게이트이면 A, B, C가 모두 1인 구간에서 Y가 1이 되어야 한다. 그림은 바로 그 구간에서 Y가 0으로 내려간다. 틀린 표현 → 올바르게는 AND의 출력은 모든 입력이 1일 때 1이다.
③ X: NOR 게이트이면 입력 중 하나라도 1이면 Y가 0이므로 Y가 대부분 low여야 한다. 그러나 그림의 Y는 대부분 high이고 일부 중첩 구간에서만 low이다. 틀린 표현 → 올바르게는 NOR의 출력은 모든 입력이 0일 때만 1이다.
④ O: NAND 게이트는 AND 출력의 반전이므로 A, B, C가 동시에 1인 구간에서만 Y가 0이 된다. 그림의 세 번의 짧은 low 구간이 이 조건과 정확히 일치한다.

오답 포인트

Y가 대부분 high라는 점을 놓치면 OR와 NAND를 혼동하기 쉽다. 이 문항은 세 입력이 모두 1인 순간을 먼저 찾고, 그때 출력이 1인지 0인지로 AND와 NAND를 가르는 함정을 둔 문제이다.

다시 나오면 이렇게 판단

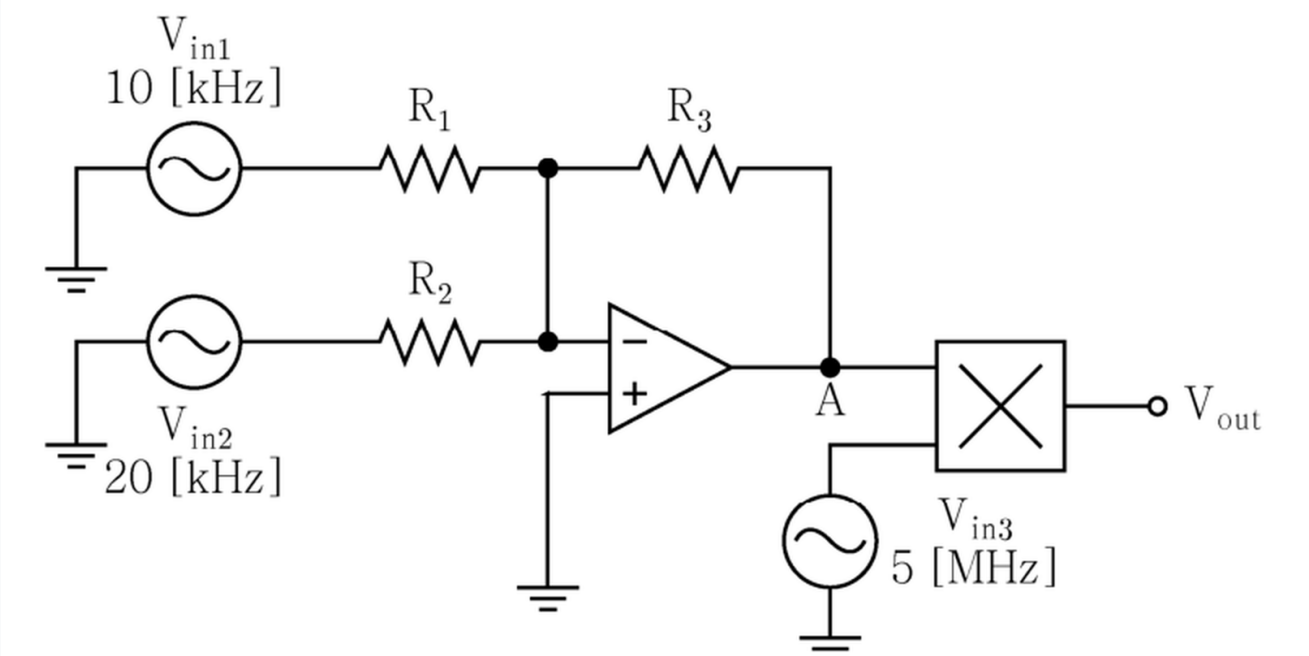
파형 문제에서는 먼저 출력이 언제 low가 되는지 본다. 그 low 구간이 세 입력의 공통 high 구간과 일치하면 NAND이고, 공통 high 구간에서 output이 high이면 AND이다.

암기 포인트

NAND는 모두 1일 때만 0, NOR는 모두 0일 때만 1이다.

NoteBase

문 6. 다음 선형곱셈기와 연산증폭기로 이루어진 변조 회로에 3개의 전압(V_{in1}, V_{in2}, V_{in3})을 입력할 때, 이에 대한 설명으로 옳지 않은 것은? (단, 연산증폭기는 이상적이다)



① A 지점에는 총 2개의 주파수 성분이 존재한다.

② A 지점에는 10 [kHz]의 주파수 성분이 존재한다.

③ V_{out}에는 총 3개의 주파수 성분이 존재한다.

④ V_{out}에는 4.99 [MHz]의 주파수 성분이 존재한다.

정답 3번

출제 포인트

반전 가산 증폭기(선형 합산) 출력 A 지점의 주파수 성분 수를 구한 뒤, 선형 곱셈기에서 각 성분이 반송파와 혼합될 때 생성되는 합·차 주파수 성분 수를 계산하는 문제이다.

조건 정리

V_{in1}: 10 kHz, R1을 통해 연산증폭기 반전 입력(-)에 연결
V_{in2}: 20 kHz, R2를 통해 연산증폭기 반전 입력(-)에 연결
V_{in3}: 5 MHz, 선형 곱셈기의 한 입력에 연결
R3: 연산증폭기 피드백 저항
A 지점: 반전 가산 증폭기 출력
V_{out}: 선형 곱셈기 출력
연산증폭기는 이상적 (무한대 이득, 무한대 입력 임피던스, 0 출력 임피던스)

NoteBase

사용할 공식

반전 가산 증폭기 출력: $V_A = -\frac{R_3}{R_1}V_{in1} - \frac{R_3}{R_2}V_{in2}$
선형 곱셈기 출력: $V_{out} = V_A \times V_{in3}$
삼각함수 곱셈 공식: $\sin\alpha \cdot \sin\beta = \frac{1}{2}[\cos(\alpha-\beta) - \cos(\alpha+\beta)]$

계산 과정

[A 지점 주파수 성분]
반전 가산 증폭기는 선형 회로이므로 출력은 입력 주파수 성분의 선형 합산이다.
$V_A = -\frac{R_3}{R_1}A_1\sin(2\pi \cdot 10\text{kHz} \cdot t) - \frac{R_3}{R_2}A_2\sin(2\pi \cdot 20\text{kHz} \cdot t)$
→ A 지점에 10 kHz, 20 kHz 두 성분이 존재 (총 2개)

[Vout 주파수 성분]
$V_{out} = V_A \times V_{in3}$
10 kHz 성분과 5 MHz의 곱:
$\sin(2\pi \cdot 10\text{kHz} \cdot t) \cdot \sin(2\pi \cdot 5\text{MHz} \cdot t) = \frac{1}{2}[\cos(2\pi(5\text{MHz} - 10\text{kHz})t) - \cos(2\pi(5\text{MHz} + 10\text{kHz})t)]$
→ 4.99 MHz, 5.01 MHz 두 성분 생성

20 kHz 성분과 5 MHz의 곱:
$\sin(2\pi \cdot 20\text{kHz} \cdot t) \cdot \sin(2\pi \cdot 5\text{MHz} \cdot t) = \frac{1}{2}[\cos(2\pi(5\text{MHz} - 20\text{kHz})t) - \cos(2\pi(5\text{MHz} + 20\text{kHz})t)]$
→ 4.98 MHz, 5.02 MHz 두 성분 생성

→ V_{out}의 주파수 성분: 4.98 MHz, 4.99 MHz, 5.01 MHz, 5.02 MHz (총 4개)

선지 판단

① O. A 지점은 반전 가산 증폭기 출력이므로 입력 주파수 10 kHz와 20 kHz 두 성분이 선형 합산되어 그대로 존재한다. 총 2개는 옳다.

② O. 위 계산에서 A 지점에 10 kHz 성분이 존재함을 확인하였다. 옳다.

③ X. V_{out}에는 4.98 MHz, 4.99 MHz, 5.01 MHz, 5.02 MHz로 총 4개의 주파수 성분이 존재한다. '총 3개'가 아니라 '총 4개'이다.

④ O. $5\text{MHz} - 10\text{kHz} = 4.99\text{MHz}$이므로 V_{out}에 4.99 MHz 성분이 존재한다. 옳다.

NoteBase

오답 포인트

③번에서 '총 3개'를 고를 수 있는 이유는 A 지점의 두 주파수 성분이 반송파 5 MHz와 혼합될 때 생기는 측파대가 각 성분마다 2개씩 총 4개임을 놓치기 때문이다. 두 입력 주파수 중 하나만 반송파와 혼합된다고 오인하거나, 4개 중 어느 두 쌍이 같은 주파수라고 잘못 계산하면 3개로 잘못 셀 수 있다. 4.98, 4.99, 5.01, 5.02 MHz는 모두 서로 다른 주파수이므로 중복 없이 4개이다.

다시 나오면 이렇게 판단

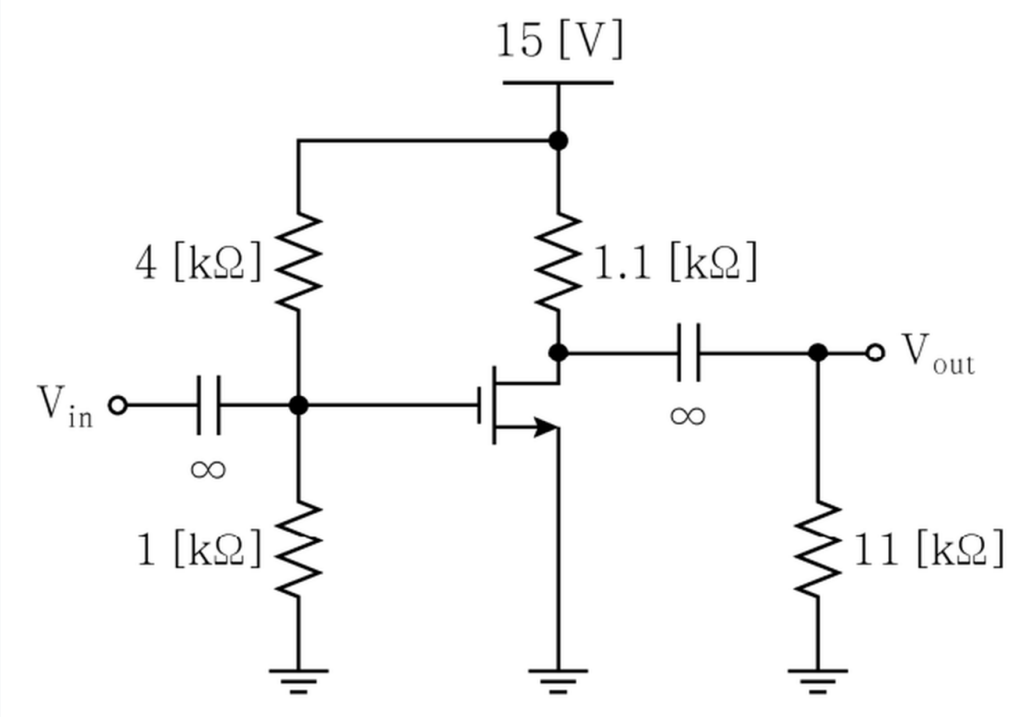
가산기(선형 합산) 출력에서는 입력 주파수 성분의 개수가 그대로 보존된다. 선형 곱셈기(믹서) 출력에서는 가산기 출력의 각 주파수 성분 하나하나가 반송파와 독립적으로 혼합되어 합주파와 차주파 한 쌍씩 생성된다. 가산기 출력 성분이 n개이면 곱셈기 출력 성분은 2n개이다.

암기 포인트

이상적 선형 곱셈기(DSB-SC 믹서) 출력 주파수 성분 수 = 입력 성분 수 × 2. 반전 가산 증폭기는 새 주파수를 만들지 않으며, 선형 곱셈기는 각 성분마다 (반송파+입력) 및 (반송파−입력) 두 성분을 만든다.

NoteBase

문 7. 다음 회로는 MOSFET를 이용한 공통 소스(common-source) 증폭기이다. 증폭기의 직류 드레인 전류(I_D) [mA]와 전압이득($A_V = \frac{V_{out}}{V_{in}}$)을 바르게 연결한 것은? (단, $V_{GS} = 4[V]$일 때 $I_{D(on)} = 10[mA]$이고, 문턱전압 $V_{TH} = 2[V]$이다. 또한, 트랜지스터의 채널 길이 변조와 바디 효과는 무시한다)



① I_D: 2.5, A_V: -5

② I_D: 2.5, A_V: -2.5

③ I_D: 5, A_V: -5

④ I_D: 5, A_V: -2.5

정답 1번

출제 포인트

이 문제는 MOSFET 포화영역의 제곱법칙으로 I_D를 구하고, g_m과 $R_D \parallel R_L$로 공통 소스 증폭기의 전압이득을 구할 수 있는지를 묻는다.

NoteBase

조건 정리

주어진 값:
- 게이트 바이어스 저항은 4 kΩ, 1 kΩ이다.
- 드레인 저항은 1.1 kΩ, 부하 저항은 11 kΩ이다.
- $V_{DD} = 15V$, $V_{TH} = 2V$, $V_{GS} = 4V$일 때 $I_{D(on)} = 10mA$이다.

구해야 할 값:
- 직류 드레인 전류 I_D
- 전압이득 $A_V = V_{out}/V_{in}$

주의할 조건:
- 채널 길이 변조와 바디 효과는 무시한다.
- 커패시터 값이 무한대이므로 교류 해석에서는 단락으로 본다.

사용할 공식

포화영역 전류는 $I_D = K(V_{GS} - V_{TH})^2$ 이다.
주어진 동작점에서 $K = \frac{I_{D(on)}}{(V_{GS(on)} - V_{TH})^2} = \frac{10mA}{(4-2)^2} = 2.5mA/V^2$ 이다.
소신호 트랜스컨덕턴스는 $g_m = 2K(V_{GS} - V_{TH}) = \frac{2I_D}{V_{GS} - V_{TH}}$ 이다.
공통 소스 전압이득은 $A_V = -g_m(R_D \parallel R_L)$ 이다.
이 공식을 쓰는 이유는 소스가 접지된 공통 소스 구조이고, 채널 길이 변조를 무시하므로 출력저항 r_o를 고려하지 않아도 되기 때문이다.

계산 과정

1. 게이트 전압은 저항분배로 $V_G = 15 \times \frac{1}{4+1} = 3V$ 이고, 소스가 접지되어 있으므로 $V_{GS} = 3V$ 이다.
2. 따라서 직류 드레인 전류는 $I_D = 2.5(3-2)^2 = 2.5mA$ 이다.
3. 이때 과구동 전압은 $V_{OV} = V_{GS} - V_{TH} = 1V$ 이고, $g_m = 2KV_{OV} = 2 \times 2.5 \times 1 = 5mS$ 이다.
4. 드레인 쪽 교류 부하는 $R_D \parallel R_L = 1.1k\Omega \parallel 11k\Omega = 1k\Omega$ 이다.
5. 전압이득은 $A_V = -g_m(R_D \parallel R_L) = -5 \times 10^{-3} \times 10^3 = -5$ 이다.
6. 직류 동작점 검산을 하면 $V_D = 15 - (2.5mA)(1.1k\Omega) = 12.25V$ 이고, $V_{DS} = 12.25V > V_{OV} = 1V$ 이므로 포화영역 가정도 맞다.

NoteBase

선지 판단

① O
- 계산 결과 $I_D = 2.5mA$, $A_V = -5$ 이므로 두 값이 모두 맞다.

② X
- $I_D = 2.5mA$ 까지는 맞지만, "$A_V = -2.5$"가 틀린 표현이다.
- 올바르게는 $g_m = 5mS$, $R_D \parallel R_L = 1k\Omega$ 이므로 $A_V = -5$ 이다.
- 이 오답값은 $g_m = I_D/V_{OV}$처럼 2를 빠뜨려 g_m를 절반으로 계산할 때 나오기 쉽다.

③ X
- "$I_D = 5mA$"가 틀린 표현이다.
- 올바르게는 MOSFET 포화영역 전류가 $(V_{GS} - V_{TH})^2$에 비례하므로 $I_D = 2.5mA$ 이다.
- $A_V = -5$ 자체는 g_m를 5 mS로 놓으면 맞는 값이지만, 이 선지는 직류 드레인 전류가 틀려서 오답이다.
- 이 오답값은 전류가 과구동 전압에 선형 비례한다고 잘못 보고 $10 \rightarrow 5mA$로 줄일 때 나온다.

④ X
- "$I_D = 5mA$"와 "$A_V = -2.5$"가 모두 틀린 표현이다.
- 올바르게는 $I_D = 2.5mA$, $A_V = -5$ 이다.
- 이 선지는 제곱법칙을 선형식으로 착각한 실수와 g_m 계산에서 2를 빠뜨린 실수가 겹친 경우이다.

오답 포인트

게이트 바이어스 전압 3 V를 구한 뒤 $I_D \propto (V_{GS} - V_{TH})^2$를 적용하지 않고 선형 비례로 처리하면 5 mA가 나온다. 또한 전압이득에서는 $R_D \parallel R_L$뿐 아니라 $g_m = 2I_D/V_{OV}$의 계수 2까지 같이 챙겨야 -5가 나온다.

다시 나오면 이렇게 판단

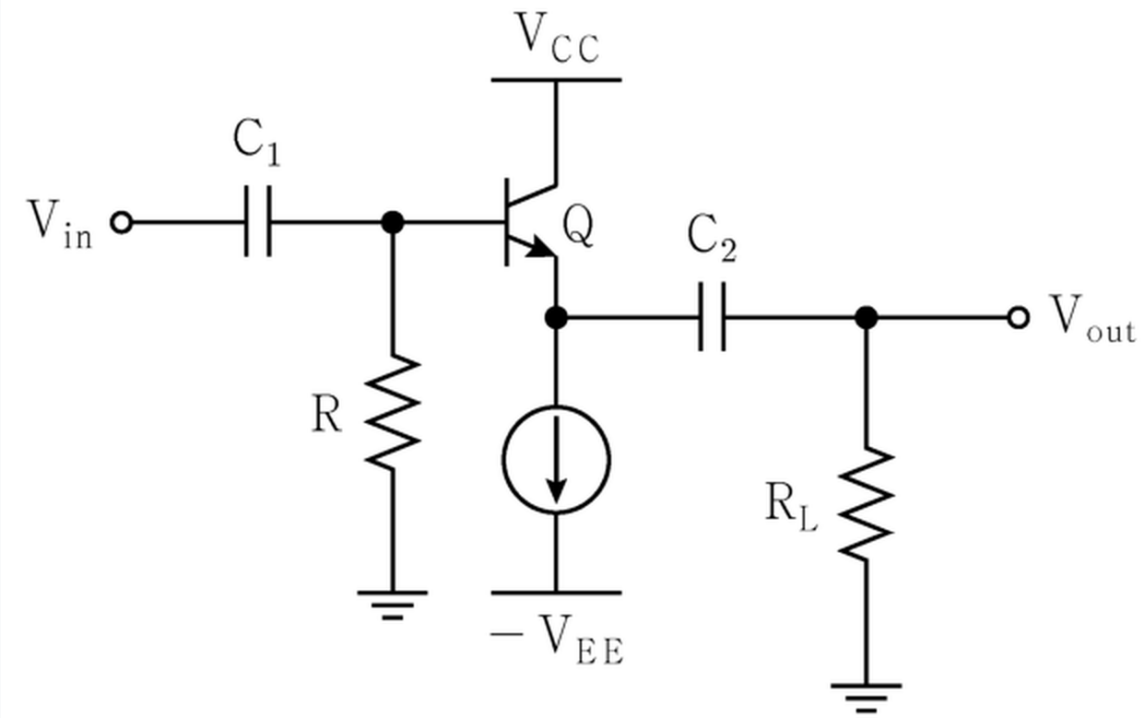
MOSFET 증폭기 계산형은 먼저 DC 바이어스에서 V_G, V_{GS}, I_D를 구하고, 그다음 소신호 파라미터 g_m와 교류 부하 $R_D \parallel R_L$를 구해 $A_V = -g_m R_{eq}$ 순서로 판단한다.

암기 포인트

공통 소스 증폭기는 $A_V = -g_m(R_D \parallel R_L)$ 이고, MOSFET 포화영역 전류는 $I_D \propto (V_{GS} - V_{TH})^2$ 이다.

NoteBase

문 8. 다음 회로에 대한 설명으로 옳은 것은? (단, 트랜지스터의 전류이득(β)은 충분히 크다)



① 공통 베이스(common-base) 증폭기이다.

② 전압이득은 1보다 약간 작거나 대략 같다.

③ 입력전압과 출력전압의 위상차는 90°이다.

④ 낮은 저항값을 갖는 부하를 구동하기에 적당하지 않다.

정답 2번

출제 포인트

이 문제는 회로도에서 입력이 베이스에, 출력이 이미터에 연결된 공통 컬렉터 증폭기, 즉 이미터 팔로어의 특성을 판별하는 문제이다.

NoteBase

선지별 해설

① X이다. 공통 베이스 증폭기는 베이스가 교류적으로 공통이고 입력이 이미터로 들어가야 한다. 이 회로는 입력이 베이스에 들어가고 출력이 이미터에서 나오므로 공통 베이스가 아니다. 틀린 표현은 "공통 베이스"이고, 올바르게는 "공통 컬렉터(common-collector) 증폭기" 또는 "이미터 팔로어"이다.
② O이다. 이미터 팔로어의 전압이득은 1보다 약간 작거나 거의 1이다. 베이스 전압 변화를 이미터 전압이 거의 그대로 따라가므로 전압 버퍼로 동작한다.
③ X이다. 이미터 팔로어는 입력과 출력의 위상이 거의 같아 위상반전이 없다. 틀린 표현은 "위상차는 90°"이고, 올바르게는 "입력전압과 출력전압은 거의 동상이며 위상차는 0°에 가깝다"이다.
④ X이다. 이미터 팔로어는 출력저항이 낮아 비교적 작은 저항의 부하도 구동하기에 유리하다. 틀린 표현은 "적당하지 않다"이고, 올바르게는 "낮은 저항값을 갖는 부하를 구동하는 데 비교적 적당하다"이다.

오답 포인트

공통 컬렉터는 전압이득이 크지 않다는 점 때문에 성능이 약한 단계로 오해하기 쉽다. 그러나 이 회로의 핵심은 전압증폭이 아니라 버퍼 작용과 낮은 출력저항이다. 또한 출력이 이미터에서 나오면 위상반전이 없다는 점을 공통 이미터와 혼동하면 ③을 고르기 쉽다.

다시 나오면 이렇게 판단

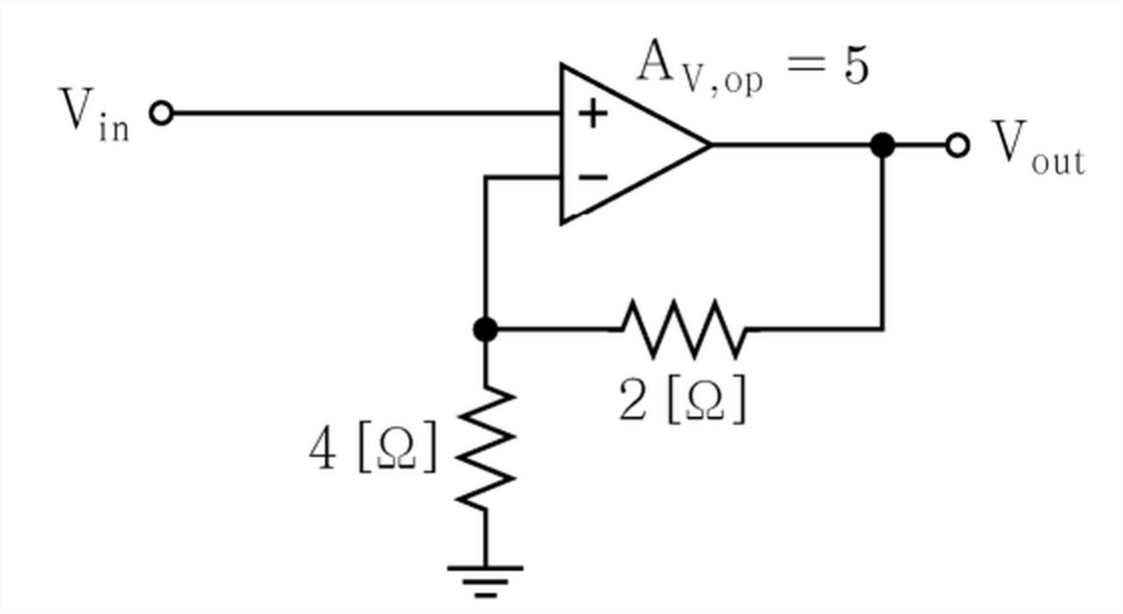
먼저 입력이 어디로 들어가고 출력이 어디서 나오는지를 본다. 입력이 베이스, 출력이 이미터, 컬렉터가 전원 쪽에 공통으로 묶이면 공통 컬렉터이므로 전압이득은 거의 1이고 위상은 동상이며 출력저항은 낮다고 판단한다.

암기 포인트

이미터 팔로어는 전압은 거의 따라가고, 위상은 유지되며, 낮은 저항 부하 구동에 유리한 단계이다.

NoteBase

문 9. 다음 회로의 전압이득($A_V = \frac{V_{out}}{V_{in}}$)은? (단, 연산증폭기는 전압이득($A_{V,\,op} = 5$)을 제외하고는 이상적이다)



① $\frac{15}{13}$
② $\frac{4}{3}$
③ $\frac{15}{8}$
④ $\frac{15}{4}$

정답 1번

출제 포인트

이 문제는 유한한 개방루프 이득을 가진 비반전 증폭기의 폐루프 전압이득을 되먹임 계수로 계산하는 문제이다.

조건 정리

주어진 값: 입력은 비반전 단자에 V_{in}으로 들어가고, 연산증폭기의 전압이득은 $A_{V,\,op} = 5$이다.
주어진 값: 출력에서 반전 단자로 가는 저항은 2Ω, 반전 단자에서 접지로 가는 저항은 4Ω이다.
구해야 할 값: $A_V = \frac{V_{out}}{V_{in}}$이다.
주의할 조건: 이상적인 연산증폭기가 아니므로 $V_+ = V_-$로 바로 두지 않고 $V_{out} = A_{V,\,op}(V_+ - V_-)$를 써야 한다.

NoteBase

사용할 공식

$V_{out} = A_{V,op}(V_+ - V_-)$, $A_{V,op} = 5$이다.
또한 반전 입력 노드는 출력의 분압이므로 $V_- = \beta V_{out}$, $\beta = \frac{4}{2+4} = \frac{2}{3}$이다.
따라서 $A_V = \frac{V_{out}}{V_{in}} = \frac{A_{V,op}}{1 + A_{V,op}\beta}$로 정리할 수 있다.
이 공식을 쓰는 이유: 출력이 저항 분압을 거쳐 반전 입력으로 되먹임되고, 개방루프 이득이 유한하므로 입력 오차전압 $V_+ - V_-$가 0이 아니기 때문이다.

계산 과정

1. 비반전 입력은 $V_+ = V_{in}$이다.
2. 반전 입력은 분압 전압이므로 $V_- = \frac{4}{2+4} V_{out} = \frac{2}{3} V_{out}$이다.
3. 연산증폭기 식에 대입하면 $V_{out} = 5\left(V_{in} - \frac{2}{3} V_{out}\right)$이다.
4. 정리하면 $V_{out} = 5V_{in} - \frac{10}{3} V_{out}$, 따라서 $\frac{13}{3} V_{out} = 5V_{in}$이다.
5. 그러므로 $A_V = \frac{V_{out}}{V_{in}} = \frac{5}{13/3} = \frac{15}{13}$이다.

선지별 해설

① O
계산 결과가 $\frac{15}{13}$이므로 옳다.

② X
전압이득은 $\frac{4}{3}$이 아니라 $\frac{15}{13}$이다.
이 회로는 유한 이득 5를 가진 연산증폭기이므로 되먹임 식까지 포함해 풀어야 하며, 단순 비율만으로는 $\frac{4}{3}$가 나오지 않는다.

③ X
전압이득은 $\frac{15}{8}$이 아니라 $\frac{15}{13}$이다.
이 값은 반전 입력 분압을 $V_- = \frac{2}{2+4} V_{out} = \frac{1}{3} V_{out}$로 잘못 잡았을 때 나오는 오답이다. 올바르게는 반전 입력 노드 전압이 접지 쪽 저항 4Ω에 비례하므로 $V_- = \frac{4}{2+4} V_{out} = \frac{2}{3} V_{out}$이다.

④ X
전압이득은 $\frac{15}{4}$이 아니라 $\frac{15}{13}$이다.
식 $V_{out} = 5\left(V_{in} - \frac{2}{3} V_{out}\right)$를 정확히 정리하면 분모는 13이 되어야 하므로 $\frac{15}{4}$는 회로식과 맞지 않는다.

오답 포인트

유한한 개방루프 이득이 주어졌는데 이상적인 비반전 증폭기 공식 $1 + \frac{R_f}{R_g}$만 바로 적용하면 오답이 된다. 또한 반전 입력의 분압비는 위쪽 2Ω가 아니라 접지 쪽 4Ω를 써서 $\beta = \frac{4}{2+4} = \frac{2}{3}$으로 잡아야 한다.

NoteBase

다시 나오면 이렇게 판단

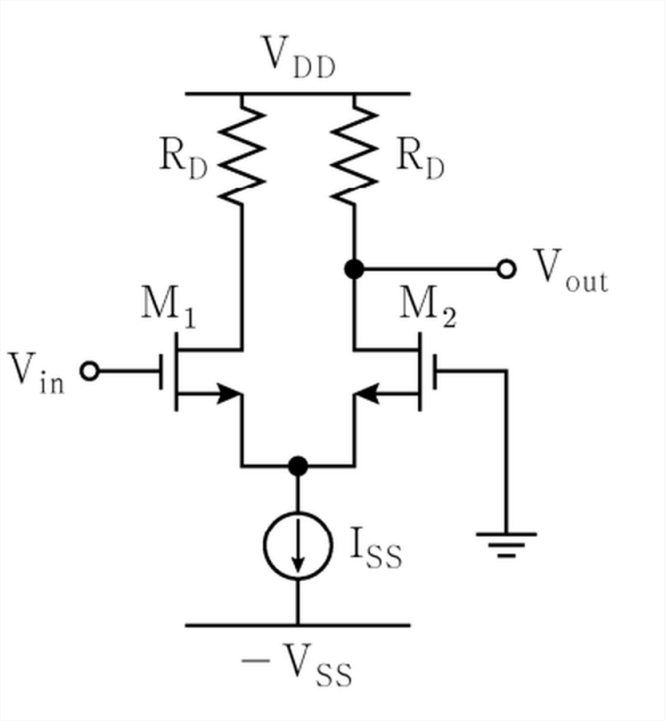
비이상 연산증폭기 폐루프 이득 문제는 먼저 되먹임 노드를 $V_- = \beta V_{out}$로 쓰고, 그다음 $V_{out} = A(V_+ - V_-)$에 대입해 $\frac{V_{out}}{V_{in}}$을 정리하면 된다.

암기 포인트

유한 이득 연산증폭기의 폐루프 이득은 $A_{CL} = \frac{A}{1 + A\beta}$이고, 이 회로의 되먹임 계수는 $\beta = \frac{4}{2+4} = \frac{2}{3}$이다.

NoteBase

문 10. 다음 차동증폭기에서 전압이득($A_V = \frac{V_{out}}{V_{in}}$)은? (단, MOSFET M_1과 M_2는 같으며 모두 포화영역에서 동작한다. 또한, g_m은 전달컨덕턴스, r_o는 소신호 출력저항이고, 바디 효과와 내부 기생 커패시턴스 성분은 무시한다)



① $\frac{g_m R_D r_o}{R_D + r_o}$
② $\frac{g_m R_D r_o}{2(R_D + r_o)}$
③ $\frac{g_m (R_D + r_o)}{2R_D r_o}$
④ $\frac{g_m (R_D + r_o)}{R_D r_o}$

정답 2번

출제 포인트

이 문제는 저항 부하 MOS 차동증폭기의 단일 출력 전압이득을 r_o까지 포함해 구할 수 있는지를 묻는다.

조건 정리

입력은 M_1 게이트에 V_{in}, M_2 게이트는 접지이다.
출력은 오른쪽 드레인 V_{out}이다.
이상적인 꼬리전류원으로 공통모드 소신호는 억제되고, 한쪽 입력만 인가된 경우 차동 성분은 각 반회로에 $\pm\frac{V_{in}}{2}$로 나뉜다.
각 드레인에서 유효 부하는 $R_D \parallel r_o$이다.

NoteBase

사용할 공식

단일 출력 차동쌍의 전압이득은 $A_V = \frac{1}{2} g_m (R_D \parallel r_o)$이다.
또한 $R_D \parallel r_o = \frac{R_D r_o}{R_D + r_o}$이다.
이 공식을 쓰는 이유는 출력이 반대편 드레인에서 나오므로 차동 반회로에서 M_2의 유효 입력이 $-\frac{V_{in}}{2}$가 되고, 공통소스 단계의 드레인 부하가 $R_D \parallel r_o$로 보이기 때문이다.

계산 과정

1. 입력 V_{in}을 차동 성분으로 보면 각 반회로의 유효 입력은 $\frac{V_{in}}{2}$이다.
2. 출력이 걸린 M_2 드레인 부하는 $R_D \parallel r_o = \frac{R_D r_o}{R_D + r_o}$이다.
3. 반대편 드레인 출력이므로 부호는 양이 되어 $V_{out} = g_m (R_D \parallel r_o) \frac{V_{in}}{2}$이다.

$A_V = \frac{V_{out}}{V_{in}} = \frac{g_m}{2} (R_D \parallel r_o) = \frac{g_m R_D r_o}{2(R_D + r_o)}$
가 된다.

선지 판단

① X: $R_D \parallel r_o$까지는 맞지만 단일 출력 차동쌍의 $\frac{1}{2}$ 계수를 빠뜨렸다. 틀린 표현은 분모에 2가 없는 점이고, 올바르게는 $\frac{g_m R_D r_o}{2(R_D + r_o)}$이다.
② O: $R_D \parallel r_o$와 단일 출력 차동쌍의 $\frac{1}{2}$ 계수를 모두 반영한 식이므로 옳다.
③ X: 틀린 표현은 $R_D \parallel r_o$를 $\frac{R_D + r_o}{R_D r_o}$처럼 뒤집어 쓴 점이다. 병렬부하는 $\frac{R_D r_o}{R_D + r_o}$가 되어야 하므로 올바르게는 $\frac{g_m R_D r_o}{2(R_D + r_o)}$이다.
④ X: 틀린 표현은 병렬부하 식을 뒤집은 데다 단일 출력의 $\frac{1}{2}$ 계수도 빠진 점이다. 올바르게는 $\frac{g_m R_D r_o}{2(R_D + r_o)}$이다.

오답 포인트

차동쌍에서 가장 흔한 실수는 양단 출력 이득과 단일 출력 이득을 구분하지 않아 $\frac{1}{2}$를 빠뜨리는 것이다. 또 드레인 부하를 $R_D + r_o$나 그 역수 형태로 잘못 처리하면 ③, ④ 같은 오답이 나온다.

다시 나오면 이렇게 판단

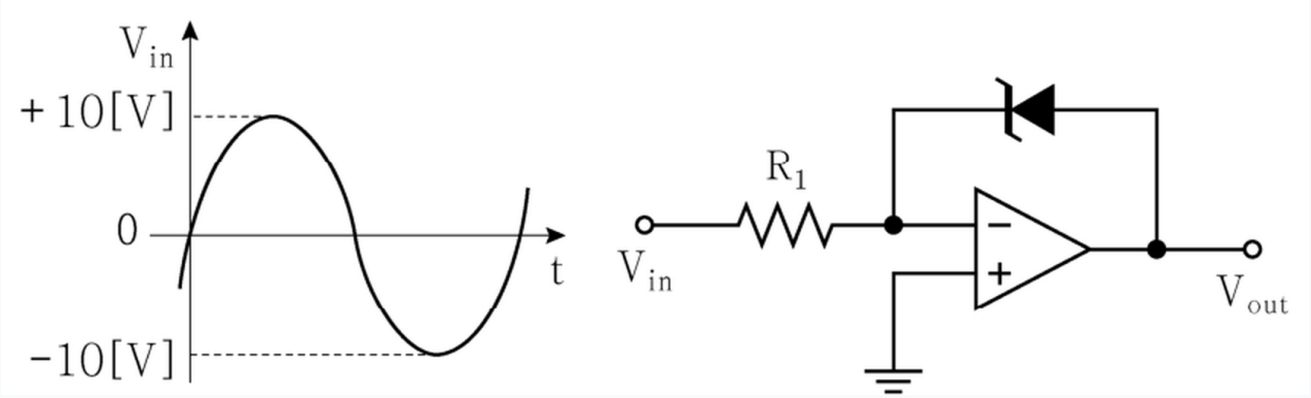
차동쌍 이득 문제는 먼저 단일 출력인지 양단 출력인지 구분하고, 다음에 한쪽 입력만 들어오면 반회로 입력이 $\frac{V_{in}}{2}$인지 확인한 뒤, 마지막으로 드레인 유효 부하를 $R_D \parallel r_o$로 치환해 계산한다.

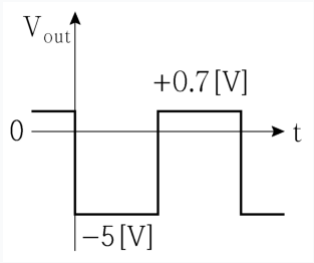
암기 포인트

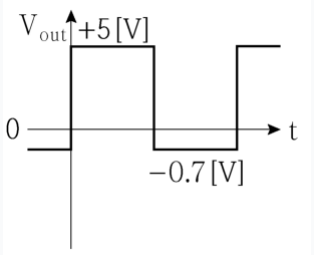
저항 부하 차동쌍의 단일 출력 이득은 $\frac{1}{2} g_m (R_D \parallel r_o)$, 양단 출력 이득은 $g_m (R_D \parallel r_o)$이다.

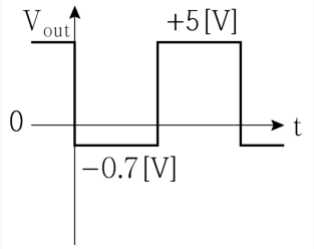
NoteBase

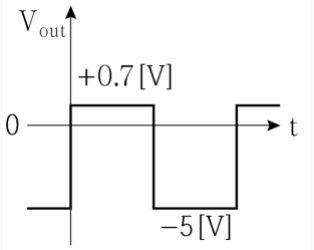
문 11. 다음 회로에 정현파 전압(V_{in})을 입력할 때, 출력전압(V_{out})의 파형으로 옳은 것은? (단, 연산증폭기는 이상적이며, 제너 다이오드의 제너전압 $V_Z = 5[V]$, 순방향 전압 $V_F = 0.7[V]$이다)



① 

② 

③ 

④ 

정답 1번

NoteBase

출제 포인트

이 문제는 제너 다이오드가 연결된 연산증폭기 회로에서 순방향 도통과 제너 항복 방향을 구분하여 출력 전압의 두 레벨과 반주기 대응을 판단하는 문제이다.

선지별 해설

1번 O: 양의 반주기에서는 출력이 $-5V$, 음의 반주기에서는 출력이 $+0.7V$로 고정되므로 제시된 파형이 회로 동작과 일치한다.
2번 X: 파형의 두 레벨을 $+5V$와 $-0.7V$로 잡은 점이 틀렸다. 올바르게는 제너 항복 전압 때문에 음의 레벨이 $-5V$, 순방향 도통 때문에 양의 레벨이 $+0.7V$이다.
3번 X: 출력 레벨이 역시 $+5V$와 $-0.7V$로 되어 있어 다이오드의 실제 클램프 전압과 맞지 않는다. 올바르게는 $+0.7V$와 $-5V$ 두 레벨만 나타난다.
4번 X: 레벨 자체는 $+0.7V$와 $-5V$로 맞지만 반주기 대응이 반대이다. 올바르게는 $V_{in} > 0$일 때 $-5V$, $V_{in} < 0$일 때 $+0.7V$가 되어야 한다.

오답 포인트

제너 다이오드의 방향을 거꾸로 읽으면 $+5V$와 $-0.7V$를 떠올리기 쉽고, 반전 입력 회로라는 점을 놓치면 양의 반주기와 음의 반주기의 출력 배치도 뒤집힌다.

다시 나오면 이렇게 판단

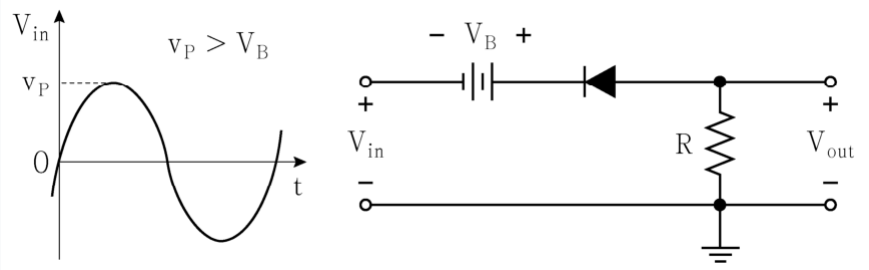
먼저 비반전 입력의 기준 전압을 확인하고, 그다음 다이오드가 순방향일 때의 클램프 전압과 제너 항복일 때의 클램프 전압을 구분한 뒤, 각 반주기에서 어느 방향으로 전류가 흘러야 하는지를 맞춰 본다.

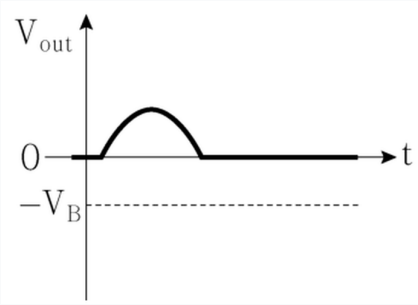
암기 포인트

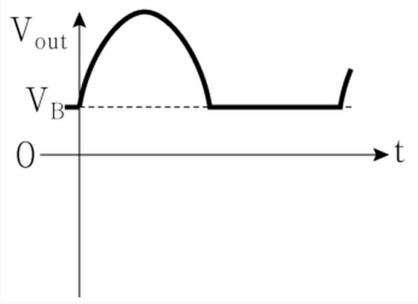
제너 다이오드 피드백 회로는 순방향이면 $+0.7V$, 역방향 항복이면 $-V_Z$로 출력이 고정된다고 기억한다.

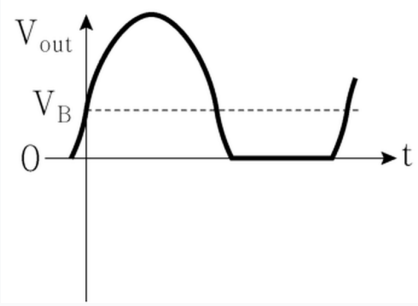
NoteBase

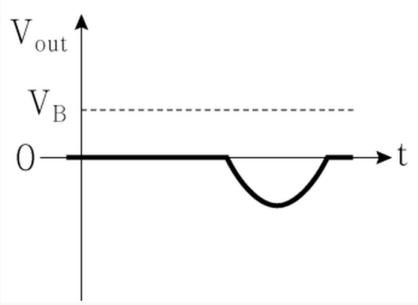
문 12. 다음 회로에 정현파 전압(V_{in})을 입력할 때, 정상상태에서 출력전압(V_{out})의 파형으로 옳은 것은? (단, 다이오드는 이상적이며, 순방향 전압은 무시한다)



① 

② 

③ 

④ 

정답 4번

NoteBase

출제 포인트

이 문제는 바이어스가 걸린 직렬 클리퍼 회로에서 배터리의 극성과 다이오드 방향을 보고 도통 조건과 출력 파형의 부호를 판단하는 문제이다.

선지별 해설

① X: 이 파형은 양의 반주기 일부만 0 V 위로 나타난다고 본 경우이다. 배터리가 입력 쪽 −극, 다이오드 쪽 + 극으로 연결되어 다이오드 입력 노드 전압이 $V_{in} + V_B$이므로, 도통 조건은 $V_{in} > V_B$가 아니라 $V_{in} + V_B < 0$, 즉 $V_{in} < -V_B$이다. 틀린 부분은 양의 반주기 도통으로 그린 점이고, 올바르게는 음의 반주기 일부만 0 V 아래로 나타난다.
② X: 이 파형은 출력이 V_B를 기준으로 양의 쪽에 유지된다고 본 경우이다. 그러나 다이오드가 꺼져 있으면 출력 노드는 저항 때문에 항상 0 V로 떨어진다. 틀린 부분은 비도통 구간 기준선을 V_B로 잡은 점이고, 올바르게는 비도통 구간의 출력은 0 V이다.
③ X: 이 파형은 양의 반주기에서 문턱 이상만 남는 양의 클리퍼로 해석한 경우이다. 이 회로는 배터리 극성과 다이오드 방향 때문에 문턱이 $+V_B$가 아니라 $-V_B$ 쪽에 형성된다. 틀린 부분은 양의 출력으로 그린 점이고, 올바르게는 $V_{in} < -V_B$일 때만 음의 출력이 생긴다.
④ O: 배터리 뒤 노드를 v_x라 두면 $v_x = V_{in} + V_B$이다. 다이오드가 꺼져 있을 때는 $V_{out} = 0$이고, 도통 조건은 $0 > v_x$, 즉 $V_{in} < -V_B$이다. 이때 이상 다이오드이므로 $V_{out} = v_x = V_{in} + V_B < 0$가 되어 음의 반주기 일부만 출력된다.

오답 포인트

배터리의 극성을 빼먹고 문턱을 $+V_B$로 읽으면 ①이나 ③처럼 양의 반주기 파형으로 잘못 간다. 또 다이오드가 꺼져 있을 때 출력이 V_B에 머문다고 착각하면 ②처럼 그리기 쉽지만, 이 회로의 출력 노드는 저항으로 접지되어 있으므로 off 구간은 0 V이다.

다시 나오면 이렇게 판단

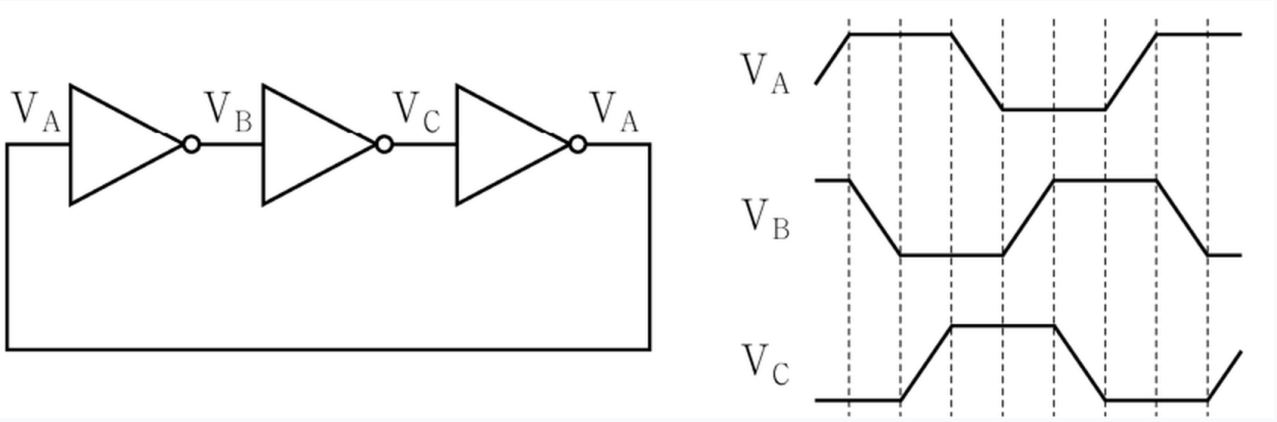
직렬 클리퍼는 먼저 다이오드 off 상태를 본다. off이면 출력은 저항 때문에 0 V이다. 그다음 배터리로 이동된 다이오드 입력 전압을 써서 도통 조건을 잡는다. 이 문제는 $V_{in} + V_B < 0$일 때만 on이므로 음의 반주기 일부만 출력된다고 판단된다.

암기 포인트

저항 접지형 직렬 클리퍼는 off일 때 0 V이고, 배터리의 극성이 문턱의 부호를 정한다.

NoteBase

문 13. 다음은 3개의 인버터로 이루어진 링 발진기(ring oscillator)의 회로도를 나타내고 있다. 인버터 하나당 지연시간이 1 [ns]일 경우, 발진기의 발진주파수로 가장 가까운 값 [MHz]은?



① 167

② 333

③ 500

④ 1000

정답 1번

출제 포인트

이 문제는 3단 인버터 링 발진기의 주기와 발진주파수의 관계 $T = 2Nt_p$를 이용해 발진주파수를 구하는 문제이다.

조건 정리

주어진 값은 인버터 수 $N = 3$, 인버터 1개당 지연시간 $t_p = 1ns$이다.
구해야 할 값은 발진주파수 f이다.
홀수 개 인버터 링 발진기의 한 주기는 신호가 한 바퀴 돌아 원래 상태로 복귀하는 데 필요한 총 지연시간이므로 $2N$배의 지연시간을 사용한다.

사용할 공식

사용 공식은 $T = 2Nt_p, \quad f = \frac{1}{T}$ 이다.
이 공식을 쓰는 이유는 홀수 개 인버터로 구성된 링 발진기에서 한 번의 반전이 전체 고리에서 두 번 전파되어야 한 주기가 완성되기 때문이다.

NoteBase

계산 과정

1. 주기를 구하면 $T = 2 \times 3 \times 1ns = 6ns$ 이다.
2. 주파수를 구하면 $f = \frac{1}{6 \times 10^{-9}} Hz = 1.667 \times 10^{8} Hz$ 이다.
3. 이를 MHz로 바꾸면 $f \approx 166.7 MHz$ 이므로 가장 가까운 값은 167 MHz이다.

선지별 해설

① O: 계산 결과가 약 166.7 MHz이므로 167 MHz가 가장 가깝다.
② X: 333 MHz는 주기를 3 ns로 잘못 두었을 때 나오는 값이다. 틀린 값 333 MHz → 올바르게는 약 167 MHz이다.
③ X: 500 MHz는 주기를 2 ns로 잘못 두었을 때 나오는 값이다. 틀린 값 500 MHz → 올바르게는 약 167 MHz이다.
④ X: 1000 MHz는 지연시간 1 ns 하나만으로 주기를 착각했을 때 나오는 값이다. 틀린 값 1000 MHz → 올바르게는 약 167 MHz이다.

오답 포인트

이 문제의 함정은 인버터가 3개라는 사실만 보고 $T = 3ns$ 또는 $T = 1ns$처럼 주기를 과소평가하는 데 있다. 링 발진기의 한 주기는 단순히 단계 수의 합이 아니라 반전이 한 바퀴 돌고 다시 원상태로 돌아오는 시간이라는 점이 핵심이다.

다시 나오면 이렇게 판단

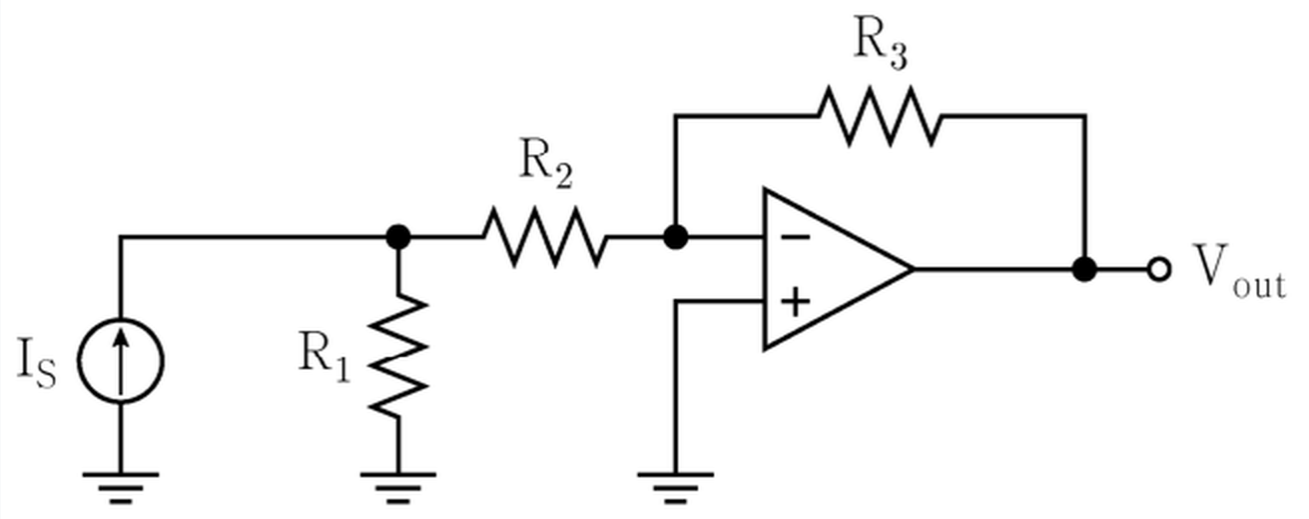
링 발진기 계산형 문제는 먼저 홀수 개 인버터 구조인지 확인하고, 곧바로 $T = 2Nt_p$로 주기를 만든 뒤 $f = 1/T$를 적용하면 된다. 마지막에는 Hz를 MHz로 단위 변환해 선택지와 비교하면 된다.

암기 포인트

홀수단 링 발진기 기본식은 $T = 2Nt_p$, $f = \frac{1}{2Nt_p}$이다.

NoteBase

문 14. 다음 반전증폭기의 출력전압(V_{out})이 $-10[V]$가 되기 위한 R_3 저항값 $[k\Omega]$은? (단, 연산증폭기는 이상적이며, $I_S = 1[mA]$, $R_1 = R_2 = 10[k\Omega]$이다)



① 1

② 10

③ 20

④ 30

정답 3번

출제 포인트

이 문제는 이상적 반전증폭기에서 가상접지와 입력 전류를 이용해 피드백 저항 R_3 값을 구하는 문제이다.

조건 정리

주어진 값은 $I_S = 1mA$, $R_1 = R_2 = 10k\Omega$, 목표 출력전압은 $-10V$이다.
구해야 할 값은 R_3이다.
이상적 연산증폭기이므로 +단자가 0 V이면 −단자도 가상접지로 0 V이고 입력단 전류는 0이다.

사용할 공식

먼저 병렬저항과 옴의 법칙을 쓴다. $R_1 \parallel R_2 = \frac{R_1 R_2}{R_1 + R_2}$, $V_A = I_S(R_1 \parallel R_2)$, $I_{R2} = \frac{V_A}{R_2}$, $V_{out} = -I_{R2} R_3$이다.
이 공식을 쓰는 이유는 +단자가 접지된 이상적 반전증폭기이므로 −단자가 0 V가 되고, 먼저 왼쪽 노드 전압과 R_2 전류를 구한 뒤 피드백 저항 R_3에 의해 출력전압이 결정되기 때문이다.

NoteBase

계산 과정

1. 왼쪽 노드 A에서 R_1과 R_2는 모두 0 V 쪽으로 연결되므로 병렬로 본다. 따라서 $R_1 \parallel R_2 = \frac{10k\Omega \times 10k\Omega}{10k\Omega + 10k\Omega} = 5k\Omega$이다.
2. 노드 전압은 $V_A = 1mA \times 5k\Omega = 5V$이다.
3. R_2를 흐르는 전류는 $I_{R2} = \frac{5V}{10k\Omega} = 0.5mA$이다.
4. 반전증폭기 출력은 $V_{out} = -I_{R2}R_3 = -(0.5mA)R_3$이므로, $-10V = -(0.5mA)R_3$에서 $R_3 = \frac{10V}{0.5mA} = 20k\Omega$이다.

선지별 해설

① X
- $R_3 = 1k\Omega$이면 $V_{out} = -(0.5mA)(1k\Omega) = -0.5V$이다.
- 틀린 표현은 "$R_3 = 1k\Omega$이면 $-10V$가 된다"이다. 올바르게는 "$R_3 = 20k\Omega$일 때 $-10V$가 된다"이다.

② X
- $R_3 = 10k\Omega$이면 $V_{out} = -(0.5mA)(10k\Omega) = -5V$이다.
- 이 값은 전류원 $1mA$가 전부 R_2로 흐른다고 착각하면 나오기 쉽다. 실제로는 $R_1 = R_2$이고 두 저항의 반대쪽 전위가 모두 0 V이므로 전류가 반씩 나뉜다.
- 틀린 표현은 "$R_3 = 10k\Omega$"이다. 올바르게는 "$R_3 = 20k\Omega$"이다.

③ O
- 노드 전압은 $V_A = I_S(R_1 \parallel R_2) = 1mA \times 5k\Omega = 5V$이다.
- 따라서 R_2 전류는 $0.5mA$이고, $V_{out} = -I_{R2}R_3 = -10V$가 되려면 $R_3 = 20k\Omega$이다.

④ X
- $R_3 = 30k\Omega$이면 $V_{out} = -(0.5mA)(30k\Omega) = -15V$이다.
- 틀린 표현은 "$R_3 = 30k\Omega$이면 $-10V$가 된다"이다. 올바르게는 "$R_3 = 20k\Omega$일 때 $-10V$가 된다"이다.

오답 포인트

가장 흔한 실수는 −단자가 가상접지라는 점은 알면서도 전류원 $1mA$가 전부 R_2로 간다고 보는 것이다. 이 회로에서는 R_1과 R_2가 모두 0 V를 향해 연결되어 있고 값도 같으므로 전류가 $0.5mA$씩 나뉜다.

다시 나오면 이렇게 판단

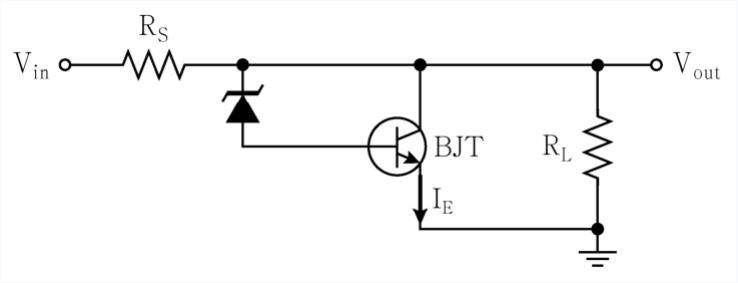
이상적 반전증폭기 계산형 문제는 먼저 +단자 전위를 보고 −단자의 가상접지를 잡은 뒤, 입력 쪽 노드 전압과 입력저항 전류를 구하고, 마지막에 $V_{out} = -I_{in}R_f$를 적용하는 순서로 판단한다.

암기 포인트

이상적 반전증폭기에서는 −단자가 가상접지이고, 출력은 입력저항을 흐르는 전류에 피드백 저항을 곱한 값의 음수로 정해진다.

NoteBase

문 15. 다음 회로에서 출력전압(V_{out})[V]과 바이폴라 트랜지스터(BJT)의 이미터 전류(I_E)[mA]를 바르게 연결한 것은? (단, $V_{in} = 15[V]$, $R_S = 100[\Omega]$, $R_L = 500[\Omega]$, BJT는 ON 상태이며 $V_{BE} = 0.7[V]$이고, 제너 다이오드의 제너전압 $V_Z = 9.3[V]$이다)



① V_{out}: 9.3, I_E: 15

② V_{out}: 9.3, I_E: 30

③ V_{out}: 10, I_E: 15

④ V_{out}: 10, I_E: 30

정답 4번

출제 포인트

이 문제는 제너 다이오드와 BJT의 전압 관계로 V_{out}을 구하고, 전류 분배로 이미터 전류 I_E를 계산하는 문제이다.

조건 정리

주어진 값은 $V_{in} = 15V$, $R_S = 100\Omega$, $R_L = 500\Omega$, $V_Z = 9.3V$, $V_{BE} = 0.7V$이다.
구해야 할 값은 V_{out}과 I_E이다.
주의할 조건은 제너 다이오드가 출력 노드와 베이스 사이 전압을 $9.3V$로 잡고, 이미터가 접지이므로 출력전압이 제너전압만이 아니라 $V_Z + V_{BE}$가 된다는 점이다.

사용할 공식

$V_{out} = V_Z + V_{BE}$
$I_{R_S} = \frac{V_{in} - V_{out}}{R_S}$
$I_L = \frac{V_{out}}{R_L}$
$I_E = I_{R_S} - I_L$
이 공식을 쓰는 이유는 R_S를 지난 전류가 출력 노드에서 부하저항 R_L 쪽 전류와 트랜지스터 쪽 전류로 나뉘고, 그 트랜지스터 분기 전류가 이미터 전류와 같기 때문이다.

NoteBase

계산 과정

1. 제너 다이오드와 베이스-이미터 전압을 합하면 $V_{out} = 9.3 + 0.7 = 10V$이다.
2. 직렬저항 전류는 $I_{R_S} = \frac{15-10}{100} = 0.05A = 50mA$이다. 부하전류는 $I_L = \frac{10}{500} = 0.02A = 20mA$이다.
3. 따라서 이미터 전류는 $I_E = 50 - 20 = 30mA$이다.

선지별 해설

① X: $V_{out} = 9.3V$가 틀렸다. 출력 노드는 제너전압에 V_{BE}가 더해져 $10V$가 된다. $I_E = 15mA$도 틀렸다. 올바르게는 공급전류 $50mA$에서 부하전류 $20mA$를 뺀 $30mA$이다.
② X: $I_E = 30mA$는 맞는 값이지만 $V_{out} = 9.3V$가 틀려서 선지 전체는 오답이다. 틀린 표현은 \"출력전압이 제너전압과 같다\"는 부분이고, 올바르게는 \"출력전압은 제너전압과 V_{BE}의 합인 $10V$이다\"이다.
③ X: $V_{out} = 10V$는 맞지만 $I_E = 15mA$가 틀렸다. 틀린 표현은 \"이미터 전류가 15 mA\"라는 부분이고, 올바르게는 \"직렬저항 전류 50 mA에서 부하전류 20 mA를 뺀 30 mA\"이다.
④ O: $V_{out} = 10V$, $I_E = 30mA$가 모두 맞다. 계산 결과와 완전히 일치하므로 정답이다.

오답 포인트

가장 흔한 함정은 V_{out}을 제너전압 $9.3V$로 바로 두는 것이다. 이 회로는 제너가 출력과 베이스 사이에 있으므로 이미터가 접지일 때 출력은 $V_Z + V_{BE}$로 본다. 그 다음 함정은 R_S 전류 전체를 이미터 전류로 보거나, 반대로 부하전류를 빼지 않는 실수이다.

다시 나오면 이렇게 판단

제너와 트랜지스터가 함께 있는 계산형 회로는 먼저 어느 두 단자 사이에 제너전압이 걸리는지 확인하고, 그 전압으로 출력 노드 전압을 정한 뒤, 직렬저항 전류와 부하전류를 나누어 분기 전류를 계산하면 된다.

암기 포인트

출력-베이스 사이 제너, 이미터 접지이면 $V_{out} = V_Z + V_{BE}$, 그리고 $I_E = I_{R_S} - I_L$이다.

NoteBase

문 16. 3개의 입력(A, B, C)을 갖는 논리회로의 출력값 $Y = AB + \overline{BC}$이다. 2-입력 NAND 게이트만을 사용하여 같은 출력값(Y)을 가지도록 구성할 때, 필요한 최소 NAND 게이트의 수[개]는?

① 2

② 3

③ 4

④ 5

정답 3번

출제 포인트

이 문제는 출력값 $Y = AB + \overline{BC}$를 먼저 간소화한 뒤, 2입력 NAND 게이트만으로 같은 출력을 만들 때 필요한 최소 게이트 수를 묻는 문제이다. 여기서 윗줄은 BC 전체에 걸린 보수이므로 $\overline{BC} = \overline{B} + \overline{C}$임에 주의한다.

조건 정리

주어진 식은 $Y = AB + \overline{BC}$이며, 보수는 곱 BC 전체에 걸려 있다.
구해야 할 값은 2입력 NAND 게이트만으로 같은 출력을 만드는 최소 게이트 수이다.
주의할 점은 식을 그대로 회로로 옮기지 말고 먼저 불대수로 최대한 간소화한 다음 NAND 형태로 바꿔야 한다는 점이다.

사용할 공식

드모르간 법칙과 흡수 법칙으로 식을 줄인 뒤 드모르간 법칙으로 NAND 형태로 바꾼다.
먼저 $\overline{BC} = \overline{B} + \overline{C}$이므로
$Y = AB + \overline{B} + \overline{C}$.
흡수 법칙 $AB + \overline{B} = A + \overline{B}$를 적용하면
$Y = A + \overline{B} + \overline{C}$.
이 식의 보수를 드모르간 법칙으로 전개하면 $\overline{Y} = \overline{A} \cdot B \cdot C$이므로
$Y = \overline{\overline{A}BC}$.
즉 출력은 입력 $\overline{A}, B, C$ 세 개를 곱한 값을 다시 반전한 형태이며, 이를 2입력 NAND만으로 구성한다.

NoteBase

계산 과정

1. 식을 간소화하면 $Y = AB + \overline{BC} = A + \overline{B} + \overline{C} = \overline{\overline{A}BC}$가 된다.
2. $\overline{A}$를 만든다. NAND 게이트의 두 입력을 모두 A로 묶으면 $\overline{A} = A$ NAND A이므로 NAND 1개가 필요하다(첫 번째 게이트).
3. BC를 만든다. B와 C를 NAND 하면 $\overline{BC}$가 나오고(두 번째 게이트), 이 출력을 다시 두 입력에 묶어 NAND 하면 $\overline{\overline{BC}} = BC$가 된다(세 번째 게이트, 자기입력 NAND를 인버터처럼 사용).
4. $\overline{A}$와 BC를 NAND 하면 $\overline{\overline{A} \cdot BC} = \overline{\overline{A}BC} = Y$가 된다(네 번째 게이트).
5. 따라서 필요한 게이트 수는 $1 + 1 + 1 + 1 = 4$개이다.

선지 판단

① X: 2개로는 $\overline{A}$ 생성과 BC 생성, 최종 결합까지 모두 처리할 수 없다. 올바르게는 최소 4개가 필요하다.
② X: 3개로는 $\overline{A}$, BC, 최종 NAND 중 한 단계가 빠진다. BC를 만드는 데에만 NAND 2개(반전 후 다시 반전)가 필요하므로 부족하다. 올바르게는 최소 4개가 필요하다.
③ O: $Y = \overline{\overline{A}BC}$로 줄인 뒤 $\overline{A} = A$ NAND A(1개), $\overline{BC} = B$ NAND C와 그 반전 BC(2개), 마지막 $\overline{A}$ NAND $BC = Y$(1개)로 NAND 4개에 구현된다.
④ X: 5개는 간소화하지 않고 AB, $\overline{B}$, $\overline{C}$를 각각 따로 만든 뒤 OR로 합치는 비효율적 구성에서 나오는 수이다. 흡수 법칙으로 $AB + \overline{B} = A + \overline{B}$를 적용하면 올바르게는 4개로 줄어든다.

오답 포인트

보수가 BC 전체에 걸린 것을 $B\overline{C}$처럼 일부에만 걸린 것으로 잘못 읽으면 식 자체가 달라져 게이트 수도 틀리게 나온다. 또한 간소화하지 않고 원식을 그대로 옮기면 게이트 수가 많아져 ④를 고르기 쉽다. 이 문항의 함정은 윗줄의 범위 판독과 흡수 법칙을 통한 간소화에 있다.

다시 나오면 이렇게 판단

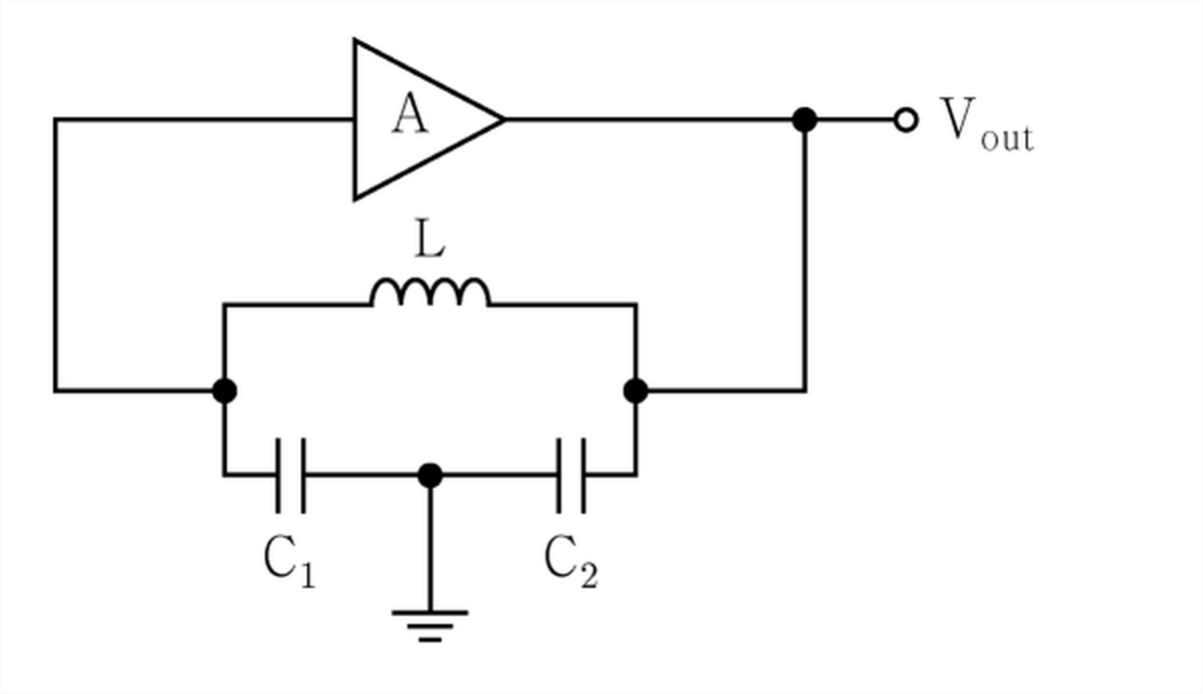
NAND 최소화 문제는 원식을 바로 회로로 옮기지 않고 먼저 보수 범위 확인, 드모르간·흡수 법칙으로 간소화, 전체를 하나의 보수형 $\overline{(\cdots)}$으로 묶기, 자기입력 NAND 인버터 사용 순서로 판단하면 된다.

암기 포인트

곱 전체에 걸린 보수는 $\overline{BC} = \overline{B} + \overline{C}$로 풀고, $AB + \overline{B} = A + \overline{B}$처럼 흡수 법칙으로 항을 줄인다. NAND로 인버터를 만들 때는 두 입력을 같은 신호로 묶어 $\overline{X} = X$ NAND X로 구현한다.

NoteBase

문 17. 다음 콜피츠(Colpitts) 발진기의 블록도에서 발진을 시작하기 위한 조건인 최소전압이득과 발진주파수를 바르게 연결한 것은?



① 최소전압이득: $\frac{C_1}{C_2}$, 발진주파수: $\frac{1}{2\pi\sqrt{L(C_1+C_2)}}$
② 최소전압이득: $\frac{C_1}{C_2}$, 발진주파수: $\frac{1}{2\pi\sqrt{L\frac{C_1C_2}{C_1+C_2}}}$
③ 최소전압이득: $\frac{C_2}{C_1}$, 발진주파수: $\frac{1}{2\pi\sqrt{L(C_1+C_2)}}$
④ 최소전압이득: $\frac{C_2}{C_1}$, 발진주파수: $\frac{1}{2\pi\sqrt{L\frac{C_1C_2}{C_1+C_2}}}$

정답 2번

출제 포인트

콜피츠(Colpitts) 발진기의 발진 주파수와 발진 시작 조건(최소 전압이득)을 동시에 묻는 문항이다. 공진 탱크는 인덕터 L과 $C_1 \cdot C_2$ 직렬 합성 커패시턴스의 병렬 회로로 구성되며, 커패시터 분배비의 역수가 최소 전압이득이 된다.

조건 정리

블록도 구성: 증폭기 A(입력=좌측 노드 A, 출력=우측 노드 B·Vout). 인덕터 L: 노드 A와 노드 B를 상단에서 연결. C_1: 입력 노드 A와 접지 사이(입력 측). C_2: 출력 노드 B와 접지 사이(출력 측). 공진 탱크: L과 ($C_1 \cdot C_2$ 직렬 합성)의 병렬 회로.

NoteBase

사용할 공식

직렬 합성 커패시턴스: $C_{eq} = \frac{C_1 C_2}{C_1 + C_2}$
발진 주파수: $f_0 = \frac{1}{2\pi\sqrt{L \cdot C_{eq}}}$
공진 시 궤환율(크기): $|\beta| = \frac{C_2}{C_1}$
바르하우젠 발진 조건: $|A| \cdot |\beta| \geq 1$에서 $|A|_{\min} = \frac{1}{|\beta|}$

계산 과정

1. 발진 주파수 유도

A-B 상단 경로(L)와 A→C_1→접지→C_2→B 하단 경로가 병렬 공진 루프를 형성한다. 접지를 공유하는 하단 경로에서 C_1과 C_2는 직렬 합성이므로

$C_{eq} = \frac{C_1 C_2}{C_1 + C_2}$
$f_0 = \frac{1}{2\pi\sqrt{L \cdot \frac{C_1 C_2}{C_1 + C_2}}}$

2. 최소 전압이득 유도

공진 시 탱크 순환전류를 I라 하면 C_1과 C_2에는 같은 크기의 전류가 반대 방향으로 흐른다.
입력 노드 전압: $V_A = \frac{I}{j\omega_0 C_1}$
출력 노드 전압: $V_B = -\frac{I}{j\omega_0 C_2}$
궤환율: $\beta = \frac{V_A}{V_B} = -\frac{C_2}{C_1}$, 크기 $|\beta| = \frac{C_2}{C_1}$
바르하우젠 조건 $|A| \cdot \frac{C_2}{C_1} = 1$에서
$|A|_{\min} = \frac{C_1}{C_2}$

선지 판단

① 최소전압이득 $\frac{C_1}{C_2}$: 맞음. 발진주파수 $\frac{1}{2\pi\sqrt{L(C_1 + C_2)}}$: 틀림. C_1+C_2는 병렬 합성이므로 직렬 합성 구조인 이 회로에 적용할 수 없다. ×
② 최소전압이득 $\frac{C_1}{C_2}$: 맞음. 발진주파수 $\frac{1}{2\pi\sqrt{L \cdot \frac{C_1 C_2}{C_1 + C_2}}}$: 맞음. 두 조건 모두 정확하다. ○
③ 최소전압이득 $\frac{C_2}{C_1}$: 틀림. 이는 궤환율 $|\beta|$이지 최소이득이 아니다. 발진주파수도 C_1+C_2로 틀림. 틀린 표현 C_2/C_1 → 올바른 표현 C_1/C_2. ×
④ 발진주파수 $\frac{1}{2\pi\sqrt{L \cdot \frac{C_1 C_2}{C_1 + C_2}}}$는 맞지만, 최소전압이득 $\frac{C_2}{C_1}$은 $|\beta|$와 $|A|_{\min}$을 혼동한 것이다. 틀린 표현 C_2/C_1 → 올바른 표현 C_1/C_2. ×

오답 포인트

주파수 오류(①③): C_1과 C_2가 각각 접지에 연결되어 있어 직렬 합성($C_1C_2/(C_1+C_2)$)이 적용됨에도 단순 합 C_1+C_2를 쓰면 틀린다. 이득 오류(③④): 궤환율 $|\beta| = C_2/C_1$을 그대로 최소이득으로 쓰면 안 된다. 최소이득은 그 역수, 즉 $|A|_{\min} = C_1/C_2$이다.

NoteBase

다시 나오면 이렇게 판단

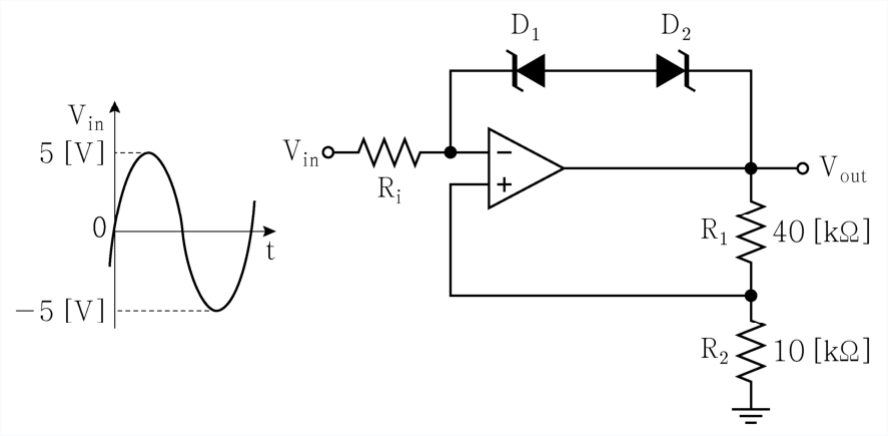
블록도에서 C_1이 증폭기 입력 측, C_2가 출력 측에 연결된 콜피츠 발진기가 주어지면, 최소이득은 C_1/C_2(입력 커패시터÷출력 커패시터), 발진주파수는 $\frac{1}{2\pi\sqrt{L\cdot C_1C_2/(C_1+C_2)}}$이다. 선지에 단순 합 C_1+C_2가 주파수 식에 등장하면 병렬 합성 오류이므로 바로 제거된다.

암기 포인트

콜피츠 발진기의 두 핵심 공식
발진주파수: $f_0=\frac{1}{2\pi}\sqrt{\frac{C_1+C_2}{LC_1C_2}}$ (L과 직렬 합성 커패시턴스의 공진)
최소 전압이득: $|A|_{\min}=\frac{C_1}{C_2}$ (입력 측 커패시터 ÷ 출력 측 커패시터, 궤환율의 역수)

NoteBase

문 18. 다음 이상적인 연산증폭기를 이용한 회로에 정현파 전압(V_{in})을 입력할 때, 이에 대한 설명으로 옳지 않은 것은? (단, 연산증폭기의 $V_{sat} = \pm 14[V]$이고, 제너 다이오드의 제너전압 $V_Z = 7.3[V]$, 순방향 전압 $V_F = 0.7[V]$이다)



① 저항 R_1 양단에 걸리는 전압은 $\pm 8.0[V]$이다.

② 저항 R_2에 흐르는 전류는 $\pm 0.2[mA]$이다.

③ 상측 및 하측 트리거 전압은 $\pm 2.0[V]$이다.

④ 출력전압은 $\pm 14.0[V]$이다.

정답 4번

출제 포인트

제너 피드백 연산증폭기 회로에서 실제 출력전압이 포화전압 V_{sat}이 아닌 제너 도통 전압과 분압비에 의해 결정됨을 이해해야 한다. 역방향 직렬 제너다이오드가 반전입력(-) 쪽으로 부귀환 경로를 형성할 때, 가상 단락 조건과 제너 전압 관계를 연립해 출력 레벨을 구하는 것이 핵심이다.

조건 정리

이상 연산증폭기 포화전압 $V_{sat} = \pm 14\text{V}$, 제너전압 $V_Z = 7.3\text{V}$, 순방향 전압 $V_F = 0.7\text{V}$, $R_1 = 40\text{k}\Omega$, $R_2 = 10\text{k}\Omega$. 역방향 직렬 제너다이오드(D1☒, D2☒)가 출력에서 반전입력(-) 방향으로 부귀환 경로를 형성한다. $R_1 \cdot R_2$ 전압분배기가 출력에서 비반전입력(+)으로 정귀환 경로를 형성한다.

사용할 공식

이상 연산증폭기 가상 단락 조건: $V_+ = V_-$. 역방향 직렬 제너다이오드 도통 전압: $V_Z + V_F = 7.3 + 0.7 = 8.0\text{V}$. 비반전입력 분압식: $V_+ = V_{out} \times \frac{R_2}{R_1 + R_2}$. 출력전압 도출식: $V_{out} = \frac{R_1 + R_2}{R_1} \times (V_Z + V_F)$.

NoteBase

계산 과정

역방향 직렬 제너다이오드가 도통하면 부귀환 고리가 닫혀 가상 단락 $V_+ = V_-$가 성립한다.

도통 시 출력과 반전입력 사이 전압차: $V_{out} - V_- = V_Z + V_F = 8\text{V} \rightarrow V_- = V_{out} - 8$.

비반전입력 분압: $V_+ = V_{out} \times \frac{R_2}{R_1 + R_2} = V_{out} \times \frac{10}{50} = 0.2V_{out}$.

가상 단락 대입: $0.2V_{out} = V_{out} - 8 \rightarrow 0.8V_{out} = 8 \rightarrow V_{out} = 10\text{V}$.

음의 상태는 대칭에 의해 $V_{out} = -10\text{V}$. 분압 노드 전압: $V_+ = 0.2 \times 10 = 2\text{V}$ (양의 상태), $V_+ = -2\text{V}$ (음의 상태).

선지 판단

① (O) $V_{out} = \pm 10\text{V}$일 때 $V_+ = \pm 2\text{V}$. R_1 양단 전압 $= V_{out} - V_+ = \pm(10 - 2) = \pm 8.0\text{V}$. 옳다.
② (O) R_2 양단 전압 $= V_+ = \pm 2\text{V}$. R_2 전류 $= \frac{\pm 2\text{V}}{10\text{k}\Omega} = \pm 0.2\text{mA}$. 옳다.
③ (O) 상측 트리거 전압 = V_+(출력 +10 V 상태) = +2.0 V, 하측 트리거 전압 = V_+(출력 −10 V 상태) = −2.0 V. 옳다.
④ (X) 출력전압 ±14.0 V → 실제는 ±10.0 V. 제너 부귀환 경로로 인해 연산증폭기가 포화에 이르지 못하고 ±10.0 V에서 안정된다. 옳지 않다.

오답 포인트

연산증폭기의 포화전압 $V_{sat} = \pm 14\text{V}$를 곧바로 출력전압으로 착각하기 쉽다. 제너다이오드가 반전입력(-)으로 부귀환 경로를 형성하면 가상 단락 조건이 적용되어 출력은 포화전압이 아닌 $V_Z + V_F$와 분압비로 결정된다. ±14 V가 출력이 되려면 귀환 경로가 없는 개루프 비교기여야 한다.

다시 나오면 이렇게 판단

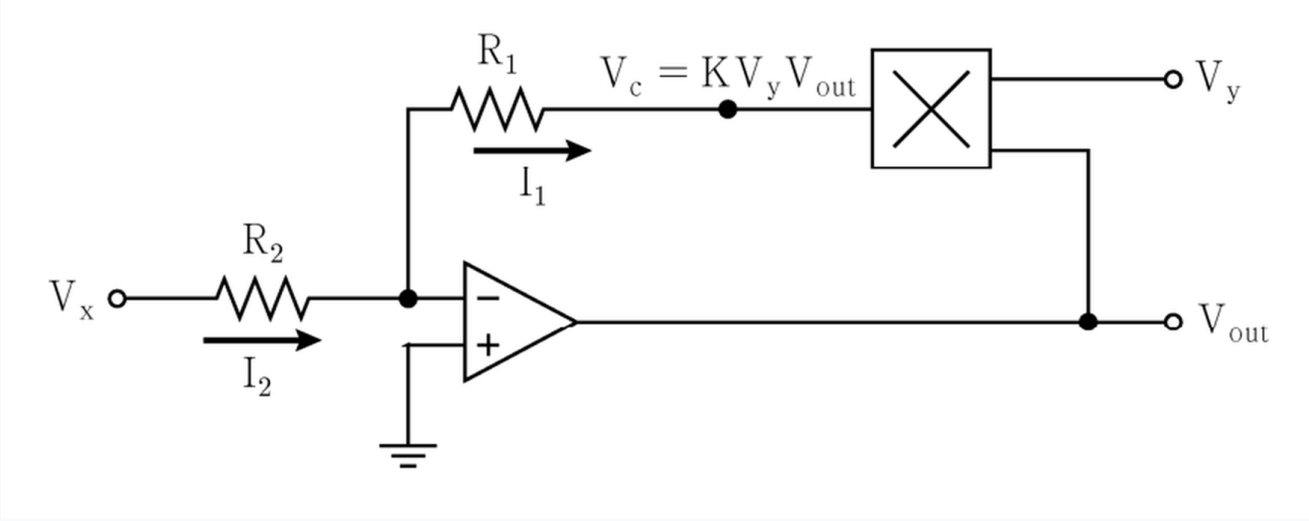
제너다이오드가 반전입력(-)으로 귀환하는지 먼저 확인한다. 그렇다면 도통 시 부귀환 고리가 닫혀 가상 단락 $V_+ = V_-$를 적용할 수 있다. 고정 전압차 $V_Z + V_F$와 분압식 $V_+ = \frac{R_2}{R_1 + R_2} V_{out}$을 연립하면 출력 레벨·트리거 전압·저항 전압이 한 번에 정리된다.

암기 포인트

제너 부귀환 연산증폭기에서 출력전압은 $V_{out} = \frac{R_1 + R_2}{R_1}(V_Z + V_F)$로 구한다. 이 문제에서는 $\frac{50}{40} \times 8 = 10\text{V}$이고, 트리거 전압(= 분압 노드 전압)은 $V_{out} \times \frac{R_2}{R_1 + R_2} = 10 \times 0.2 = 2\text{V}$이다.

NoteBase

문 19. 다음 선형곱셈기와 연산증폭기로 이루어진 회로에서 출력전압 $V_{out} = -\frac{V_x}{V_y}$이 되기 위한 R_2 저항값은? (단, 연산증폭기는 이상적이며, 선형곱셈기의 출력전압 $V_c = KV_yV_{out}$이다. 또한, K는 1보다 크다)



① KR_1

② $\frac{R_1}{K}$

③ K^2R_1

④ $\sqrt{K}R_1$

정답 2번

출제 포인트

이 문제는 이상적인 연산증폭기의 가상접지와 KCL을 이용해 V_c, V_{out}, R_2의 관계를 구하는 문제이다.

조건 정리

주어진 값은 $V_c = KV_yV_{out}$, 비반전 입력 접지, 이상적 연산증폭기이다. 구해야 할 값은 $V_{out} = -\frac{V_x}{V_y}$가 되게 하는 R_2이다. 주의할 조건은 이상적 OP-AMP이므로 반전 입력 노드 전압이 0 V인 가상접지가 성립한다는 점이다.

사용할 공식

반전 입력 노드에서 KCL을 쓰면 $\frac{V_x - 0}{R_2} = \frac{0 - V_c}{R_1}$ 이다. 또한 $V_c = KV_yV_{out}$ 이다. 이 공식을 쓰는 이유는 OP-AMP 입력 전류가 0이므로 R_2로 들어오는 전류와 R_1로 나가는 전류가 같아야 하기 때문이다.

NoteBase

계산 과정

1. 비반전 입력이 접지이고 연산증폭기가 이상적이므로 반전 입력 노드는 가상접지로 $0V$이다.
2. 따라서 $\frac{V_x}{R_2} = \frac{-V_c}{R_1} \Rightarrow V_c = -\frac{R_1}{R_2}V_x$ 이다.
3. 여기에 $V_c = KV_yV_{out}$를 대입하면 $KV_yV_{out} = -\frac{R_1}{R_2}V_x \Rightarrow V_{out} = -\frac{R_1}{KR_2}\cdot\frac{V_x}{V_y}$ 이다.
4. 문제 조건 $V_{out} = -\frac{V_x}{V_y}$와 같아지려면 $\frac{R_1}{KR_2} = 1 \Rightarrow R_2 = \frac{R_1}{K}$ 이다.

선지별 해설

① X: $R_2 = KR_1$이면 $V_{out} = -\frac{1}{K^2}\frac{V_x}{V_y}$가 되어 필요한 이득보다 K^2배 작다. 틀린 표현은 KR_1이며, 올바르게는 $\frac{R_1}{K}$ 이다.

② O: $R_2 = \frac{R_1}{K}$를 대입하면 $V_{out} = -\frac{R_1}{K(R_1/K)}\frac{V_x}{V_y} = -\frac{V_x}{V_y}$가 되어 조건을 정확히 만족한다.

③ X: $R_2 = K^2R_1$이면 $V_{out} = -\frac{1}{K^3}\frac{V_x}{V_y}$가 된다. 틀린 표현은 K^2R_1이며, 올바르게는 $\frac{R_1}{K}$이다. 이 값은 K가 분모에 한 번만 들어가야 한다는 비례관계를 놓치면 나오는 오답이다.

④ X: $R_2 = \sqrt{K}R_1$이면 $V_{out} = -\frac{1}{K\sqrt{K}}\frac{V_x}{V_y}$가 된다. 틀린 표현은 $\sqrt{K}R_1$이며, 올바르게는 $\frac{R_1}{K}$이다. 제곱근 형태는 문제식 어디에서도 유도되지 않으므로 근거 없는 변형이다.

오답 포인트

가장 흔한 실수는 $V_c = KV_yV_{out}$에서 K가 곱해진다는 사실만 보고 R_2도 K에 비례한다고 거꾸로 판단하는 것이다. 실제로는 $V_{out} = -\frac{R_1}{KR_2}\frac{V_x}{V_y}$이므로 목표식을 맞추려면 R_2가 K의 분모 쪽으로 들어가야 한다.

다시 나오면 이렇게 판단

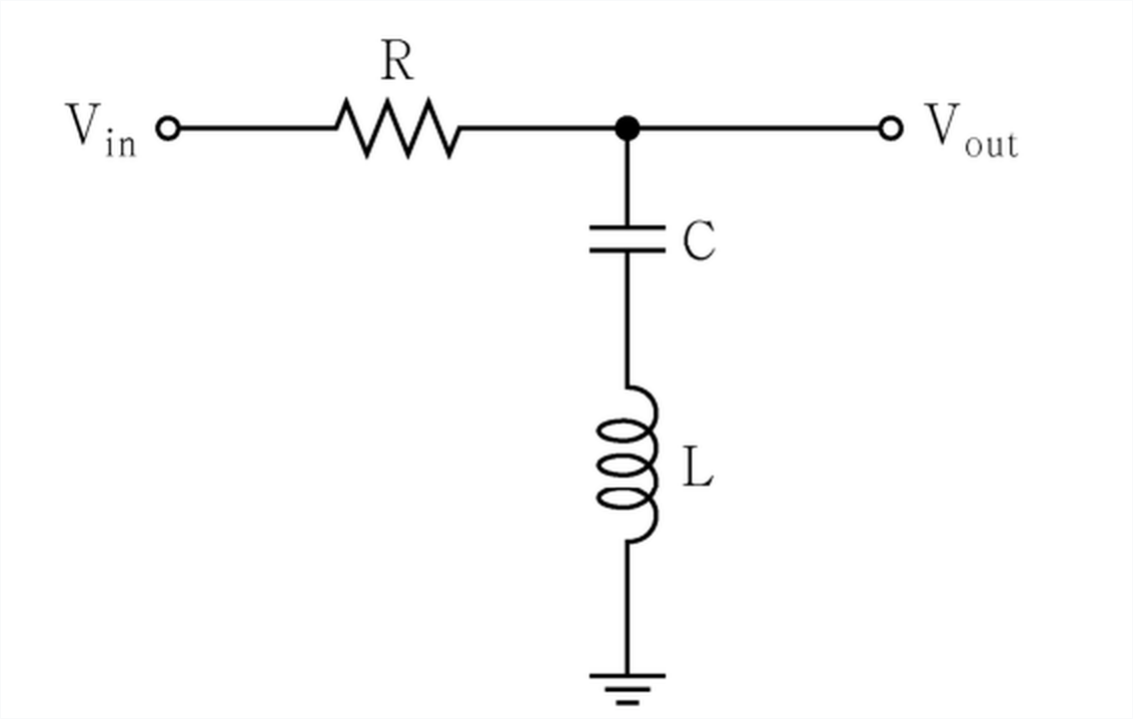
곱셈기와 OP-AMP가 결합된 회로는 먼저 가상접지 성립 여부를 확인하고, 반전 노드에서 KCL로 V_c와 입력전압의 관계를 만든 뒤, 마지막에 곱셈기 식을 대입해 목표 출력식의 계수를 맞추는 순서로 판단한다.

암기 포인트

반전 증폭 경로에서 목표 계수가 1이 되려면 $\frac{R_1}{KR_2} = 1$을 먼저 맞춘다.

NoteBase

문 20. 다음 대역제거필터의 C값으로 가장 가까운 값[mF]은? (단, R = 200 [Ω], 중심주파수는 200 [Hz], 대역폭은 200 [Hz]이다)



① $\frac{1}{160\pi}$
② $\frac{1}{80\pi}$
③ $\frac{1}{40\pi}$
④ $\frac{1}{20\pi}$

정답 2번

출제 포인트

이 문제는 대역제거필터의 직렬 공진 조건과 대역폭 공식을 이용해 C값을 구하는 문제이다.

조건 정리

주어진 값: $R = 200\Omega$, 중심주파수 $f_0 = 200Hz$, 대역폭 $BW = 200Hz$이다.
구해야 할 값: $C[mF]$이다.
주의할 조건: 출력 노드에서 접지로 연결된 가지가 직렬 LC이므로 직렬 공진의 중심주파수와 대역폭 관계를 사용한다.

NoteBase

사용할 공식

$f_0 = \frac{1}{2\pi\sqrt{LC}}, \qquad BW = \frac{R}{2\pi L}$

이 공식을 쓰는 이유: 이 회로는 출력 노드에 직렬 LC 가지가 병렬로 달린 대역제거필터이므로, 공진점에서는 직렬 LC가 단락처럼 동작하고 대역폭은 직렬 공진회로의 $BW = \frac{R}{2\pi L}$ 관계로 정해진다.

계산 과정

1. 대역폭 공식에서 L을 구하면 $L = \frac{R}{2\pi BW} = \frac{200}{2\pi \cdot 200} = \frac{1}{2\pi} H$ 이다.
2. 중심주파수 공식에서 C를 정리하면 $C = \frac{1}{(2\pi f_0)^2 L}$ 이다.
3. 값을 대입하면 $C = \frac{1}{(2\pi \cdot 200)^2 \cdot \frac{1}{2\pi}} = \frac{1}{80000\pi} F$ 이다.
4. F를 mF로 바꾸면 $C = \frac{1000}{80000\pi} mF = \frac{1}{80\pi} mF$ 이다.

선지별 해설

① X: 계산 결과는 $\frac{1}{80\pi} mF$이므로 $\frac{1}{160\pi} mF$는 맞지 않는다. 틀린 값 → 올바르게는 $\frac{1}{80\pi} mF$이다.
② O: 계산 결과와 정확히 일치하므로 옳다.
③ X: $\frac{1}{40\pi} mF$는 정답의 2배이므로 대역폭 공식의 2π를 빠뜨리거나 L을 작게 잡았을 때 나올 수 있는 오답이다. 틀린 값 → 올바르게는 $\frac{1}{80\pi} mF$이다.
④ X: $\frac{1}{20\pi} mF$는 정답의 4배이므로 중심주파수 식과 단위 변환을 함께 잘못 처리한 값이다. 틀린 값 → 올바르게는 $\frac{1}{80\pi} mF$이다.
계산 결과 $C = \frac{1}{80\pi} mF$이므로 정답은 2번이다.

오답 포인트

대역폭 $200Hz$를 그대로 쓰면서 $BW = \frac{R}{2\pi L}$의 2π를 빼먹기 쉽다. 또 C를 F로 구한 뒤 mF로 바꾸는 1000배 환산을 놓치면 선지 값이 크게 어긋난다.

다시 나오면 이렇게 판단

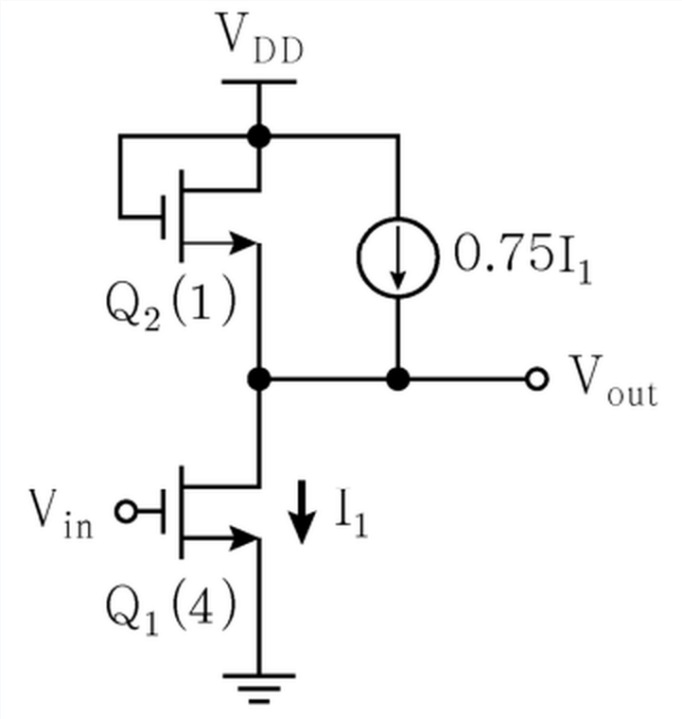
계산형 필터 문제는 먼저 공진 형태를 보고 BW 공식으로 L 또는 Q를 정한 뒤, 중심주파수 식으로 나머지 소자를 구하고 마지막에 단위를 검산하면 된다.

암기 포인트

직렬 공진을 이용한 대역제거필터는 $f_0 = \frac{1}{2\pi\sqrt{LC}}$, $BW = \frac{R}{2\pi L}$를 함께 써서 미지 소자를 구한다.

NoteBase

문 21. 다음 증폭기의 트랜지스터 Q_1과 Q_2의 외형비(aspect ratio)가 $\left(\frac{W}{L}\right)_{Q_1} = 4$, $\left(\frac{W}{L}\right)_{Q_2} = 1$일 때, 전압이득($A_V = \frac{V_{out}}{V_{in}}$)은? (단, Q_1과 Q_2의 $\mu_n C_{ox}$는 같으며 포화영역에서 동작하고, 채널 길이 변조와 바디 효과는 무시한다. 또한, I_1은 Q_1의 직류 드레인 전류이다)



① -8

② -4

③ -2

④ 2

정답 2번

출제 포인트

이 문제는 다이오드 접속 부하를 가진 공통 소스 증폭기에서 Q_2의 직류 전류를 먼저 구한 뒤, g_m 비로 전압이득을 계산하는 문제이다.

조건 정리

주어진 값은 $(W/L)_{Q_1} = 4$, $(W/L)_{Q_2} = 1$, 위쪽 전류원이 $0.75I_1$를 공급한다는 점이다. Q_1의 직류 드레인 전류는 I_1이고, 두 트랜지스터는 같은 $\mu_n C_{ox}$를 가지며 둘 다 포화영역에서 동작한다. 채널 길이 변조와 바디 효과는 무시하므로 소신호 출력저항은 고려하지 않는다.

NoteBase

사용할 공식

포화영역 MOSFET의 트랜스컨덕턴스는 $g_m = \sqrt{2\mu_n C_{ox}\frac{W}{L} I_D}$ 이다. 이 회로의 소신호에서 독립 전류원 $0.75I_1$는 교류 성분이 0이므로 열린 회로처럼 보이고, 다이오드 접속된 Q_2가 부하가 되어 전압이득은 $A_V = -\frac{g_{m1}}{g_{m2}}$로 계산된다.

계산 과정

출력 노드의 직류 전류를 보면 Q_1이 아래로 I_1를 끌어가고, 독립 전류원이 위에서 아래로 $0.75I_1$를 공급한다. 따라서 Q_2 전류는 $I_{D2} = I_1 - 0.75I_1 = 0.25I_1$이다. 이제 $g_m = \sqrt{2\mu_n C_{ox}\frac{W}{L} I_D}$를 적용하면 $\frac{g_{m1}}{g_{m2}} = \sqrt{\frac{4 \cdot I_1}{1 \cdot 0.25I_1}} = \sqrt{16} = 4$가 된다. 공통 소스 증폭기는 반전 증폭기이므로 $A_V = -\frac{g_{m1}}{g_{m2}} = -4$이다.

선지별 해설

① X: 계산 결과는 -4이므로 -8은 틀리다. 이 값은 Q_2의 부하 효과를 실제보다 작게 보아 이득의 크기를 두 배로 과대평가한 값이다. 틀린 표현 -8은 올바르게는 -4이다.
② O: $I_{D2} = 0.25I_1$, $\frac{g_{m1}}{g_{m2}} = 4$, 공통 소스의 반전 부호를 반영하면 $A_V = -4$가 된다. 따라서 ②가 옳다.
③ X: -2는 외형비만 보고 g_m 비를 $\sqrt{4/1} = 2$로 본 경우에 나오는 값이다. 그러나 이 문제는 Q_2 전류가 $0.25I_1$로 줄어든다는 점까지 함께 반영해야 한다. 틀린 표현 -2는 올바르게는 -4이다.
④ X: 공통 소스 증폭기는 출력이 입력과 반대 위상으로 변하므로 부호가 음수여야 한다. 크기만 4로 보고 부호를 놓치면 2 또는 양수 값으로 오판한다. 틀린 표현 2는 올바르게는 -4이다.

오답 포인트

가장 흔한 실수는 Q_2의 직류 전류를 먼저 구하지 않고 외형비만으로 g_m 비를 판단하는 것이다. 또 독립 전류원 $0.75I_1$을 소신호 부하로 착각하거나, 공통 소스의 반전 부호를 빼먹으면 오답이 된다.

다시 나오면 이렇게 판단

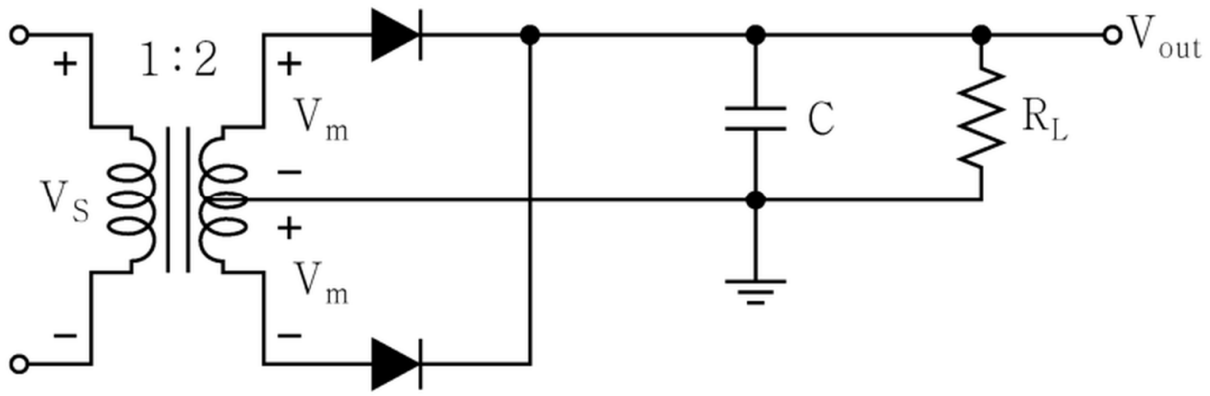
MOS 증폭기 계산형은 먼저 출력 노드의 직류 KCL로 각 소자의 I_D를 정리하고, 다음에 g_m 또는 등가저항을 구해 마지막에 반전 여부까지 붙여 전압이득의 부호와 크기를 함께 판단한다.

암기 포인트

다이오드 접속 MOS 부하 공통 소스의 기본형은 $A_V \approx -\frac{g_{m1}}{g_{m2}}$이고, g_m는 $\sqrt{\frac{W}{L} I_D}$에 비례한다.

NoteBase

문 22. 다음 전파 정류회로의 출력 리플 전압으로 가장 가까운 값[V]은? (단, 다이오드는 이상적이며, 순방향 전압은 무시한다. 또한, 변압기의 1차측, 2차측 권선비는 1 : 2이며, $V_S = 100\sin(2\pi \times 60t)[V]$**,** $C = 100[\mu F]$**,** $R_L = 10[k\Omega]$**이다)**



① $\frac{10}{12}$

② $\frac{20}{12}$

③ 10

④ 20

정답 1번

출제 포인트

이 문제는 센터탭 전파 정류회로에서 커패시터 필터의 리플 전압을 $V_r \approx I_L/(f_r C)$로 구하는 문제이다.

조건 정리

주어진 값은 권선비 1:2, $V_S = 100\sin(2\pi \times 60t)[V]$, $C = 100\mu F$, $R_L = 10k\Omega$이다. 구해야 할 값은 출력 리플 전압이다. 주의할 조건은 전파 정류이므로 리플 주파수가 입력 주파수의 2배가 되고, 센터탭 회로이므로 각 반권선의 최대전압을 사용해야 한다는 점이다.

사용할 공식

사용 공식은 $V_r \approx I_L/(f_r C)$이다. 이 공식을 쓰는 이유는 커패시터 입력형 전파 정류회로에서 부하전류가 커패시터를 방전시키며 생기는 리플 전압을 근사할 때 가장 기본적으로 쓰는 식이기 때문이다.

NoteBase

계산 과정

1. 1차측 전압의 최대값은 $100V$이다.
2. 권선비가 1:2이므로 2차측 전체 최대전압은 $200V$이고, 센터탭 기준 각 반권선의 최대전압은 $V_m = 100V$이다.
3. 출력 직류전압은 이상 다이오드 조건에서 대략 $100V$로 본다. 따라서 부하전류는 $I_L \approx 100/10000 = 0.01A$이다.
4. 전파 정류이므로 리플 주파수는 $f_r = 2 \times 60 = 120Hz$이다.
5. 따라서 $V_r \approx \frac{I_L}{f_r C} = \frac{0.01}{120 \times 100 \times 10^{-6}} = \frac{0.01}{0.012} = 0.833\cdots V = \frac{10}{12}V$

계산 결과 리플 전압은 $10/12V$에 가장 가깝다.

선지별 해설

① O: $V_r \approx 10/12V$이므로 맞다.

② X: ②의 \"20/12\"는 틀렸다. 이는 센터탭 각 반권선이 아니라 2차측 전체 전압 $200V$를 그대로 한 다이오드 경로의 최대전압으로 오인할 때 나오는 값이다. 올바르게는 각 반권선의 최대전압 $100V$를 써서 $10/12V$가 된다.

③ X: ③의 \"10\"은 틀렸다. 이는 리플 주파수 $120Hz$ 또는 커패시터 단위 $100\mu F$를 잘못 처리해 분모를 지나치게 작게 잡을 때 생기는 오답이다. 올바르게는 $10/12V$이다.

④ X: ④의 \"20\"은 틀렸다. 이는 각 반권선 전압과 전파 정류의 리플 주파수를 모두 잘못 적용해 리플을 과대평가한 값이다. 올바르게는 $10/12V$이다.

오답 포인트

이 문항의 함정은 권선비 1:2를 보고 2차측 전체 전압 $200V$를 바로 한 경로의 정류전압으로 넣는 실수와, 전파 정류인데도 리플 주파수를 $60Hz$로 두는 실수이다. 센터탭 회로는 각 반권선 전압을 쓰고, 전파 정류의 리플 주파수는 반드시 두 배가 된다.

다시 나오면 이렇게 판단

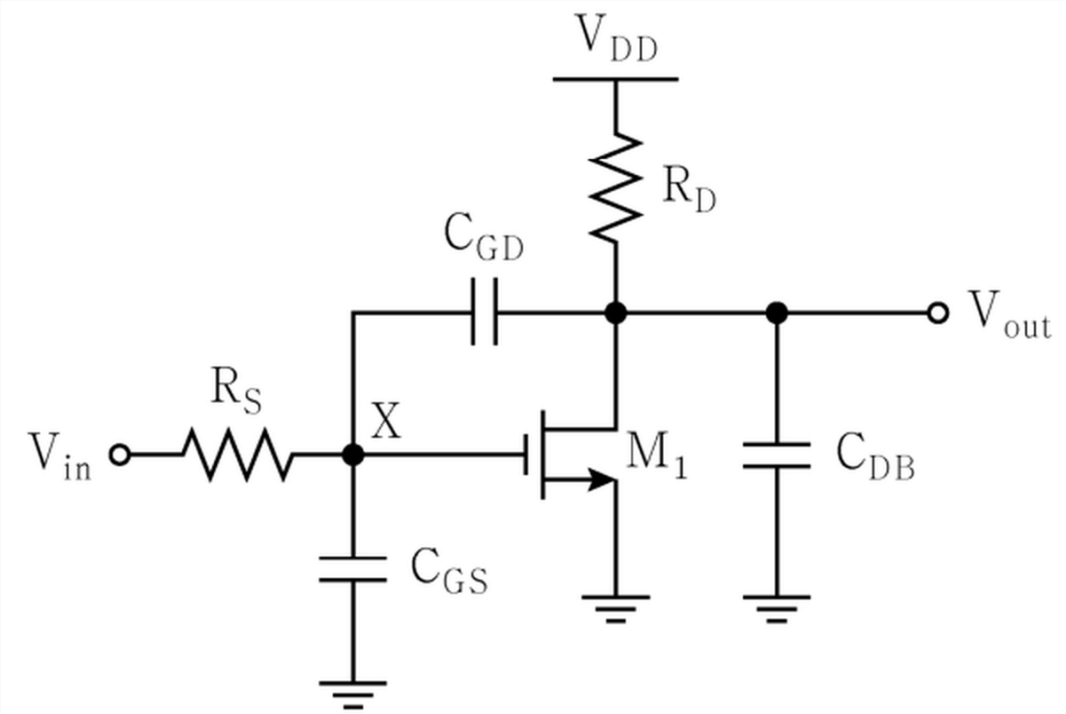
센터탭 정류 회로가 보이면 먼저 각 반권선의 최대전압을 잡고, 그다음 전파 정류인지 반파 정류인지에 따라 리플 주파수를 정한 뒤 $V_r \approx I/(fC)$를 적용하는 순서로 판단한다.

암기 포인트

센터탭 전파 정류는 각 반권선 전압 사용, 리플 주파수는 $2f$, 리플 전압은 $I/(fC)$ 근사이다.

NoteBase

문 23. 밀러(Miller) 정리를 활용해서 아래 공통 소스(common-source) 증폭기의 입력 노드 X와 연관된 극점(pole)을 가장 올바르게 근사한 표현은? (단, 트랜지스터는 포화영역에서 동작하며, 채널 길이 변조와 바디 효과는 무시한다. 또한, 그림에 표시된 커패시터 외의 트랜지스터 내부 기생 커패시턴스는 모두 무시한다)



① $\omega_{in} = \frac{1}{R_S(C_{GS} + C_{GD})}$

② $\omega_{in} = \frac{1}{C_{GS} + (1 + g_m R_D)C_{GD}}$

③ $\omega_{in} = \frac{1}{R_S[C_{GS} + (1 + g_m R_D)C_{GD}]}$

④ $\omega_{in} = \frac{1}{C_{GS} + g_m R_D C_{GD}}$

정답 3번

출제 포인트

이 문제는 밀러 정리로 C_{GD}를 입력측 등가 커패시턴스로 바꾸고, 입력 노드 X의 RC 시정수로 극점을 구하는 문제이다.

조건 정리

주어진 회로는 공통 소스 증폭기이다.
입력 노드 X에서 보이는 저항은 R_S이다.
드레인 쪽 전압 이득은 $A_v \approx -g_m R_D$이다.
입력 극점에는 C_{GS}와 C_{GD}의 밀러 환산분이 반영되고, C_{DB}는 출력 노드 쪽 커패시턴스이므로 입력 노드 X의 극점을 직접 결정하지 않는다.

NoteBase

사용할 공식

밀러 정리에 따라 게이트-드레인 커패시터의 입력측 등가값은
$C_{GD,in} = C_{GD}(1 - A_v)$
이다.
공통 소스 증폭기에서 $A_v \approx -g_m R_D$이므로
$C_{GD,in} = C_{GD}(1 + g_m R_D)$
가 된다.
따라서 입력 노드의 전체 커패시턴스는
$C_{in} = C_{GS} + (1 + g_m R_D) C_{GD}$
이고, 입력 극점은
$\omega_{in} \approx \frac{1}{R_S C_{in}} = \frac{1}{R_S[C_{GS} + (1 + g_m R_D) C_{GD}]}$
이다.
이 공식을 쓰는 이유는 문제에서 입력 노드 X와 연관된 극점을 직접 묻고 있기 때문이다.

계산 과정

1. 공통 소스의 중역 전압 이득을 $A_v \approx -g_m R_D$로 둔다.
2. C_{GD}를 밀러 정리로 입력측에 환산하면 $C_{GD}(1 - A_v) = C_{GD}(1 + g_m R_D)$가 된다.
3. 입력 노드 X에서 보이는 총 커패시턴스는 $C_{GS} + (1 + g_m R_D) C_{GD}$이다.
4. 입력 노드의 시정수는 $R_S[C_{GS} + (1 + g_m R_D) C_{GD}]$이므로
$\omega_{in} \approx \frac{1}{R_S[C_{GS} + (1 + g_m R_D) C_{GD}]}$
가 된다.

선지별 해설

① X: C_{GD}를 그대로 더해서 밀러 효과를 반영하지 못했다. 틀린 표현은 C_{GD} 항이다. 올바르게는 C_{GD} 대신 $(1 + g_m R_D) C_{GD}$가 들어가야 한다.
② X: 커패시턴스 합은 맞지만 극점 식에서 저항 R_S가 빠졌다. 분모가 커패시턴스만 남아 차원도 맞지 않는다. 올바르게는 $\omega_{in} = 1/\{R_S[C_{GS} + (1 + g_m R_D) C_{GD}]\}$이다.
③ O: 밀러 정리로 환산한 입력 커패시턴스 $C_{GS} + (1 + g_m R_D) C_{GD}$에 입력 저항 R_S를 곱한 RC 극점 식이므로 가장 올바르다.
④ X: 두 곳이 틀렸다. R_S가 빠졌고, 밀러 배수도 $g_m R_D$만 남겨 $1 +$ 항을 누락했다. $g_m R_D \gg 1$이면 $1 + g_m R_D \approx g_m R_D$ 근사는 가능하지만, 그 경우에도 극점 식에는 반드시 R_S가 곱해져야 하므로 이 식은 가장 올바른 근사가 아니다.

NoteBase

오답 포인트

입력 pole 문제에서 가장 흔한 실수는 C_{GD}를 그대로 두어 밀러 효과를 빼먹는 경우와, 커패시턴스만 계산해 놓고 $\omega = 1/RC$의 저항 R_S를 빠뜨리는 경우이다. 또 C_{DB}가 보이면 이를 입력 pole에 넣고 싶어지지만, 이 커패시터는 출력 노드 쪽 극점에 주로 영향을 준다.

다시 나오면 이렇게 판단

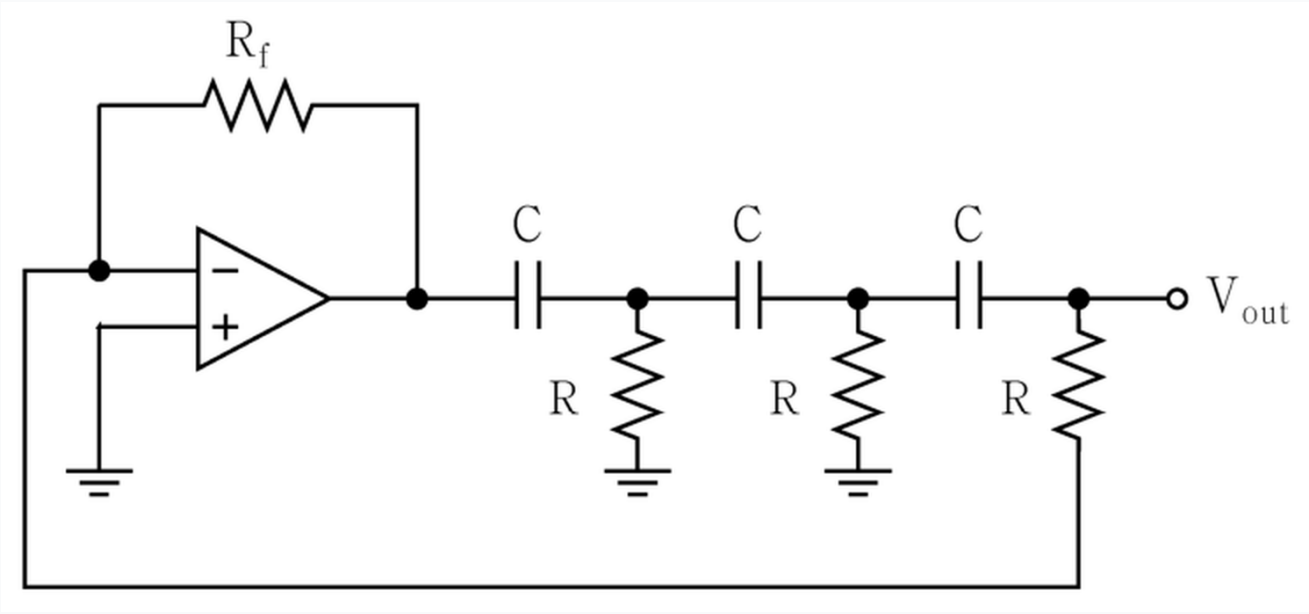
공통 소스의 입력 극점은 먼저 $A_v \approx -g_m R_D$를 잡고, $C_{GD} \to (1 - A_v)C_{GD}$로 밀러 환산한 뒤, 입력에서 보이는 저항과 곱해서 $\omega_{in} = 1/(R_{in}C_{in})$ 형태로 정리하면 된다.

암기 포인트

공통 소스의 밀러 입력 커패시턴스는 $C_{in} = C_{GS} + (1 + g_m R_D)C_{GD}$이고, 입력 pole은 $\omega_{in} \approx 1/(R_S C_{in})$이다.

NoteBase

문 24. 다음 위상변이 발진기에 대한 설명으로 옳지 않은 것은?



① 3개의 귀환 RC 회로는 각각 최대 90°의 위상차를 가진다.

② 반전증폭기 위상변이가 180°, 3개의 귀환 RC 회로의 위상변이가 180°가 되는 경우 전체 360°(또는 0°) 위상변이가 발생하여 발진조건을 만족하게 된다.

③ 발진주파수에서 3개의 귀환 RC 회로의 감쇠율은 $\frac{1}{29}$이며, 발진을 시작하려면 반전증폭기의 전압이득 절댓값은 29보다 커야 한다.

④ 발진주파수는 $\frac{1}{2\pi\sqrt{6RC}}$이다.

정답 4번

출제 포인트

이 문제는 회로도에서 3단 CR 위상변이 발진기를 식별하고 위상조건, 이득조건, 발진주파수식을 정확히 구별할 수 있는지를 묻는다.

NoteBase

선지별 해설

① O: 각 CR 단은 단독으로 보면 위상변이가 0°에서 90° 사이에서 변하므로 최대 위상변이는 90°가 맞다. 발진 시에는 각 단이 약 60°씩 담당하지만, 가능한 최대치 자체는 90°이다.
② O: 반전증폭기에서 180° 위상반전이 생기고, 3단 CR 귀환망이 추가로 180° 위상변이를 만들면 전체 위상변이가 360°가 되어 바르크하우젠의 위상조건을 만족한다.
③ O: 3단 CR 위상변이 발진기에서 발진주파수에서의 귀환망 감쇠율은 1/29이고, 지속 발진의 경계 이득 크기는 29이다. 실제 발진을 시작하려면 이득 크기가 29보다 약간 커야 하므로 선지의 설명이 맞다.
④ X: 틀린 표현은 "$1/(2\pi\sqrt{6RC})$"이다. 올바른 식은 $f=\frac{1}{2\pi RC\sqrt{6}}$이다. 이 회로의 발진주파수는 $\omega RC=1/\sqrt{6}$에서 정해지므로 RC는 루트 밖에 그대로 남아야 한다. 선지처럼 RC 전체를 루트 안에 넣으면 식도 달라지고 차원도 맞지 않게 된다.

오답 포인트

4번은 숫자 6만 루트 안에 있어야 하는데 RC까지 함께 루트 안으로 넣어 식을 비슷하게 보이게 만든 함정이다. 위상변이 발진기는 1/29와 $\sqrt{6}$만 외우고 루트의 범위를 대충 보면 이 선택지에 걸리기 쉽다.

다시 나오면 이렇게 판단

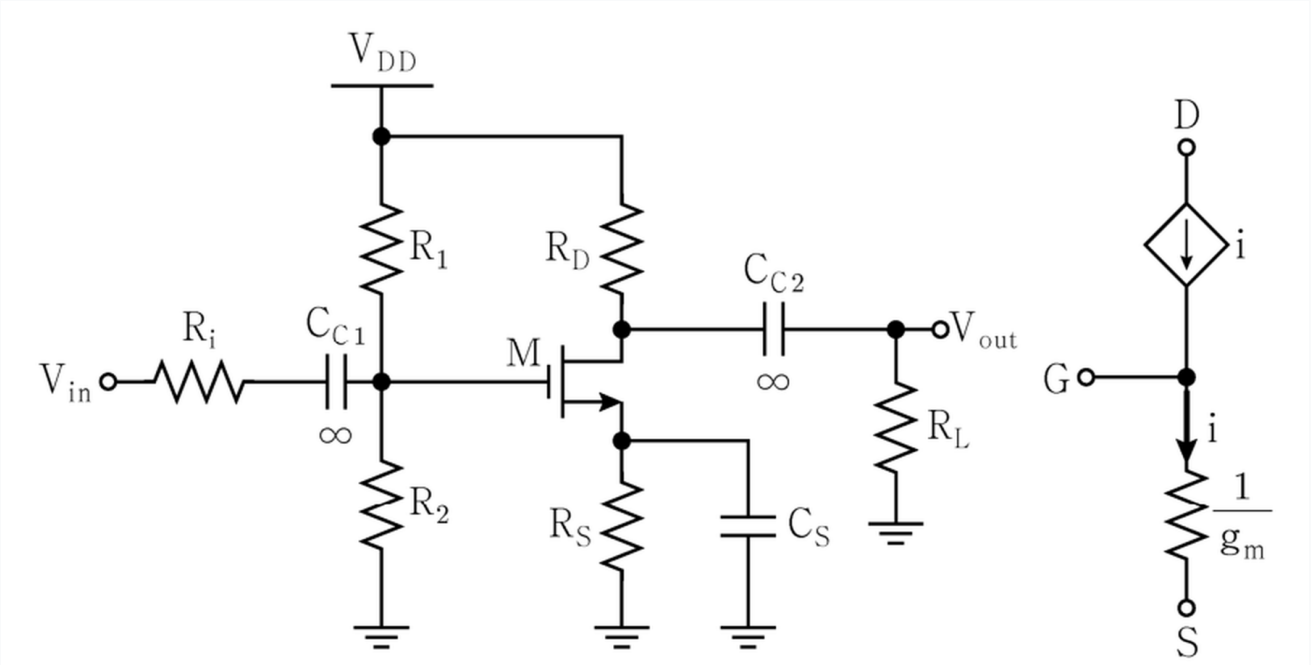
반전증폭기와 3단 CR 귀환망이 보이면 위상변이 발진기로 판단한다. 이어서 위상조건은 180°+180°, 이득조건은 29, 주파수식은 $f=\frac{1}{2\pi RC\sqrt{6}}$인지 순서대로 확인하면 된다.

암기 포인트

3단 CR 위상변이 발진기는 이득 29, 주파수는 $1/(2\pi RC\sqrt{6})$이며 루트 안에는 6만 들어간다.

NoteBase

문 25. 다음 회로의 전달함수 $\frac{V_{out}(s)}{V_{in}(s)}$에서 C_S에 의한 하한 임계주파수 f_{3dB}는? (단, MOSFET은 포화영역에서 동작하며 소신호 등가회로는 우측의 회로와 같다. 또한, 트랜지스터의 내부 기생 커패시턴스는 무시하며, $g_m R_S \gg 1$이다)



① $\frac{1}{2\pi}\frac{g_m R_S}{C_S}$
② $\frac{1}{2\pi}\frac{1}{R_S C_S}$
③ $\frac{1}{2\pi}\frac{1+g_m R_S}{R_S C_S}$
④ $\frac{1}{2\pi}\frac{g_m R_S}{[R_S \parallel (\frac{1}{g_m})]C_S}$

정답 3번

출제 포인트

소스 바이패스 커패시터 C_S가 보는 등가저항을 $R_S \parallel (1/g_m)$로 잡아 하한 임계주파수를 구하는 문제이다.

조건 정리

주어진 조건: C_{C1}, C_{C2}는 교류적으로 단락이고, 내부 기생 커패시턴스는 무시한다.
구해야 할 값: C_S에 의한 하한 임계주파수 f_{3dB}이다.
주의할 조건: 소스 노드에서 C_S가 보는 저항은 R_S만이 아니라 트랜지스터 쪽의 $1/g_m$까지 함께 포함된다.

NoteBase

사용할 공식

커패시터 하나가 만드는 하한 극점은 $f_L = 1/(2\pi R_{eq} C)$이다.
이 문제에서는 C_S가 소스 노드에 연결되어 있으므로, C_S가 보는 등가저항 R_{eq}를 먼저 구한 뒤
$f_{3dB} = 1/(2\pi R_{eq} C_S)$를 적용한다.

계산 과정

1. $C_{C1}, C_{C2} \to \infty$이므로 교류 해석에서는 두 커패시터를 단락으로 본다. 따라서 게이트는 입력원 기준으로 교류 접지이고, C_S는 소스 노드에서 본 등가저항에 의해 극점을 만든다.
2. 소스에서 트랜지스터 내부를 보면 T-모델에 의해 $1/g_m$가 보이므로
$R_{eq} = R_S \parallel \frac{1}{g_m}$
이다.
3. 따라서 C_S에 의한 하한 극점은
$\omega_{3dB} = \frac{1}{R_{eq} C_S} = \frac{1}{(R_S \parallel \frac{1}{g_m}) C_S}$
이다.
4. 병렬저항을 정리하면
$R_S \parallel \frac{1}{g_m} = \frac{R_S}{1 + g_m R_S}$
이므로
$f_{3dB} = \frac{\omega_{3dB}}{2\pi} = \frac{1 + g_m R_S}{2\pi R_S C_S}$
가 된다.

NoteBase

선지 판단

① X
$g_m R_S$는 무차원량이므로 이 식은 정확한 극점식이 아니다. $g_m R_S \gg 1$ 근사를 쓰더라도 $f_{3dB} \approx g_m/(2\pi C_S)$가 되어야 하며, $g_m R_S/(2\pi C_S)$가 되지는 않는다. 틀린 표현은 $g_m R_S/C_S$이고, 올바르게는 $(1 + g_m R_S)/(R_S C_S)$ 또는 근사적으로 g_m/C_S가 된다.

② X
이 식은 C_S가 보는 저항을 R_S만으로 본 경우이다. 그러나 게이트가 교류 접지이므로 소스에서는 트랜지스터 쪽의 $1/g_m$도 병렬로 보인다. 틀린 표현은 분모를 $R_S C_S$만 둔 점이고, 올바르게는 $(R_S \parallel 1/g_m)C_S$ 또는 정리된 형태로 $R_S C_S/(1 + g_m R_S)$가 들어가야 한다.

③ O
$R_{eq} = R_S \parallel (1/g_m)$이므로 $f_{3dB} = 1/(2\pi R_{eq} C_S) = (1 + g_m R_S)/(2\pi R_S C_S)$가 된다. 주어진 네 식 중 정확히 일치하는 식이다.

④ X
분모에 이미 $R_S \parallel (1/g_m)$를 넣어 트랜지스터 효과를 반영했는데, 분자에 다시 $g_m R_S$를 곱해 같은 효과를 중복 반영한 식이다. 틀린 표현은 분자의 추가 $g_m R_S$이고, 올바르게는 $f_{3dB} = 1/\{2\pi[R_S \parallel (1/g_m)]C_S\}$이다.

오답 포인트

②처럼 소스 저항 R_S만 보고 $1/g_m$를 빠뜨리는 실수가 가장 흔하다. ④처럼 병렬저항으로 한 번 반영한 효과를 분자에서 다시 곱해 중복 계산하는 실수도 자주 나온다. ①은 차원을 점검하지 않으면 그럴듯해 보이지만 정확한 극점식과 맞지 않는다.

다시 나오면 이렇게 판단

바이패스 커패시터 문제는 해당 커패시터 하나만 남기고 나머지 커패시터를 교류 단락 또는 개방으로 치환한 뒤, 그 커패시터가 보는 R_{eq}를 먼저 구한다. 그다음 $f_L = 1/(2\pi R_{eq} C)$를 적용하면 된다.

암기 포인트

소스 바이패스 커패시터는 $R_{eq} = R_S \parallel (1/g_m)$를 본다. 따라서 $f_L = (1 + g_m R_S)/(2\pi R_S C_S)$이다.

NoteBase