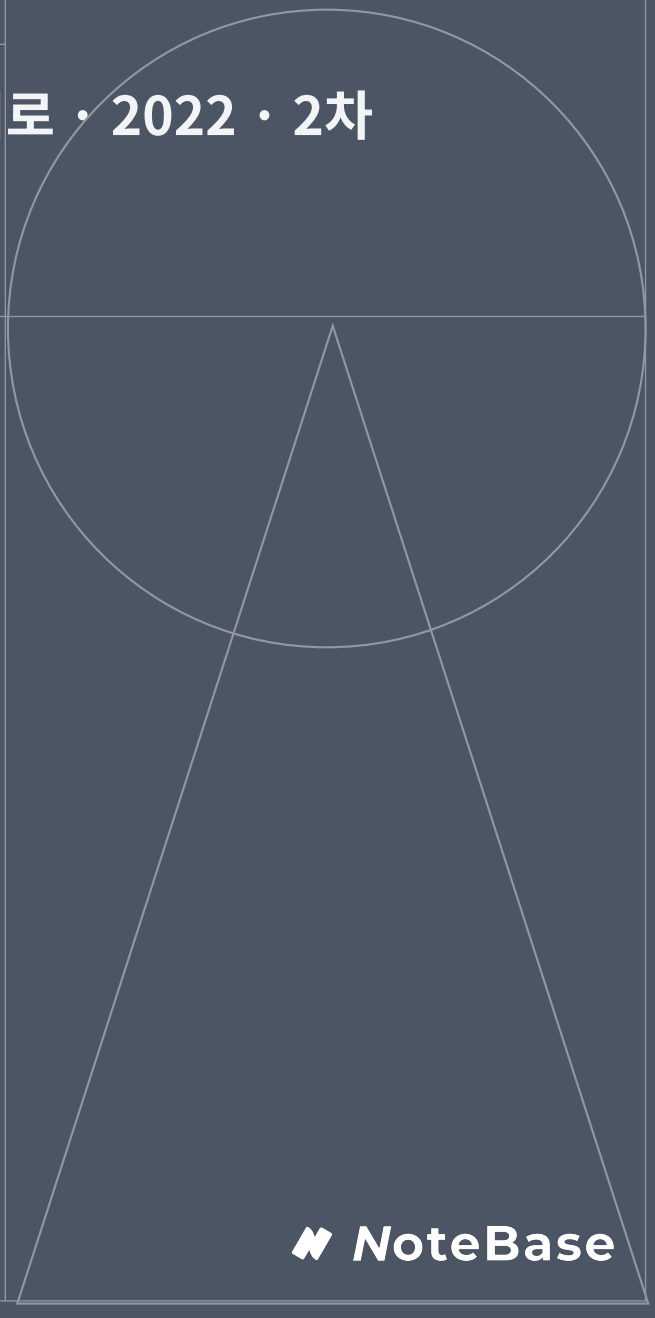
기출OX 해설집

공무원/국가직/7급 · 전자회로 · 2022 · 2차



NoteBase

기출OX 해설집

공무원/국가직/7급 · 전자회로 · 2022 · 2차

공무원/국가직/7급 · 전자회로 · 2022 · 2차

문 1. 1 [kHz]에서 10 [kHz] 사이의 주파수 성분을 가진 음성 입력 신호를 1 [MHz]의 반송파로 진폭 변조를 할 경우, 변조된 출력 신호에 나타나지 않는 주파수[kHz]는?

① 990.1

② 995

③ 1000.1

④ 1005

정답 3번

출제 포인트

이 문제는 진폭 변조에서 반송파와 상측파대·하측파대의 주파수 범위를 구해 출력에 존재하지 않는 주파수를 판별하는 문제이다.

조건 정리

주어진 값:
- 음성 입력 주파수 범위는 $1kHz$부터 $10kHz$까지이다.
- 반송파 주파수는 $1MHz = 1000kHz$이다.

구해야 할 값:
- 변조된 출력에 나타나지 않는 주파수이다.

주의할 조건:
- AM 출력에는 반송파 f_c와 측파대 $f_c \pm f_m$가 나타난다.

사용할 공식

AM의 출력 주파수 성분은 반송파 f_c, 상측파대 $f_c + f_m$, 하측파대 $f_c - f_m$이다.

이 공식을 쓰는 이유:

문제는 입력 음성의 주파수 범위가 주어졌고, 그 범위가 반송파 주위에 어떤 측파대로 나타나는지를 묻고 있기 때문이다.

NoteBase

계산 과정

1. 반송파는 $1000kHz$이다.
2. 하측파대 범위는 $1000 - 10 = 990kHz$부터 $1000 - 1 = 999kHz$까지이다.
3. 상측파대 범위는 $1000 + 1 = 1001kHz$부터 $1000 + 10 = 1010kHz$까지이다.
4. 따라서 출력에는 $990 \sim 999kHz$, $1000kHz$, $1001 \sim 1010kHz$가 나타난다.

선지별 해설

① X: $990.1kHz$는 $1000 - 9.9 = 990.1kHz$로 만들 수 있으므로 하측파대에 포함된다. 틀린 판단은 '나타나지 않는다'이고, 올바르게는 '입력의 $9.9kHz$ 성분에 대응하는 나타나는 주파수'이다.
② X: $995kHz$는 $1000 - 5 = 995kHz$로 만들 수 있으므로 하측파대에 포함된다. 틀린 판단은 '나타나지 않는다'이고, 올바르게는 '입력의 $5kHz$ 성분에 대응하는 나타나는 주파수'이다.
③ O: $1000.1kHz$가 나타나려면 $f_m = 0.1kHz$여야 하는데, 입력 주파수는 $1kHz$ 이상만 존재한다. 따라서 이 주파수 성분은 출력에 나타나지 않는다.
④ X: $1005kHz$는 $1000 + 5 = 1005kHz$로 만들 수 있으므로 상측파대에 포함된다. 틀린 판단은 '나타나지 않는다'이고, 올바르게는 '입력의 $5kHz$ 성분에 대응하는 나타나는 주파수'이다.

오답 포인트

반송파 $1000kHz$를 기준으로 단순히 근처 숫자만 보는 실수가 잦다. 이 문항은 '입력 신호의 최저 주파수가 $1kHz$'라는 조건을 놓치면 $1000.1kHz$도 가능하다고 착각하게 만든다.

다시 나오면 이렇게 판단

진폭 변조 주파수 문제는 먼저 반송파를 같은 단위로 바꾼 뒤, 입력 대역의 최소·최대 주파수를 각각 $f_c - f_m$, $f_c + f_m$에 대입해 측파대의 시작점과 끝점을 정리하면 된다.

암기 포인트

AM 주파수 성분은 반송파 f_c와 측파대 $f_c \pm f_m$이며, 입력 대역 밖의 f_m로는 새로운 성분이 생기지 않는다.

NoteBase

문 2. 아날로그 신호를 펄스부호변조(PCM) 신호로 변조하는 순서를 옳게 나타낸 것은?

① 표본화 - 부호화 - 양자화

② 양자화 - 표본화 - 부호화

③ 표본화 - 양자화 - 부호화

④ 부호화 - 양자화 - 표본화

정답 3번

출제 포인트

이 문제는 PCM에서 아날로그 신호를 디지털 신호로 바꾸는 기본 처리 순서를 묻는 문제이다.

올바른 순서

1. 표본화 - 연속시간 아날로그 신호를 일정 시간 간격의 이산 표본으로 뽑는 단계이다.
2. 양자화 - 각 표본의 진폭값을 가장 가까운 이산 레벨로 근사하는 단계이다.
3. 부호화 - 양자화된 레벨을 이진 코드로 바꾸는 단계이다.

왜 이 순서: 부호화는 이미 양자화된 레벨을 비트로 표현하는 단계이므로, 양자화가 먼저 끝나야 한다.

선지별 해설

1번: X. 틀린 부분은 부호화가 양자화보다 앞선 점이다. 표본값은 먼저 양자화하여 이산 레벨로 만든 뒤 그 레벨을 부호화한다. 올바르게는 표본화 - 양자화 - 부호화이다.

2번: X. 틀린 부분은 양자화가 표본화보다 앞선 점이다. 양자화는 추출된 표본의 진폭을 대상으로 하므로 표본화가 먼저이다. 올바르게는 표본화 - 양자화 - 부호화이다.

3번: O. 표본화로 시간축을 이산화하고, 양자화로 진폭축을 이산화한 뒤, 부호화로 비트열로 변환하므로 순서가 맞다.

4번: X. 틀린 부분은 부호화가 맨 앞에 온 점이다. 부호화는 마지막 단계이고, 표본화가 시작 단계이다. 올바르게는 표본화 - 양자화 - 부호화이다.

오답 포인트

표본화와 양자화가 모두 이산화 과정이라 순서를 뒤섞기 쉽고, 부호화를 단순 변환 단계로 보고 앞에 놓기 쉽다. 그러나 부호화의 입력은 양자화된 레벨이므로 양자화보다 먼저 올 수 없다.

다시 나오면 이렇게 판단

아날로그를 디지털로 바꾸는 절차는 시간축 이산화인 표본화, 진폭축 이산화인 양자화, 비트 표현인 부호화 순서로 판단한다.

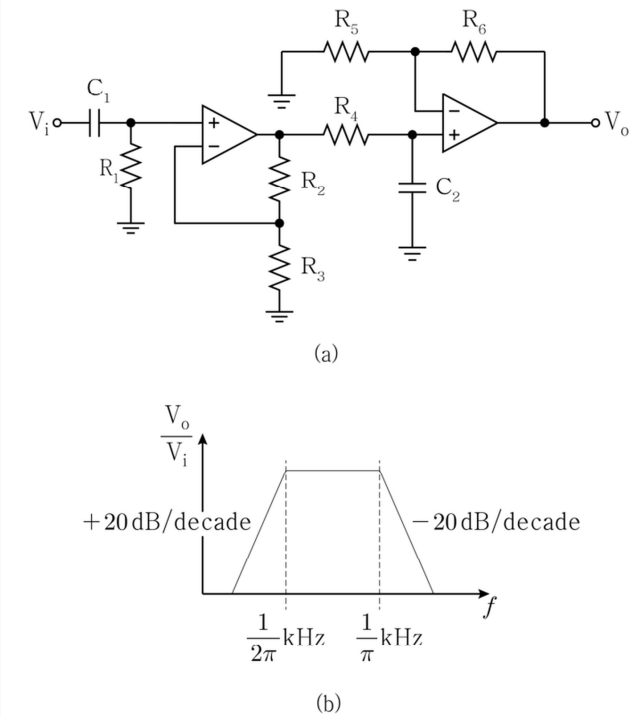
NoteBase

암기 포인트

PCM은 표본화로 뽑고, 양자화로 다듬고, 부호화로 적는다.

NoteBase

문 3. 그림 (a)의 회로에서 그림 (b)의 보드선도(Bode plot)를 이용하여 구한 커패시턴스 $C_1[\mu F]$, $C_2[\mu F]$는? (단, $R_1 \sim R_6 = 1[k\Omega]$이고 연산증폭기는 이상적이다)



① C_1: 0.5, C_2: 1

② C_1: 1, C_2: 0.5

③ C_1: 1, C_2: 2

④ C_1: 2, C_2: 1

정답 2번

출제 포인트

이 문제는 1차 고역통과 회로와 1차 저역통과 회로의 차단주파수 $f_c = \frac{1}{2\pi RC}$를 보드선도에서 읽어 C_1, C_2를 구하는 문제이다.

NoteBase

조건 정리

주어진 값:
- $R_1 \sim R_6 = 1k\Omega$이다.
- 입력단의 C_1-R_1은 1차 고역통과 회로이다.
- 중간단의 R_4-C_2는 1차 저역통과 회로이다.
- 보드선도의 저주파 절점은 $\frac{1}{2\pi}kHz$, 고주파 절점은 $\frac{1}{\pi}kHz$이다.

구해야 할 값:
- C_1, C_2

주의할 조건:
- 연산증폭기는 이상적이므로 절점 주파수는 각 RC망으로만 결정된다.

사용할 공식

각 1차 RC 회로의 차단주파수는
$f_c = \frac{1}{2\pi RC}$
이다.
이 공식을 쓰는 이유:
- C_1-R_1은 $+20dB/decade$로 올라가는 고역통과 절점을 만든다.
- R_4-C_2는 $-20dB/decade$로 내려가는 저역통과 절점을 만든다.

계산 과정

1. 저주파 절점은 C_1-R_1의 차단주파수이므로
$\frac{1}{2\pi R_1 C_1} = \frac{1}{2\pi}kHz = \frac{1000}{2\pi}Hz$
이다. $R_1 = 1000\Omega$를 대입하면 $\frac{1}{2\pi \cdot 1000 \cdot C_1} = \frac{1000}{2\pi}$이므로 $C_1 = 10^{-6}F = 1\mu F$이다.
2. 고주파 절점은 R_4-C_2의 차단주파수이므로
$\frac{1}{2\pi R_4 C_2} = \frac{1}{\pi}kHz = \frac{1000}{\pi}Hz$
이다. $R_4 = 1000\Omega$를 대입하면 $\frac{1}{2\pi \cdot 1000 \cdot C_2} = \frac{1000}{\pi}$이므로 $C_2 = 0.5 \times 10^{-6}F = 0.5\mu F$이다.
3. 따라서 $(C_1, C_2) = (1\mu F, 0.5\mu F)$이다.

NoteBase

선지별 해설

① X

- 계산 결과는 $C_1 = 1\mu F, C_2 = 0.5\mu F$이다. ①의 값은 두 절점에 대응하는 커패시터를 서로 뒤바꾼 값이라서 틀리다.
- 틀린 표현은 $C_1 = 0.5\mu F, C_2 = 1\mu F$이고, 올바르게는 $C_1 = 1\mu F, C_2 = 0.5\mu F$이다.

② O

- 저주파 절점 $\frac{1}{2\pi}kHz$에서 $C_1 = 1\mu F$, 고주파 절점 $\frac{1}{\pi}kHz$에서 $C_2 = 0.5\mu F$가 나온다. 따라서 ②가 맞다.

③ X

- ③의 $C_2 = 2\mu F$를 대입하면 $f_H = \frac{1}{2\pi \cdot 1000 \cdot 2 \times 10^{-6}} = \frac{250}{\pi}Hz = \frac{1}{4\pi}kHz$가 되어 그림의 오른쪽 절점보다 훨씬 낮아진다.
- 틀린 표현은 $C_2 = 2\mu F$이고, 올바르게는 $C_2 = 0.5\mu F$이다.

④ X

- ④의 $C_1 = 2\mu F$이면 저주파 절점이 $\frac{1}{4\pi}kHz$로 내려가고, $C_2 = 1\mu F$이면 고주파 절점이 $\frac{1}{2\pi}kHz$가 된다. 두 절점이 모두 보드선도와 맞지 않는다.
- 틀린 표현은 $C_1 = 2\mu F, C_2 = 1\mu F$이고, 올바르게는 $C_1 = 1\mu F, C_2 = 0.5\mu F$이다.

오답 포인트

왼쪽 절점은 앞단 고역통과의 f_L, 오른쪽 절점은 뒷단 저역통과의 f_H인데, 이를 서로 바꾸면 ① 같은 오답이 나온다. 또한 kHz를 Hz로 바꾸지 않거나 C가 커질수록 차단주파수가 작아진다는 관계를 놓치면 ③, ④ 같은 오답으로 흐른다.

다시 나오면 이렇게 판단

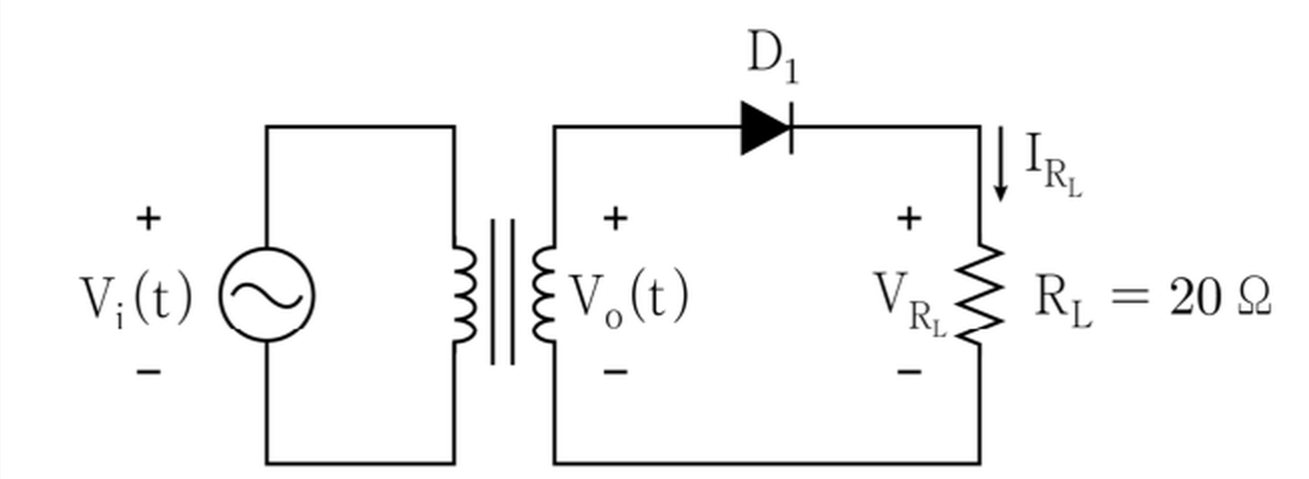
대역통과 보드선도는 먼저 왼쪽 절점을 고역통과의 차단주파수, 오른쪽 절점을 저역통과의 차단주파수로 대응시킨다. 그다음 각 절점에 $f_c = \frac{1}{2\pi RC}$를 그대로 대입해 C를 구하면 된다.

암기 포인트

대역통과 회로는 앞단 RC 고역통과가 f_L, 뒷단 RC 저역통과가 f_H를 만든다.

NoteBase

문 4. 다음 회로에서 변압기를 통과한 2차 교류전압 $V_o(t) = 100\pi\sin(2\pi \times 60t)$ [V]일 때, 직류 부하 전압 V_{R_L} [V]와 직류 부하 전류 I_{R_L} [A]는? (단, 다이오드의 순방향 전압강하는 0 [V]이다)



① $V_{R_L} = 100,\ I_{R_L} = 5$

② $V_{R_L} = 100\pi,\ I_{R_L} = 5\pi$

③ $V_{R_L} = \frac{100}{\sqrt{2}},\ I_{R_L} = \frac{5}{\sqrt{2}}$

④ $V_{R_L} = \frac{100\pi}{\sqrt{2}},\ I_{R_L} = \frac{5\pi}{\sqrt{2}}$

정답 1번

출제 포인트

이 문제는 이상적인 다이오드가 있는 반파 정류회로에서 직류 평균 부하전압과 직류 평균 부하전류를 구하는 문제이다.

조건 정리

- 주어진 2차 전압은 $v_o(t) = 100\pi\sin(2\pi \times 60t)[V]$이다.
- 정현파 최대값은 $V_m = 100\pi[V]$이다.
- 부하저항은 $R_L = 20\Omega$이다.
- 다이오드의 순방향 전압강하가 0이므로 양의 반주기만 그대로 부하에 걸리는 반파 정류이다.
- 문제에서 묻는 직류 부하 전압과 전류는 실효값이 아니라 한 주기 평균값이다.

사용할 공식

반파 정류의 직류 평균값은 $V_{RL} = V_{DC} = \frac{V_m}{\pi}$이고, 직류 평균전류는 $I_{RL} = I_{DC} = \frac{V_{DC}}{R_L} = \frac{V_m}{\pi R_L}$이다.
이 공식을 쓰는 이유는 다이오드 1개가 있는 반파 정류회로에서는 음의 반주기가 차단되고, 부하에 걸리는 파형의 직류 성분이 반파 정현파의 평균값으로 결정되기 때문이다.

NoteBase

계산 과정

1. 주어진 파형의 최대값은 $V_m = 100\pi[V]$이다.
2. 직류 부하 전압은 $V_{RL} = \frac{V_m}{\pi} = \frac{100\pi}{\pi} = 100[V]$이다.
3. 직류 부하 전류는 $I_{RL} = \frac{V_{RL}}{R_L} = \frac{100}{20} = 5[A]$이다.

선지별 해설

① O

계산 결과가 $V_{RL} = 100[V]$, $I_{RL} = 5[A]$이므로 일치한다.

② X

$100\pi[V]$와 $5\pi[A]$는 각각 최대값 V_m과 최대전류 $I_m = \frac{V_m}{R_L}$에 해당한다. 틀린 표현은 직류값을 최대값으로 본 점이고, 올바르게는 반파 정류의 직류 평균값은 각각 $\frac{V_m}{\pi}$, $\frac{I_m}{\pi}$이다.

③ X

(100)/(2) [V]와 (5)/(2) [A]는 실효값 개념을 잘못 섞은 값이다. 틀린 표현은 직류 평균값을 실효값에서 다시 환산한 점이고, 올바르게는 이 문제의 직류값은 실효값이 아니라 $\frac{V_m}{\pi}$, $\frac{V_m}{\pi R_L}$로 구한다.

④ X

(100π)/(2) [V]와 (5π)/(2) [A]는 원래 정현파의 실효값과 그에 대응하는 전류값이다. 틀린 표현은 교류 실효값을 직류값으로 본 점이고, 올바르게는 반파 정류의 직류 평균값은 $100[V]$, $5[A]$이다.

오답 포인트

이 문제의 함정은 '직류'를 묻는데 최대값이나 실효값을 답으로 고르는 데 있다. 반파 정류는 다이오드 1개라는 회로 형태를 먼저 보고, 평균값인지 실효값인지부터 구분해야 한다.

다시 나오면 이렇게 판단

정류회로 계산문제는 먼저 다이오드 개수로 반파 정류인지 전파 정류인지 판단하고, 다음으로 문제에서 묻는 값이 최대값, 실효값, 직류 평균값 중 무엇인지 확인한다. 반파 정류의 직류값을 묻는다면 V_m/π를 바로 적용한 뒤 옴의 법칙으로 전류를 구하면 된다.

암기 포인트

반파 정류의 직류 평균값은 $V_{DC} = \frac{V_m}{\pi}$, 직류 평균전류는 $I_{DC} = \frac{V_m}{\pi R}$이다.

NoteBase

문 5. 동일한 메시지 신호에 대해서 주파수 변조방식을 진폭 변조방식과 비교했을 때의 일반적인 특징으로 옳지 않은 것은?

① 잡음 성능이 향상된다.

② 초단파대(VHF)의 통신에 적합하다.

③ 변조된 신호의 전력은 메시지 신호와 관계가 있다.

④ 메시지 신호의 진폭에 따라 반송파의 주파수를 변화시킨다.

정답 3번

출제 포인트

이 문제는 FM을 AM과 비교할 때 무엇이 변조되고 전력과 잡음 특성이 어떻게 달라지는지를 묻는 문제이다.

핵심 개념

AM: 반송파의 진폭을 메시지 신호에 따라 바꾸는 방식이다. 결정 차이축: 반송파의 어느 성분이 변하는가 /
키워드: 진폭 변화, 잡음 취약, 전력 변화 가능
FM: 반송파의 주파수를 메시지 신호에 따라 바꾸는 방식이다. 결정 차이축: 반송파의 어느 성분이 변하는가 /
키워드: 주파수 변화, 진폭 일정, 잡음에 강함

선지별 해설

① O
FM은 정보가 진폭이 아니라 주파수 편이에 실리므로 진폭성 잡음의 영향을 덜 받아 AM보다 잡음 성능이 좋다.

② O
FM은 잡음에 강하고 고주파 대역 통신에 적합하여 VHF 통신과 FM 방송에 널리 사용된다.

③ X
틀린 부분은 "변조된 신호의 전력은 메시지 신호와 관계가 있다"는 표현이다.
FM은 반송파의 진폭이 일정하므로 변조된 신호의 전력은 메시지 신호의 진폭과 무관하게 거의 일정하다.
올바르게는 "FM의 변조 신호 전력은 메시지 신호와 무관하게 거의 일정하다"이다.

④ O
FM은 메시지 신호의 진폭에 비례하여 반송파의 순간 주파수를 변화시킨다. 즉 정보는 주파수 편이로 표현된다.

NoteBase

오답 포인트

AM에서는 메시지 신호에 따라 반송파 진폭과 측파대 전력이 달라질 수 있으므로 그 성질을 FM에도 그대로 적용하기 쉽다. ③은 바로 그 혼동을 노린 선지이다.

다시 나오면 이렇게 판단

아날로그 변조 비교 문제는 먼저 정보가 실리는 축을 구분하면 된다. AM은 진폭, FM은 주파수이며 FM은 진폭이 일정하므로 잡음에는 강하고 전력은 거의 일정하다고 판단하면 된다.

암기 포인트

FM은 주파수 변화, 진폭 일정, 잡음 강함이다.

NoteBase

문 6. 송신기 회로의 일부분인 전력증폭기에 대한 설명으로 옳은 것만을 모두 고르면?

ㄱ. A급 전력증폭기는 동작점이 교류부하선의 중앙에 위치할 때, 최대효율이 75 %이다.
ㄴ. B급 전력증폭기는 동작점이 차단점에 위치하며 컬렉터 전류가 반주기보다 긴 시간 동안 흐른다.
ㄷ. C급 전력증폭기는 동작점이 차단점 이하에 위치하며 최대효율이 100 %에 근접한다.
ㄹ. AB급 푸시풀 전력증폭기는 B급 푸시풀 전력증폭기의 교차일그러짐(crossover distortion)을 해결한 증폭기이다.

① ㄱ, ㄴ
② ㄱ, ㄷ
③ ㄴ, ㄹ
④ ㄷ, ㄹ

정답 4번

출제 포인트

이 문제는 A급, B급, C급, AB급 푸시풀 전력증폭기의 동작점, 도통각, 효율, 교차왜곡의 차이를 묻는 문제이다.

핵심 개념

A급: 동작점이 교류부하선의 중앙 부근에 있고 도통각이 360도인 증폭기이다. 키워드는 선형성 우수, 저효율이다.
B급: 동작점이 차단점에 있고 도통각이 180도인 증폭기이다. 키워드는 반주기 도통, 푸시풀, 교차왜곡 가능성이다.
C급: 동작점이 차단점 이하에 있고 도통각이 180도 미만인 증폭기이다. 키워드는 고효율, 큰 왜곡, 동조회로 사용이다.
AB급 푸시풀: B급보다 약간 도통시켜 각 소자가 180도보다 조금 길게 전류를 흘리게 한 방식이다. 키워드는 교차왜곡 완화이다.

NoteBase

선지별 해설

1번 O/X: X이다.
1번은 ㄱ, ㄴ이 모두 옳아야 하는데 둘 다 틀리다. ㄱ의 틀린 표현은 "최대효율이 75%"이다. 올바르게는 A급 전력증폭기의 최대효율은 75%가 아니라 통상 50% 수준이다. ㄴ의 틀린 표현은 "컬렉터 전류가 반주기보다 긴 시간 동안 흐른다"이다. 올바르게는 B급은 차단점에 두고 각 소자가 정확히 반주기, 즉 180도 동안만 도통한다.
2번 O/X: X이다.
2번은 ㄱ, ㄷ이 옳아야 하는데 ㄱ이 틀리므로 오답이다. ㄱ의 틀린 표현은 "최대효율이 75%"이다. 올바르게는 A급은 중앙 바이어스에서도 고효율형이 아니며 최대효율은 50% 수준이다. 반면 ㄷ은 맞는 진술이다. C급은 동작점이 차단점 이하에 있어 도통각이 180도 미만이고, 공진부하를 쓰는 전력증폭기에서는 효율이 매우 높아 이상적으로 100%에 가까워질 수 있다.
3번 O/X: X이다.
3번은 ㄴ, ㄹ이 옳아야 하는데 ㄴ이 틀리므로 오답이다. ㄴ의 틀린 표현은 "반주기보다 긴 시간"이다. 올바르게는 B급은 반주기 동안만 도통하고, 반주기보다 길게 도통하는 쪽은 AB급이다. ㄹ은 맞는 진술이다. AB급 푸시풀은 B급 푸시풀에서 생기는 교차왜곡을 줄이기 위해 약간의 바이어스를 준 구조이다.
4번 O/X: O이다.
4번은 ㄷ, ㄹ의 조합인데 두 진술이 모두 옳다. ㄷ은 C급의 차단 이하 바이어스와 고효율 특성을 설명한 것이고, ㄹ은 AB급 푸시풀이 B급의 교차왜곡 문제를 개선한다는 설명이다.

오답 포인트

A급의 효율과 B급의 효율을 뒤섞으면 ㄱ을 맞는 말처럼 보기 쉽다. 또한 B급과 AB급의 차이를 도통각으로 구분하지 않으면 "반주기보다 긴 시간"이라는 표현을 놓치기 쉽다. 75%는 B급 푸시풀 쪽의 대표 효율이고, 반주기 초과 도통은 AB급 쪽의 특징이다.

다시 나오면 이렇게 판단

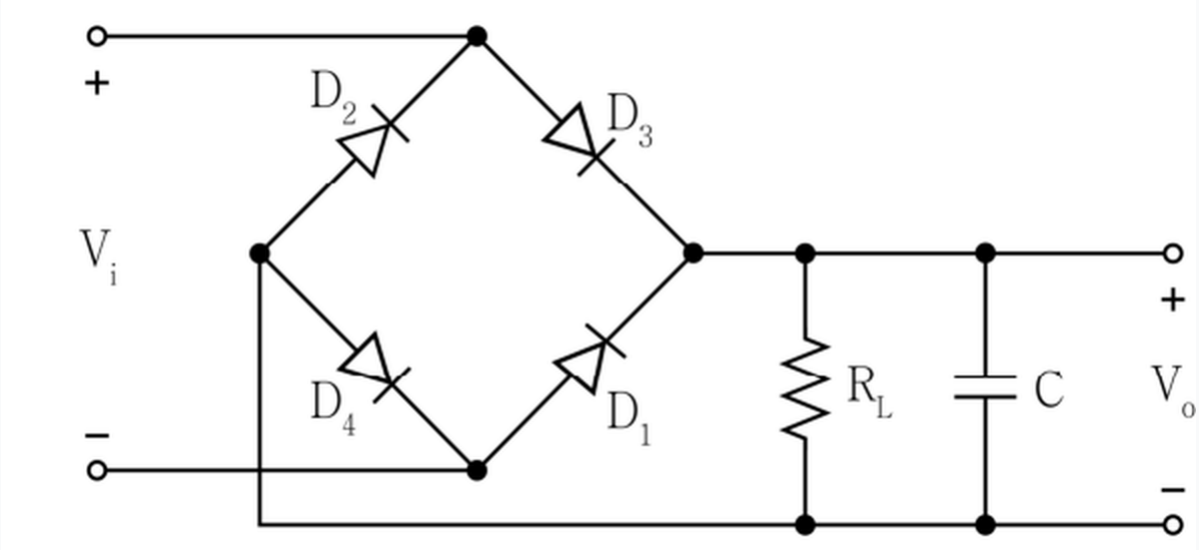
먼저 동작점과 도통각을 연결해 분류하면 판단이 빨라진다. A급은 중앙과 360도, B급은 차단점과 180도, AB급은 180도 초과, C급은 차단 이하와 180도 미만으로 잡으면 된다. 그다음 A급은 저효율, B급은 교차왜곡 가능, AB급은 교차왜곡 완화, C급은 고효율로 이어 붙이면 정답 조합이 정리된다.

암기 포인트

A는 360도·저효율, B는 180도·교차왜곡, AB는 왜곡완화, C는 180도 미만·고효율이다.

NoteBase

문 7. 다음 회로에 대한 설명으로 옳은 것은? (단, 다이오드의 순방향 전압은 0.7 [V]이다)



① 출력전압은 입력전압보다 0.7 [V] 작다.

② 출력전압 리플(ripple)의 크기는 반파정류기보다 크다.

③ R_L이 작아질수록 출력전압의 방전이 천천히 일어난다.

④ 출력전압 리플(ripple)의 크기는 C가 커질수록 작아진다.

정답 4번

출제 포인트

이 문제는 브리지 전파정류회로와 평활 커패시터의 동작을 보고 다이오드 전압강하와 리플 변화를 판단하는 문제이다.

핵심 개념

브리지 전파정류회로는 입력의 양 반주기를 모두 같은 극성으로 정류하며, 출력단의 커패시터는 피크 부근에서 충전되었다가 부하를 통해 방전되면서 리플을 줄인다.

NoteBase

선지별 해설

① X. 브리지 전파정류에서는 도통할 때마다 다이오드 2개를 지난다. 따라서 출력의 최대값은 입력 최대값보다 약 $2 \times 0.7 = 1.4V$ 작다. '0.7[V] 작다'가 틀린 표현이며, 올바르게는 '약 $1.4V$ 작다'이다.
② X. 전파정류는 반주기마다 한 번씩 충전되어 리플 주파수가 반파정류보다 2배가 된다. 같은 R_L과 C라면 커패시터의 방전 구간이 짧아 리플은 더 작다. '반파정류기보다 크다'가 틀린 표현이며, 올바르게는 '반파정류기보다 작다'이다.
③ X. R_L이 작아지면 부하전류가 커지고 커패시터가 더 빨리 방전된다. 따라서 출력전압의 하강은 더 빠르게 일어난다. '천천히 일어난다'가 틀린 표현이며, 올바르게는 '더 빠르게 일어난다'이다.
④ O. 평활 커패시터 C가 커질수록 저장 전하를 더 오래 유지하므로 출력전압 리플의 크기는 작아진다.

오답 포인트

브리지 정류회로를 단일 다이오드 정류처럼 보고 전압강하를 $0.7V$ 하나만 빼거나, 전파정류의 리플 주파수가 더 높다는 점을 놓치면 ①과 ②를 잘못 고르기 쉽다. 또한 R_L이 작아지면 부하전류가 증가한다는 관계를 놓치면 ③을 반대로 판단하게 된다.

다시 나오면 이렇게 판단

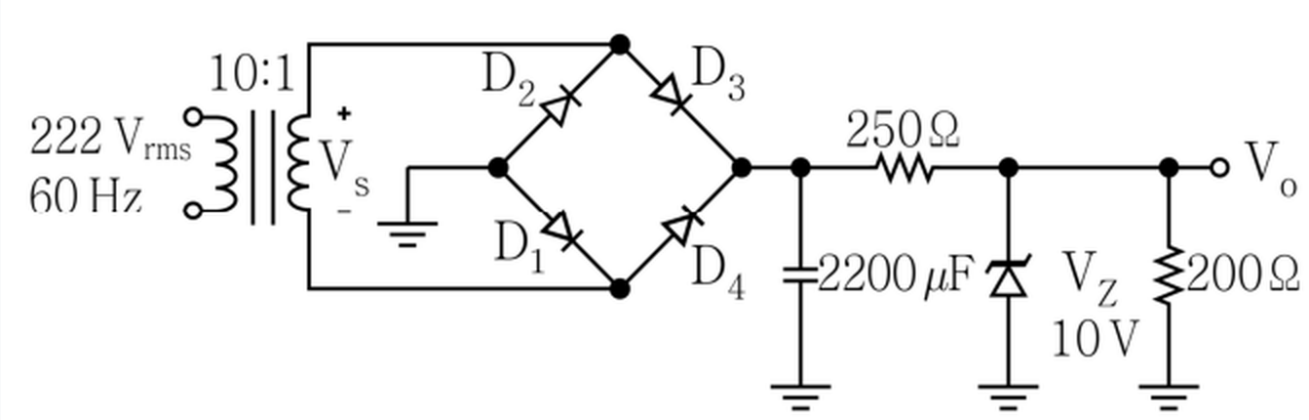
회로를 보면 먼저 반파정류인지 전파정류인지와 도통 경로에 직렬로 포함되는 다이오드 수를 확인한다. 그다음 평활회로에서는 R_L 또는 C가 커질수록 R_LC 시정수가 커져 리플이 줄어드는지를 연결해서 판단하면 된다.

암기 포인트

브리지 전파정류는 '다이오드 2개 전압강하, 리플 주파수 2배, C가 클수록 리플 감소'로 정리된다.

NoteBase

문 8. 다음 전원회로에서 출력 정전압 V_o [V]에 가장 가까운 것은? (단, 다이오드의 순방향 전압은 0.7 [V]이다)



① 9

② 10

③ 11

④ 12

정답 2번

출제 포인트

이 문제는 변압기 2차 전압을 브리지 정류한 뒤 제너 다이오드가 정상 항복하는지를 확인하여 출력 정전압 V_o를 구하는 문제이다.

조건 정리

- 주어진 값: 1차 입력은 $222V_{rms}$, 변압비는 10:1, 다이오드 순방향 전압은 $0.7V$, 제너전압은 $10V$, 직렬저항은 250Ω, 부하저항은 200Ω이다.
- 구해야 할 값: 출력 정전압 V_o이다.
- 주의할 조건: 브리지 정류에서는 도통 경로에 다이오드 2개가 직렬로 들어가므로 총 전압강하는 $1.4V$이고, 제너가 동작하려면 직렬저항 전류가 부하전류보다 커야 한다.

사용할 공식

$V_{s,rms} = \frac{222}{10} = 22.2V$ $V_{in} \approx 22.2\sqrt{2} - 2 \times 0.7$ $I_S = \frac{V_{in} - V_Z}{250}$, $I_L = \frac{V_Z}{200}$

이 회로는 정류 및 평활 후의 입력전압이 제너전압보다 충분히 큰지, 그리고 직렬저항 전류가 부하전류를 감당하는지를 보는 제너 정전압 회로이므로 위 식을 사용한다.

NoteBase

계산 과정

1. 변압기 2차 실효값은 $22.2V$이다.
2. 브리지 정류와 평활 커패시터를 거친 입력 피크전압은 $22.2\sqrt{2} - 1.4 \approx 30.0V$이다.
3. 출력이 $10V$로 클램프된다고 보면 직렬저항 전류는 $I_S = (30 - 10)/250 = 0.08A = 80mA$이다.
4. 부하전류는 $I_L = 10/200 = 0.05A = 50mA$이다.
5. 남는 전류 $80 - 50 = 30mA$가 제너로 흐르므로 제너가 정상 동작한다. 따라서 출력은 $V_o \approx 10V$이다.

선지별 해설

① X: $9V$가 되려면 제너가 동작하지 않거나 정류전압을 과소평가해야 한다. 실제로는 정류 후 약 $30V$가 확보되고 제너 동작전류도 남으므로 출력은 $10V$로 안정된다. 틀린 수치 $9V$ → 올바르게는 $V_o \approx 10V$이다.
② O: 정류 후 입력이 약 $30V$이고 직렬저항 전류 $80mA$가 부하전류 $50mA$보다 크므로 제너가 $10V$에서 동작한다. 따라서 출력 정전압은 $10V$에 가장 가깝다.
③ X: $11V$는 제너전압 $10V$를 넘어서는 값이라 정상 출력이 될 수 없다. 출력단에 병렬 연결된 제너가 항복하면 전압은 거의 $10V$로 묶인다. 틀린 수치 $11V$ → 올바르게는 $V_o \approx 10V$이다.
④ X: $12V$는 정류 후 높은 입력전압만 보고 제너 클램프를 무시할 때 나오는 오답이다. 이 회로에서는 제너가 동작하여 출력이 $12V$까지 올라가지 않는다. 틀린 수치 $12V$ → 올바르게는 $V_o \approx 10V$이다.

오답 포인트

브리지 정류에서 다이오드 1개만 전압강하한다고 보거나, 정류 후 약 $30V$가 나오더라도 제너가 출력단을 $10V$로 고정한다는 점을 놓치면 $9 \sim 12V$ 범위의 감각적 오답을 고르기 쉽다. 이 문항의 함정은 정류회로 계산과 제너 정전압 동작 판정을 한 단계로 묶어 보지 않는 데 있다.

다시 나오면 이렇게 판단

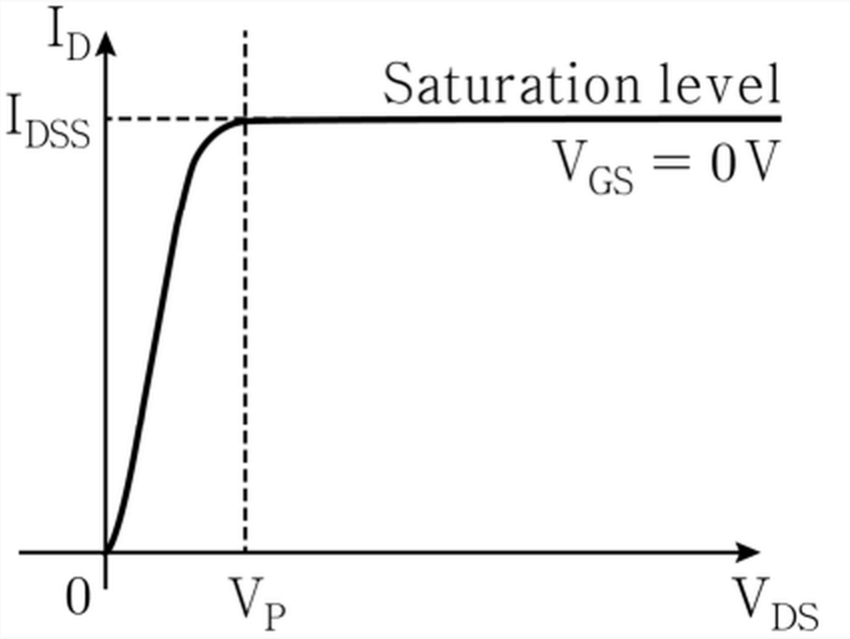
변압비로 2차 실효값을 먼저 구하고, 브리지 정류의 $2V_D$를 빼서 평활 후 입력전압을 계산한 다음, 직렬저항 전류와 부하전류를 비교해 제너 동작 여부를 판단한다. 제너 전류가 남으면 출력은 거의 V_Z가 된다.

암기 포인트

브리지 정류 + 평활 + 제너 회로는 $V_{in} > V_Z$이고 $I_S > I_L$이면 $V_o \approx V_Z$로 본다.

NoteBase

문 9. 다음 그래프는 JFET의 전류-전압 특성 곡선이다. V_P이상에서 I_D가 포화되는 주된 이유로 옳은 것은?



① 채널 폭의 감소

② 공핍 영역의 감소

③ 매우 낮은 전류 밀도

④ 트랜지스터가 저항영역에서 동작

정답 1번

출제 포인트

이 문제는 JFET의 V_{DS}-I_D 특성곡선에서 V_P 이후 전류가 포화되는 이유를 그래프의 핀치오프 현상으로 연결할 수 있는지를 묻는다.

선지별 해설

1번 O: V_{DS}가 V_P에 이르면 드레인 쪽 공핍층이 넓어져 채널 폭이 줄어들고, 결국 핀치오프가 생겨 I_D가 거의 일정해진다.

2번 X: 포화의 원인은 공핍 영역의 감소가 아니라 증가이다. 틀린 표현은 '감소'이고, 올바르게는 '공핍 영역의 증가'이다.

3번 X: 포화는 매우 낮은 전류 밀도 때문이 아니라 채널이 좁아져 전류 증가가 더 이상 크지 않기 때문에 나타난다. 올바르게는 '핀치오프로 인해 전류가 제한된다'이다.

4번 X: V_P 이상은 저항영역이 아니라 포화영역이다. 틀린 표현은 '저항영역에서 동작'이고, 올바르게는 '핀치오프 이후 포화영역에서 동작'이다.

NoteBase

오답 포인트

공핍층이 커질수록 채널이 좁아진다는 연결을 반대로 외우면 2번으로 흐르기 쉽다. 또한 V_{DS}가 작을 때의 저항영역과 V_P 이후의 포화영역을 혼동하면 4번을 고르기 쉽다.

다시 나오면 이렇게 판단

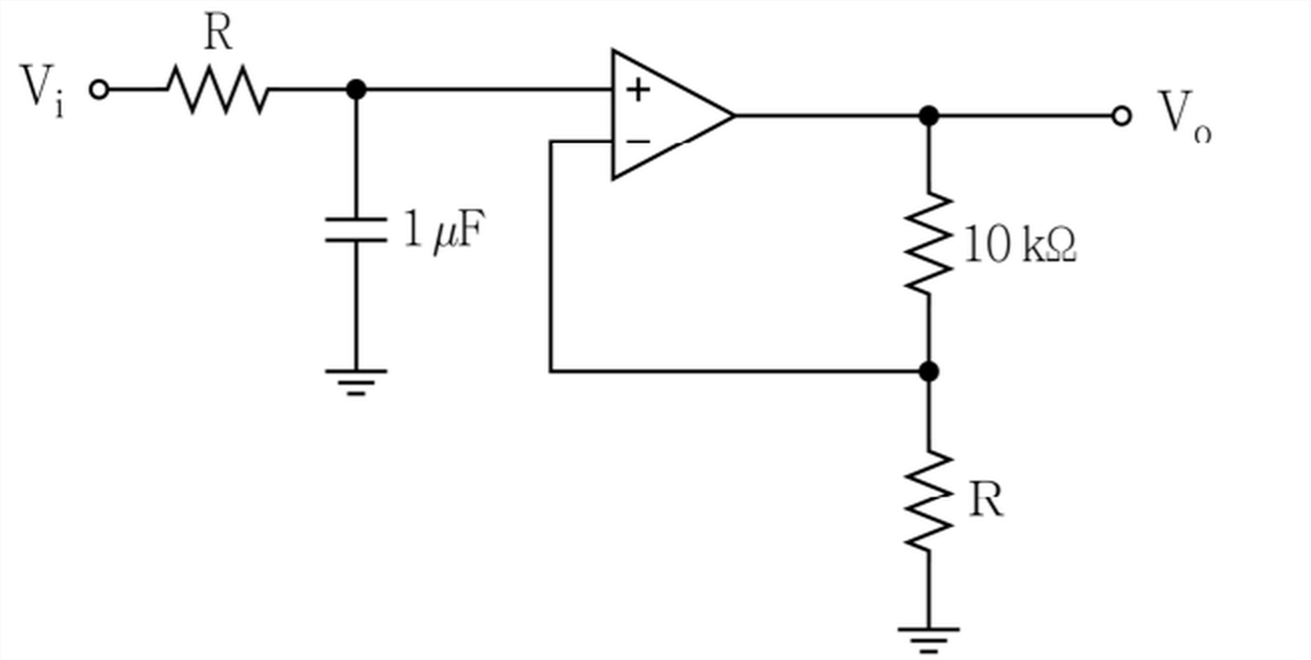
JFET 그래프에서 V_{DS}가 증가할 때 먼저 공핍층의 확대, 다음으로 채널 폭 감소, 마지막으로 핀치오프와 I_D 포화를 순서대로 연결하면 된다.

암기 포인트

JFET는 공핍층 증가 → 채널 폭 감소 → 핀치오프 → I_D 포화의 순서로 정리된다.

NoteBase

문 10. 다음 1차 저역 통과 필터 회로에서 차단주파수[kHz]는? (단, 차단주파수 이하에서의 전압이득 $A_V = 11$이며, 연산증폭기는 이상적이다)



① $\frac{1}{2\pi}$

② $\frac{1}{\pi}$

③ π

④ 2π

정답 1번

출제 포인트

이 문제는 비반전 증폭기의 전압이득으로 R을 먼저 구한 뒤, 입력 RC 저역통과 회로의 차단주파수 f_c를 계산하는 문제이다.

조건 정리

주어진 값: 차단주파수 이하 전압이득 $A_V = 11$, 피드백 저항 $10k\Omega$, 커패시터 $1\mu F$
구해야 할 값: 차단주파수 $f_c[kHz]$
주의할 조건: 연산증폭기는 이상적이므로 비반전 입력은 부하를 거의 주지 않으며, 차단주파수는 입력의 RC 저역통과 회로로 결정된다.

NoteBase

사용할 공식

비반전 증폭기의 이득은 $A_V = 1 + \frac{R_f}{R_g}$이다.
저역통과 RC 회로의 차단주파수는 $f_c = \frac{1}{2\pi RC}$이다.
이 공식을 쓰는 이유: 오른쪽 연산증폭기는 비반전 증폭기 구조이므로 먼저 아래쪽 저항 R을 이득식에서 구할 수 있고, 왼쪽 입력단은 직렬 저항 R과 접지 커패시터 C로 이루어진 1차 저역통과 회로이기 때문이다.

계산 과정

1. 비반전 증폭기에서 $11 = 1 + \frac{10k\Omega}{R}$이므로 $\frac{10k\Omega}{R} = 10$, 따라서 $R = 1k\Omega$이다.
2. 입력 RC 회로의 차단주파수는 $f_c = \frac{1}{2\pi RC}$이므로 $R = 1k\Omega$, $C = 1\mu F$를 대입한다.
3.
$f_c = \frac{1}{2\pi \times 1 \times 10^3 \times 1 \times 10^{-6}} = \frac{1}{2\pi \times 10^{-3}} = \frac{10^3}{2\pi} Hz = \frac{1}{2\pi} kHz$
따라서 차단주파수는 $\frac{1}{2\pi} kHz$이다.

선지별 해설

① O
- 계산 결과 차단주파수는 $\frac{1}{2\pi} kHz$이므로 옳다.

② X
- $\frac{1}{\pi} kHz$는 정답의 2배이다.
- 틀린 표현은 차단주파수를 $\frac{1}{\pi RC}$처럼 본 점이다. 올바르게는 $f_c = \frac{1}{2\pi RC}$이다.
- 이 값은 차단주파수 공식의 2π에서 2를 빠뜨리면 나온다.

③ X
- πkHz는 계산 결과와 전혀 맞지 않는다.
- 틀린 표현은 차단주파수를 분수 형태가 아니라 π 자체로 둔 점이다. 올바르게는 $f_c = \frac{1}{2\pi} kHz$이다.
- 이 값은 RC의 역수와 2π 변환을 뒤섞어 분자와 분모를 거꾸로 처리할 때 생기는 오답이다.

④ X
- $2\pi kHz$는 각주파수와 일반 주파수를 혼동한 값이다.
- 틀린 표현은 $\omega_c = \frac{1}{RC}$를 그대로 f_c로 본 점이다. 올바르게는 $f_c = \frac{\omega_c}{2\pi} = \frac{1}{2\pi RC}$이다.
- $R = 1k\Omega$, $C = 1\mu F$이면 $\omega_c = 1000 rad/s$이고, 이를 Hz로 바꾸면 $\frac{1000}{2\pi} Hz$가 된다.

오답 포인트

비반전 증폭기의 이득식에서 먼저 R을 구해야 하는데, 회로도에 같은 문자 R이 두 번 보여 이를 서로 다른 저항으로 오해하기 쉽다. 또한 $\omega_c = \frac{1}{RC}$와 $f_c = \frac{1}{2\pi RC}$를 구분하지 못하면 ②나 ④ 같은 오답으로 바로 이어진다.

NoteBase

다시 나오면 이렇게 판단

연산증폭기와 필터가 함께 나오면 증폭기 이득으로 미지 저항을 먼저 정리하고, 그다음 필터의 표준식에 대입해 ω와 f를 끝까지 구분해 판단한다.

암기 포인트

비반전 이득은 $1+\frac{R_f}{R_g}$, 1차 RC 저역통과 차단주파수는 $\frac{1}{2\pi RC}$이다.

NoteBase

문 11. 네 개의 T 플립-플롭들이 직렬로 접속된 주파수 감소기에서 입력 클록신호의 주파수가 800 [MHz]일 때, 마지막 T 플립-플롭으로 출력되는 신호의 주파수[MHz]는?

① 25

② 50

③ 100

④ 200

정답 2번

출제 포인트

이 문제는 T 플립플롭 1단이 입력 주파수를 2로 나눈다는 성질을 이용해 4단 직렬 주파수 감쇠기의 최종 출력 주파수를 구하는 문제이다.

조건 정리

주어진 값: 입력 클록 주파수는 $800MHz$이다.
구해야 할 값: 네 번째 T 플립플롭의 출력 주파수이다.
주의할 조건: T 플립플롭 1개마다 주파수는 1/2로 감소하므로 4개 직렬이면 전체 분주비는 16이다.

사용할 공식

각 T 플립플롭은 입력 주파수를 2로 나누므로 전체 출력 주파수는 $f_{out} = \frac{f_{in}}{2^n}$이다.
이 공식을 쓰는 이유: 네 개의 T 플립플롭이 직렬 연결되면 각 단에서 한 번씩 2분주가 일어나기 때문이다.

계산 과정

1. 1단 출력은 $800/2 = 400MHz$이다.
2. 2단 출력은 $400/2 = 200MHz$이고, 3단 출력은 $200/2 = 100MHz$이다.
3. 4단 출력은 $100/2 = 50MHz$이다. 따라서 $800/2^4 = 800/16 = 50MHz$이다.

NoteBase

선지별 해설

① X: 25MHz는 800/32일 때의 값이다. 네 개의 T 플립플롭은 5단이 아니라 4단이므로 전체 분주비를 32로 잡으면 틀린다. 25MHz → 올바르게는 50MHz이다.
② O: 네 개의 T 플립플롭이 각각 2분주를 하므로 전체 분주비는 16이다. 따라서 최종 출력은 800/16 = 50MHz이므로 옳다.
③ X: 100MHz는 800/8일 때의 값으로, T 플립플롭을 3개만 지난 출력으로 착각한 경우이다. 마지막 1단을 더 지나면 다시 2로 나뉘어 50MHz가 된다. 100MHz → 올바르게는 50MHz이다.
④ X: 200MHz는 800/4일 때의 값으로, 2단 출력까지만 계산한 수치이다. 문제는 마지막 T 플립플롭 출력까지 묻고 있으므로 2번 더 2분주를 반영해야 한다. 200MHz → 올바르게는 50MHz이다.

오답 포인트

분주기 문제에서 가장 흔한 실수는 플립플롭 개수만큼 2^n 분주가 된다는 점을 놓치고 중간 단 출력값을 고르는 것이다. 특히 100MHz, 200MHz는 각각 3단, 2단 출력이라서 마지막 출력이라는 발문을 놓치면 쉽게 흔들린다.

다시 나오면 이렇게 판단

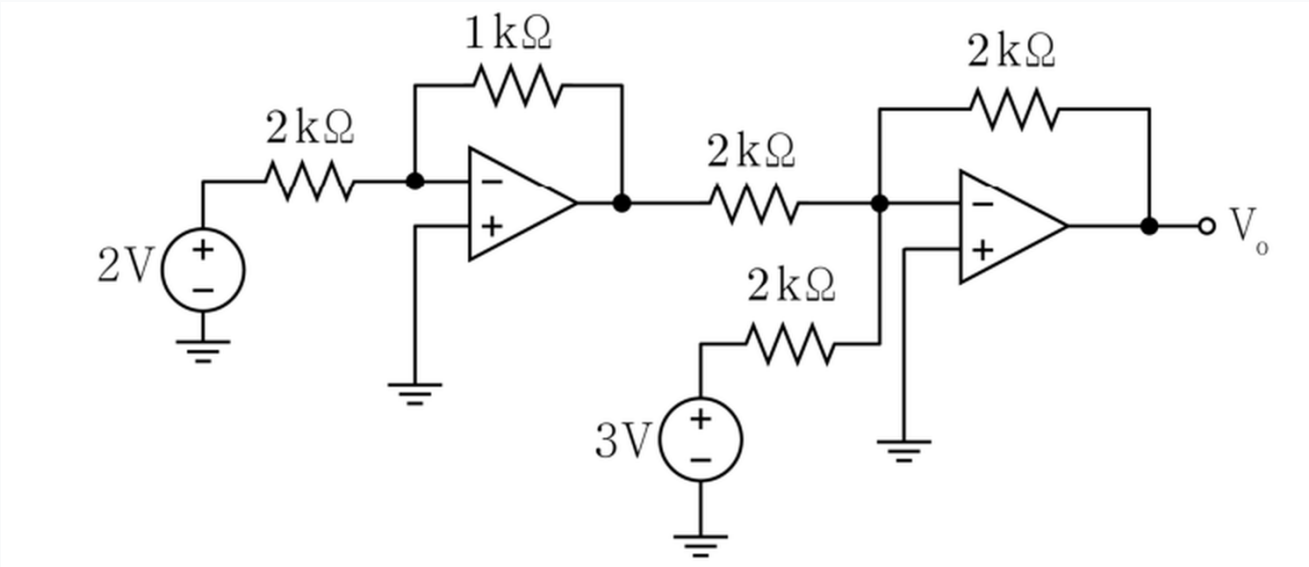
T 플립플롭 직렬 분주기는 먼저 단계 수 n을 세고 전체 분주비를 2^n으로 만든 뒤, $f_{out} = f_{in}/2^n$으로 바로 계산하면 된다. 중간 단 출력인지 마지막 단 출력인지도 함께 확인해야 한다.

암기 포인트

T 플립플롭 n개 직렬이면 최종 출력은 입력의 $1/2^n$이다.

NoteBase

문 12. 다음 회로에서 출력 V_o [V]는? (단, 연산증폭기는 이상적이다)



① -3

② -2

③ 2

④ 4

정답 2번

출제 포인트

이 문제는 반전증폭기와 반전 가산증폭기의 이득 관계를 차례로 적용해 최종 출력 전압을 구하는 문제이다.

조건 정리

첫 번째 연산증폭기는 입력저항이 $2k\Omega$, 피드백저항이 $1k\Omega$인 반전증폭기이다.
두 번째 연산증폭기는 두 입력저항과 피드백저항이 모두 $2k\Omega$인 반전 가산증폭기이다.
두 연산증폭기의 비반전 입력은 모두 접지되어 있으므로 각 반전 입력 노드에는 가상접지가 성립한다.

사용할 공식

첫 단계는 반전증폭기이므로 $V_1 = -(R_f/R_{in})V_{in}$을 쓴다.
둘째 단계는 반전 가산증폭기이므로 $V_o = -R_f(V_1/R_1 + V_2/R_2)$를 쓴다.
회로가 모두 이상적인 연산증폭기이고 비반전 입력이 접지되어 있으므로 두 공식이 그대로 적용된다.

NoteBase

계산 과정

1. 첫 번째 단계의 출력은 $V_1 = -(1k\Omega/2k\Omega) \times 2V = -1V$이다.
2. 두 번째 단계에는 $-1V$와 $3V$가 각각 $2k\Omega$를 통해 들어가고, 피드백저항도 $2k\Omega$이므로 각 입력의 가중치는 1이다.
3. 따라서 $V_o = -((-1V) + 3V) = -2V$이다.

선지 판단

1번 X: 계산 결과는 $-2V$이므로 $-3V$는 아니다. 출력은 $-3V$가 아니라 $-2V$이다.
2번 O: 첫 단계 출력이 $-1V$, 둘째 단계 출력이 $-((-1) + 3) = -2V$가 되므로 맞다.
3번 X: 둘째 단계가 반전 가산기라는 점을 놓치면 부호를 잘못 판단하게 된다. 출력은 $2V$가 아니라 $-2V$이다.
4번 X: 입력 전압들을 단순 합산하거나 반전 이득을 무시하면 나오는 오답이다. 출력은 $4V$가 아니라 $-2V$이다.

오답 포인트

첫 번째 단계의 이득을 $-1/2$가 아니라 -1로 착각하거나, 두 번째 단계가 가산기이면서 반전형이라는 점을 놓치면 부호와 크기를 동시에 틀리기 쉽다.

다시 나오면 이렇게 판단

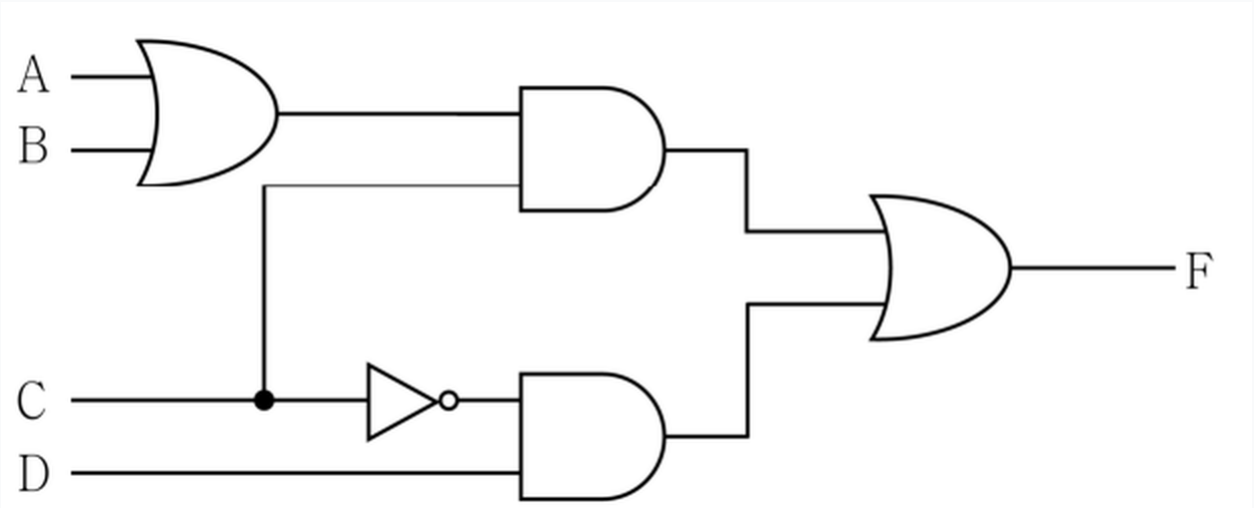
연산증폭기 연쇄 회로는 각 단을 분리해 먼저 반전증폭기인지 가산기인지 확인하고, 한 단계씩 중간 출력 전압을 구한 뒤 다음 단계 입력으로 넘겨 판단한다.

암기 포인트

반전증폭기는 $V_o = -(R_f/R_{in})V_{in}$, 반전 가산기는 $V_o = -R_f\sum(V_i/R_i)$로 정리된다.

NoteBase

문 13. 다음 논리회로에서 출력 F의 논리식으로 옳은 것은?



① $AB + \overline{C}D$

② $AB + C + \overline{C}D$

③ $A + BC + \overline{C}D$

④ $(A + B)C + \overline{C}D$

정답 4번

출제 포인트

이 문제는 논리회로도에서 각 게이트의 종류와 연결 순서를 읽어 출력식을 만드는 문제이다. 첫 번째 게이트는 OR이므로 $A + B$가 되고, 이것이 C와 AND된 뒤 아래 가지의 $\overline{C}D$와 최종 OR된다.

NoteBase

선지별 해설

① X
- 윗가지 첫 게이트를 AB로 본 것이 틀렸다. 첫 게이트는 AND가 아니라 OR이므로 출력은 $A+B$이다.
- 또 그 출력은 바로 끝단으로 가는 것이 아니라 C와 한 번 더 AND된다.
- 틀린 표현은 AB이고, 올바르게는 $(A+B)C$이다. 따라서 전체 식은 $AB+\overline{C}D$가 아니라 $(A+B)C+\overline{C}D$이다.

② X
- 회로에는 C가 단독으로 최종 OR 게이트에 들어가는 경로가 없다. C는 윗가지에서 $(A+B)$와 AND되고, 아랫가지에서는 반전되어 D와 AND된다.
- 틀린 표현은 $AB+C$이고, 올바르게는 $(A+B)C$이다. 따라서 전체 식은 $AB+C+\overline{C}D$가 아니라 $(A+B)C+\overline{C}D$이다.

③ X
- 윗가지를 전개하면 $(A+B)C=AC+BC$이다. 따라서 $A+BC$처럼 A가 단독으로 살아남을 수 없다.
- 틀린 표현은 $A+BC$이고, 올바르게는 $(A+B)C$ 또는 $AC+BC$이다. 따라서 전체 식은 $A+BC+\overline{C}D$가 아니라 $(A+B)C+\overline{C}D$이다.

④ O
- 첫 게이트는 OR이므로 출력은 $A+B$이다.
- 이 출력이 중간의 AND 게이트에서 C와 결합하므로 윗가지는 $(A+B)C$이다.
- 아랫가지는 C가 인버터를 지나 $\overline{C}$가 되고, 이것이 D와 AND되어 $\overline{C}D$가 된다.
- 마지막 게이트는 OR이므로 최종 출력은 $(A+B)C+\overline{C}D$이다.

오답 포인트

가장 흔한 오답은 게이트 모양만 대충 보고 첫 게이트를 AND로 읽거나, 선이 합쳐지는 순서를 무시하고 C가 직접 OR된다고 착각하는 점이다. 이 문항에서는 각 가지를 끝까지 따라가며 중간 게이트에서 한 번 더 AND되는지를 확인해야 한다.

다시 나오면 이렇게 판단

회로식 문제는 입력에서 출력 방향으로 가지별 부분식을 먼저 만든 뒤, 마지막 게이트에서 전체를 합친다. OR 모양이면 합, AND 모양이면 곱, 인버터가 있으면 보수를 붙여서 한 단계씩 기록하면 된다.

암기 포인트

게이트는 모양으로 읽고 식은 연결 순서대로 만든다. 이 문항은 윗가지 $(A+B)C$, 아랫가지 $\overline{C}D$, 마지막은 OR이다.

NoteBase

문 14. 개방루프 이득이 1,000이고, 대역폭이 10 [MHz]인 연산증폭기가 있다. 비반전 연산증폭기를 구성한 결과 폐루프 이득이 100일 때, 대역폭[MHz]은?

① 1
② 10
③ 100
④ 1,000

정답 3번

출제 포인트

이 문제는 연산증폭기의 이득-대역폭 곱이 거의 일정하다는 성질을 이용해 폐루프 대역폭을 구하는 문제이다.

조건 정리

주어진 값은 개방루프 이득 1000, 개방루프 대역폭 $10MHz$, 폐루프 이득 100이다.
구해야 할 값은 비반전 연산증폭기의 폐루프 대역폭이다.
주의할 조건은 이득이 10배 줄면 대역폭은 10배 늘어난다는 점이다.

사용할 공식

$A_{OL} \times BW_{OL} \approx A_{CL} \times BW_{CL}$
이 공식은 단일 극점으로 근사되는 연산증폭기에서 이득을 낮추면 그만큼 사용 가능한 대역폭이 넓어지는 성질을 나타낸다.

계산 과정

1. 개방루프 이득-대역폭 곱을 구하면 $1000 \times 10MHz = 10000MHz$이다.
2. 폐루프 이득이 100이므로 폐루프 대역폭은 $10000MHz \div 100 = 100MHz$이다.
3. 계산 결과 폐루프 대역폭은 $100MHz$이다.

선지 판단

1번 X: 대역폭은 1이 아니라 $100MHz$이다. 1은 이득-대역폭 곱을 잘못 나누거나 두 번 나눈 값에 가깝다.
2번 X: 대역폭은 10이 아니라 $100MHz$이다. 10은 개방루프 대역폭을 그대로 옮긴 값이므로 폐루프 이득 100 조건이 반영되지 않았다.
3번 O: $A \times BW$를 일정하다고 보면 폐루프 대역폭은 $100MHz$가 되므로 맞다.
4번 X: 대역폭은 1000이 아니라 $100MHz$이다. 1000은 이득이 10으로 줄었을 때에 해당하는 값이므로 폐루프 이득 100 조건과 다르다.

NoteBase

오답 포인트

개방루프 대역폭 $10MHz$를 그대로 답으로 쓰거나, 이득이 10배 줄었을 때 대역폭이 10배 늘어난다는 비례 관계를 반대로 적용하면 틀린다.

다시 나오면 이렇게 판단

연산증폭기 대역폭 문제는 먼저 이득-대역폭 곱이 일정한지 확인하고, 주어진 이득 변화 비율만큼 대역폭을 반대로 조정해서 계산한다.

암기 포인트

연산증폭기는 이득이 줄수록 대역폭이 넓어지며 $A \times BW$는 거의 일정하다.

NoteBase

문 15. 논리식 $F = (A + B)(A + \overline{B})$를 간략하게 표현한 것은?

① A

② $A\overline{B}$

③ $A + B$

④ $A + \overline{B}$

정답 1번

출제 포인트

이 문제는 불 대수의 분배 성질과 보수법칙을 이용해 논리식을 가장 간단한 형태로 줄일 수 있는지를 묻는다.

조건 정리

주어진 식: $F = (A + B)(A + \overline{B})$
구해야 할 값: 식을 가장 간단한 형태로 정리한 결과
주의할 조건: 두 괄호는 합이 아니라 곱으로 연결되어 있고, B와 $\overline{B}$는 서로 보수 관계이다.

사용할 공식

사용할 핵심 식은 $(X + Y)(X + Z) = X + YZ$이다.
이 공식을 쓰는 이유: 두 괄호에 공통항 A가 있고, 나머지 항이 B와 $\overline{B}$처럼 보수 관계이므로 공통항 정리 뒤 보수법칙까지 한 번에 적용할 수 있다.

계산 과정

1. $(X + Y)(X + Z) = X + YZ$에서 $X = A, Y = B, Z = \overline{B}$로 보면 $F = A + B\overline{B}$가 된다.
2. 보수법칙 $B\overline{B} = 0$이므로 $F = A + 0$이 된다.
3. 항등법칙 $A + 0 = A$이므로 최종적으로 $F = A$가 된다.

선지 판단

1번 O: 계산 결과가 바로 A이므로 옳다.
2번 X: $A\overline{B}$는 일부 곱항만 남긴 식이다. 틀린 표현은 전체 식이 $A\overline{B}$로 끝난다는 점이고, 올바르게는 $B\overline{B} = 0$까지 처리하여 A가 된다.
3번 X: $A + B$는 두 번째 괄호의 $\overline{B}$ 조건이 사라진 오답이다. 틀린 표현은 $+B$가 최종식에 남는다는 점이고, 올바르게는 $(A + B)(A + \overline{B}) = A$이다.
4번 X: $A + \overline{B}$는 곱셈 구조를 단순한 합으로 본 오답이다. 틀린 표현은 두 괄호의 곱이 그대로 $A + \overline{B}$가 된다는 점이고, 올바르게는 공통항 정리와 보수법칙을 거쳐 A가 된다.

NoteBase

오답 포인트

공통항 A가 보이면 먼저 $(X+Y)(X+Z)=X+YZ$를 떠올려야 한다. ③, ④처럼 괄호 안의 항을 그대로 남기거나 ②처럼 한 곱항만 남기면 보수쌍 $B\overline{B}=0$를 끝까지 처리하지 못한 것이다.

다시 나오면 이렇게 판단

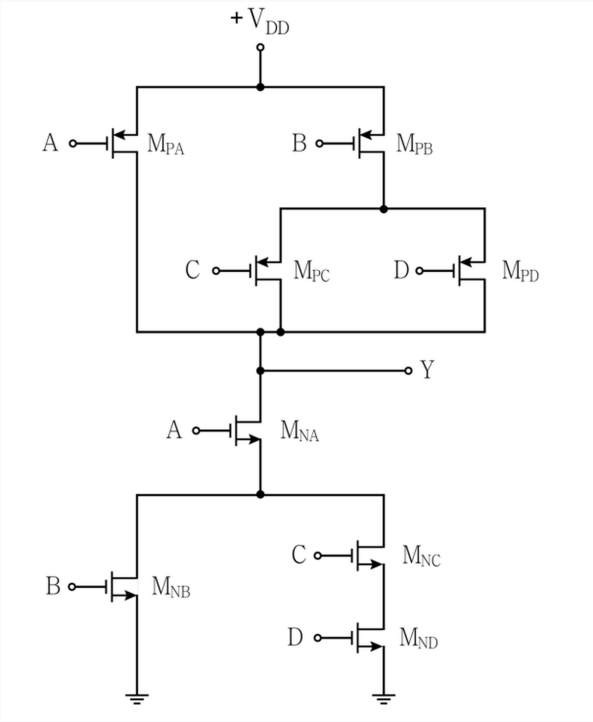
불 대수 간략화 문제는 공통항 확인, 보수쌍 $X\overline{X}=0$ 확인, 마지막으로 항등식 $X+0=X$ 확인의 순서로 판단하면 된다.

암기 포인트

$(X+Y)(X+Z)=X+YZ$, $X\overline{X}=0$, $X+0=X$를 이어서 적용하면 공통항 하나로 바로 줄어드는 경우가 많다.

NoteBase

문 16. 다음 논리회로에서 출력 Y의 논리식으로 옳은 것은?



① $\overline{A} + B\overline{CD}$

② $A + \overline{B}CD$

③ $\overline{A(B + CD)}$

④ $A + \overline{B + CD}$

정답 3번

출제 포인트

이 문제는 CMOS 논리회로의 풀다운 네트워크를 읽어 출력식 Y를 구하는 문제이다. NMOS 직렬 연결은 AND, 병렬 연결은 OR가 되며, 최종 출력은 그 도통조건의 보수이다.

NoteBase

선지별 해설

① X: $\overline{A} + B\overline{CD}$로 읽은 식이다. 회로의 NMOS 경로는 A가 켜진 뒤 B 또는 CD가 켜질 때 접지로 연결된다. 따라서 $\overline{A}$가 바깥으로 분리되는 구조가 아니다. 틀린 표현은 전체를 $\overline{A} + B\overline{CD}$로 본 점이고, 올바르게는 $Y = \overline{A(B + CD)}$이다.
② X: $A + \overline{B}CD$는 A를 OR 항으로 따로 빼고 B를 반전 변수로 처리한 식이다. 실제 풀다운 네트워크에서는 A가 B 또는 CD와 직렬로 연결되므로 A는 반드시 곱 형태로 묶인다. 틀린 표현은 $A + \overline{B}CD$라고 본 점이고, 올바르게는 $Y = \overline{A(B + CD)}$이다.
③ O: NMOS 풀다운 네트워크를 보면 A가 먼저 직렬로 있고, 그 아래가 B와 CD의 병렬 구조이다. 따라서 접지 도통조건은 $A(B + CD)$이다. CMOS 출력은 이 풀다운 조건의 보수이므로 $Y = \overline{A(B + CD)}$가 된다.
④ X: $A + \overline{B + CD}$는 $B + CD$ 부분만 반전시키고 A를 바깥 OR로 둔 식이다. 그러나 이 회로는 A 자체가 풀다운 경로의 직렬 조건이므로 전체 도통조건 $A(B + CD)$를 한 번에 반전해야 한다. 틀린 표현은 $A + \overline{B + CD}$이고, 올바르게는 $Y = \overline{A(B + CD)}$이다.

오답 포인트

가장 흔한 실수는 PMOS와 NMOS를 섞어 읽거나, NMOS 풀다운 조건을 구한 뒤 마지막 보수를 빼먹는 점이다. 이 문항에서는 ④처럼 A를 바깥 OR 항으로 분리해 읽는 오류를 노렸다.

다시 나오면 이렇게 판단

CMOS 회로식은 NMOS 풀다운 네트워크만 먼저 읽어 접지 도통조건을 만든다. 이때 직렬은 AND, 병렬은 OR로 옮긴다. 그다음 출력은 반드시 그 도통조건 전체의 보수 $Y = \overline{F_{pd}}$로 둔다.

암기 포인트

정적 CMOS는 NMOS 풀다운식 F_{pd}를 만든 뒤 출력에 전체 바를 한 번 씌우면 된다. 직렬은 AND, 병렬은 OR이다.

NoteBase

문 17. 다음 설명으로 옳지 않은 것은?

① 제너다이오드는 일반 다이오드보다 공핍층이 좁다.

② 버랙터(varactor)는 역방향 전압이 증가하면 공핍층이 넓어진다.

③ pn접합 태양전지에 태양광이 조사되면, p형 영역에서 생성된 전자는 n형 영역으로 이동한다.

④ 제너다이오드의 제너 항복은 낮은 농도의 도핑으로 만들어져 높은 역방향 전압에서 발생한다.

정답 4번

출제 포인트

이 문제는 제너 다이오드, 버랙터, pn접합 태양전지의 기본 동작과 공핍층·항복 메커니즘의 차이를 구별하는 문제이다.

핵심 개념

제너 다이오드는 고농도 도핑으로 공핍층이 매우 얇은 pn접합이며 낮은 역전압에서 제너 항복이 나타난다.
버랙터는 역바이어스에서 공핍층 폭이 변하는 접합용량을 이용하는 다이오드이며 역방향 전압이 커질수록 공핍층은 넓어지고 접합용량은 작아진다.
pn접합 태양전지는 광으로 생성된 전자-정공 쌍을 내장전계가 분리하여 전자는 n형 쪽으로, 정공은 p형 쪽으로 이동시키는 소자이다.
애벌랜치 항복은 저농도 도핑·넓은 공핍층에서 높은 역전압으로 충돌 이온화가 커질 때 나타나고, 제너 항복은 그 반대 조건에서 나타난다.

NoteBase

선지별 해설

① O
제너 다이오드는 일반 정류 다이오드보다 훨씬 강하게 도핑되므로 공핍층이 더 좁다. 제너 항복이 낮은 전압에서 나타나는 이유도 이 좁은 공핍층 때문이다.

② O
버랙터는 역방향 전압을 걸어 접합용량을 조절하는 다이오드이다. 역방향 전압이 증가하면 공핍층 폭이 증가하므로 이 설명은 옳다.

③ O
pn접합 태양전지에 빛이 들어오면 전자-정공 쌍이 생성되고, 접합의 내장전계가 이를 분리한다. p형 영역 쪽에서 생성된 전자는 접합을 넘어 n형 영역 쪽으로 이동하므로 설명이 맞다.

④ X
틀린 부분은 "낮은 농도의 도핑"과 "높은 역방향 전압"이다. 제너다이오드의 제너 항복은 고농도 도핑으로 공핍층이 매우 얇게 형성될 때 낮은 역방향 전압에서 발생한다. 저농도 도핑과 높은 역전압은 애벌랜치 항복의 조건에 가깝다.

오답 포인트

4번은 제너 항복과 애벌랜치 항복의 조건을 서로 바꾸어 놓은 함정이다. 수험생이 "항복=무조건 높은 전압"으로만 외우면 4번을 맞는 설명처럼 보기 쉽다.

다시 나오면 이렇게 판단

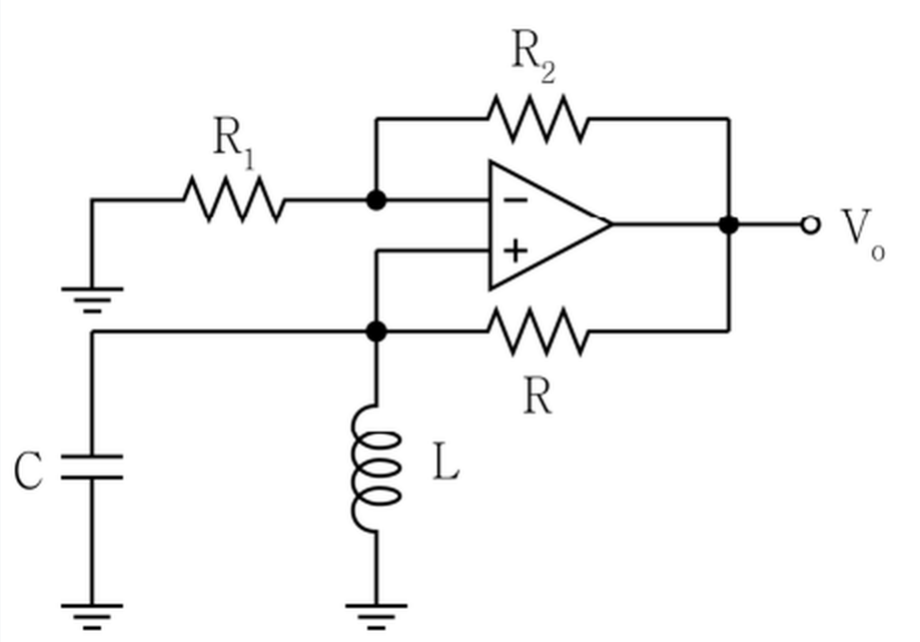
항복 현상을 묻는 선지가 나오면 먼저 도핑 농도와 공핍층 폭을 본다. 고농도·좁은 공핍층·저전압이면 제너 항복이고, 저농도·넓은 공핍층·고전압이면 애벌랜치 항복으로 판단된다.

암기 포인트

제너는 고농도·좁은 공핍층·저전압, 애벌랜치는 저농도·넓은 공핍층·고전압이다.

NoteBase

문 18. 다음 발진회로의 공진주파수는? (단, 연산증폭기는 이상적이다)



① $\frac{1}{\sqrt{LC}}$
② $\frac{1}{2\pi LC}$
③ $\frac{1}{2\pi\sqrt{LC}}$
④ $\frac{R}{2\pi\sqrt{LC}}$

정답 3번

출제 포인트

이 문제는 연산증폭기 발진회로에서 병렬 LC 공진회로의 공진주파수 공식을 식별할 수 있는지를 묻는 문제이다.

조건 정리

주어진 회로는 연산증폭기와 L, C로 이루어진 발진회로이다.
구해야 할 값은 공진주파수 f_0이다.
연산증폭기가 이상적이므로 공진주파수는 탱크회로인 LC의 공진 조건으로 결정된다.

사용할 공식

$\omega_0 = \frac{1}{\sqrt{LC}}, \quad f_0 = \frac{\omega_0}{2\pi} = \frac{1}{2\pi\sqrt{LC}}$
이 공식을 쓰는 이유는 회로의 주파수 선택 소자가 LC 공진회로이기 때문이다. 이상적인 경우 저항은 발진 조건과 이득에 영향을 주지만 공진주파수 식 자체에는 들어가지 않는다.

NoteBase

계산 과정

1. 코일과 커패시터가 만드는 공진회로의 각공진주파수는 $\omega_0 = 1/\sqrt{LC}$이다.
2. 일반 주파수는 $f_0 = \omega_0/(2\pi)$로 바꾼다.
3. 따라서 공진주파수는 $f_0 = 1/(2\pi\sqrt{LC})$가 된다.

선지 판단

1번: X. $1/\sqrt{LC}$는 공진의 각주파수 ω_0에 해당한다. 문제는 공진주파수 f_0를 물으므로 2π로 나누어야 한다. 틀린 표현은 2π가 빠진 점이고, 올바르게는 $1/(2\pi\sqrt{LC})$이다.
2번: X. 분모가 $2\pi LC$이면 LC 전체가 1차로 들어가 차원도 맞지 않는다. 공진주파수는 LC의 곱의 제곱근에 반비례한다. 올바르게는 $1/(2\pi\sqrt{LC})$이다.
3번: O. 병렬 LC 공진회로의 공진주파수는 $f_0 = 1/(2\pi\sqrt{LC})$이므로 옳다.
4번: X. 저항 R이 분자에 들어간 식은 공진주파수를 저항값에 비례시키는 식인데, 이상적인 LC 공진주파수는 L과 C로만 정해진다. 틀린 표현은 R이 주파수식에 포함된 점이고, 올바르게는 $1/(2\pi\sqrt{LC})$이다.

오답 포인트

각주파수 ω_0와 주파수 f_0를 혼동하면 1번처럼 2π를 빠뜨리기 쉽다. 또 공진식에서 LC의 곱에 제곱근이 붙는다는 점을 놓치면 2번처럼 잘못 쓰기 쉽고, 저항이 보인다고 해서 4번처럼 주파수식에 R을 끌어들이면 틀린다.

다시 나오면 이렇게 판단

발진회로에서 먼저 주파수를 정하는 소자가 무엇인지 본다. LC 탱크가 보이면 공진식 $\omega_0 = 1/\sqrt{LC}$를 떠올리고, 최종 답이 주파수인지 각주파수인지 구분해 2π 포함 여부를 확인한다.

암기 포인트

LC 공진은 $\omega_0 = 1/\sqrt{LC}$, 주파수는 $f_0 = 1/(2\pi\sqrt{LC})$이며 이상적 공진주파수에는 저항이 직접 들어가지 않는다.

NoteBase

문 19. 메모리에 대한 설명으로 옳지 않은 것은?

① EEPROM은 전기적인 신호로 내용을 지울 수 있다.

② Flash 메모리는 전력소모는 적으나 동작속도가 느리다.

③ RAM은 휘발성 메모리로 전원이 꺼지면 데이터를 잃게 된다.

④ UV EPROM은 일정한 시간 동안 자외선에 노출될 경우 그 값이 초기값으로 복구된다.

정답 2번

출제 포인트

이 문제는 EEPROM, Flash 메모리, RAM, UV EPROM의 소거 방식과 휘발성 여부를 구별할 수 있는지를 묻는다.

핵심 개념

EEPROM은 전기적 신호로 데이터를 지우고 다시 쓸 수 있는 비휘발성 메모리이다.
Flash 메모리는 EEPROM 계열의 비휘발성 메모리로 저전력, 고집적, 비교적 빠른 읽기 특성을 가진다.
RAM은 전원이 꺼지면 저장 내용이 사라지는 휘발성 메모리이다.
UV EPROM은 자외선 조사로 저장 내용을 소거하는 비휘발성 메모리이다.

선지별 해설

1번 O: EEPROM은 Electrically Erasable PROM으로, 전기적인 방법으로 내용을 소거할 수 있으므로 옳은 설명이다.
2번 X: 틀린 부분은 "동작속도가 느리다"이다. Flash 메모리는 저전력이라는 특징은 맞지만, 일반적으로 비휘발성 메모리 중에서 읽기 속도가 빠르고 활용성이 높다. 올바르게는 "Flash 메모리는 전력소모가 적고 비휘발성 메모리로 널리 사용된다"라고 정리한다.
3번 O: RAM은 휘발성 메모리이므로 전원이 차단되면 저장된 데이터가 유지되지 않아 옳은 설명이다.
4번 O: UV EPROM은 일정 시간 자외선에 노출하면 저장된 내용이 소거되어 초기 소거 상태로 돌아가므로 옳은 설명이다.

오답 포인트

Flash 메모리를 단순히 비휘발성이라는 이유만으로 느린 메모리라고 묶어 버리면 틀리기 쉽다. 이 문항은 2번의 앞부분은 맞고 뒷부분만 틀리게 만들어 부분 판단을 흐리게 하는 함정이 있다.

다시 나오면 이렇게 판단

메모리 문제는 먼저 휘발성인지 비휘발성인지, 다음으로 소거 방식이 전기적 소거인지 자외선 소거인지, 마지막으로 속도와 활용 특성이 뒤바뀌지 않았는지를 순서대로 본다.

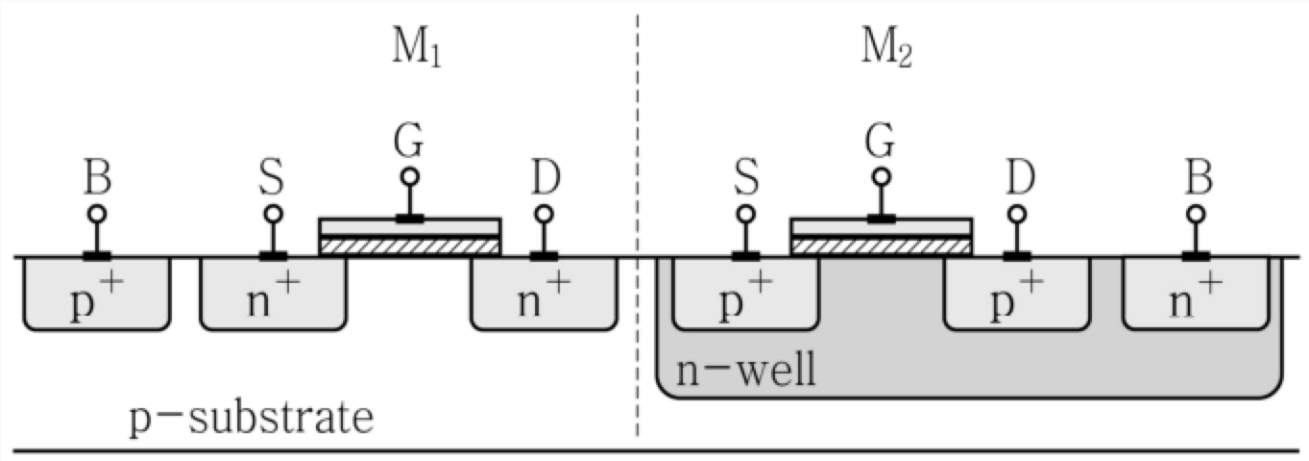
NoteBase

암기 포인트

RAM은 전원 차단 시 소멸, EEPROM은 전기적 소거, UV EPROM은 자외선 소거, Flash는 EEPROM 계열 비휘발성 메모리이다.

NoteBase

문 20. 다음 그림에 대한 설명으로 옳은 것은? (단, V_{TN}은 문턱전압이다)



① p 채널과 n 채널 MOSFET를 같은 기판에 제작한 CMOS 소자이다.

② M_1은 NMOS이며, $V_{DS} < V_{GS} - V_{TN}$일 때 포화영역에서 동작한다.

③ M_2는 PMOS이며, 소스와 바디 전압을 연결하면 채널길이변조 효과가 발생한다.

④ Scaling down되면 MOSFET의 채널길이가 작아져서 천이 주파수(transition frequency, f_T)가 감소하게 된다.

정답 1번

출제 포인트

이 문제는 단면도에서 p-substrate, n-well, 소스·드레인 확산층의 극성을 보고 M1은 NMOS, M2는 PMOS임을 식별한 뒤 CMOS 구조, 동작영역 조건, 바디 효과, 스케일링의 속도 변화를 함께 판단하는 문제이다.

NoteBase

선지별 해설

1번 O: 왼쪽 M1은 p-substrate 위에 n+ 소스·드레인이 형성되어 있으므로 NMOS이고, 오른쪽 M2는 n-well 위에 p+ 소스·드레인이 형성되어 있으므로 PMOS이다. NMOS와 PMOS를 같은 기판 위에 함께 집적한 전형적인 CMOS 구조이므로 옳다.
2번 X: M1이 NMOS인 점은 맞지만, NMOS의 포화영역 조건은 $V_{DS} \geq V_{GS} - V_{TN}$이다. $V_{DS} < V_{GS} - V_{TN}$이면 선형영역(트라이오드영역)에서 동작한다.
3번 X: M2가 PMOS인 점은 맞지만, 소스와 바디를 연결하면 바디 효과를 줄이거나 없애는 방향이 된다. 채널길이변조는 드레인 전압 증가로 유효 채널 길이가 짧아지는 현상이지 소스-바디 접속 때문에 생기는 현상이 아니다. 틀린 표현은 '채널길이변조 효과가 발생한다'이고, 올바르게는 '소스와 바디를 연결하면 바디 효과가 제거되거나 최소화된다'이다.
4번 X: 스케일링으로 채널 길이가 짧아지면 운반자 이동 시간이 줄어들어 소자의 고주파 특성이 좋아지는 방향이 일반적이다. 따라서 전이 주파수 f_T는 감소가 아니라 증가하는 쪽이 맞다. 틀린 표현은 '감소하게 된다'이고, 올바르게는 '증가하는 경향이 있다'이다.

오답 포인트

2번은 NMOS의 포화조건 부등호를 반대로 외우면 틀리기 쉽고, 3번은 바디 효과와 채널길이변조를 혼동하면 넘어가기 쉽다. 4번은 채널 길이가 짧아지면 무조건 성능이 나빠진다고 막연히 연결하면 틀린다.

다시 나오면 이렇게 판단

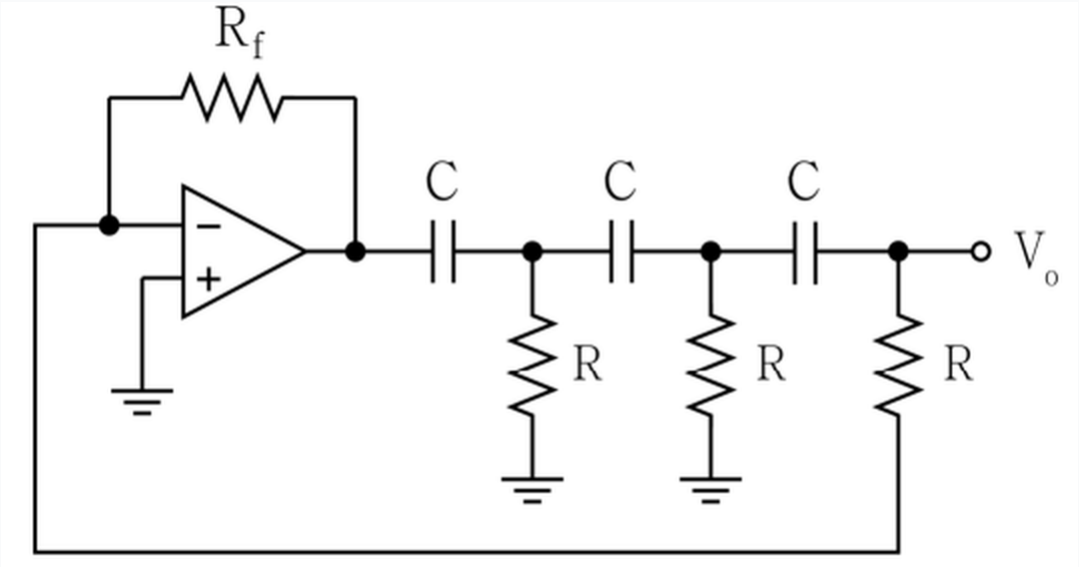
먼저 기판과 well의 종류, 소스·드레인 확산층의 극성으로 NMOS와 PMOS를 식별한다. 그다음 동작영역은 V_{DS}와 $V_{GS} - V_T$의 크기 비교로 판단하고, 소스-바디 연결은 바디 효과, 드레인 전압 변화는 채널길이변조, 채널 길이 감소는 속도 향상으로 구분하면 된다.

암기 포인트

p-substrate의 n+ 소스·드레인은 NMOS, n-well의 p+ 소스·드레인은 PMOS이며, 짧은 채널은 보통 더 빠른 f_T를 만든다.

NoteBase

문 21. 다음 회로의 발진주파수는? (단, $R_f = 29R$이고 연산증폭기는 이상적이다)



① $\frac{1}{6\pi RC}$
② $\frac{1}{2\pi\sqrt{2}RC}$
③ $\frac{1}{2\pi\sqrt{3}RC}$
④ $\frac{1}{2\pi\sqrt{6}RC}$

정답 4번

출제 포인트

이 문제는 3단 RC 위상천이 발진기에서 바르크하우젠 조건을 만족할 때의 발진주파수를 묻는 문제이다.

조건 정리

주어진 값: 동일한 R, C 3단 RC 네트워크와 $R_f = 29R$인 이상적인 연산증폭기이다.
구해야 할 값: 발진주파수 f이다.
주의할 조건: 이 회로는 3단 RC 위상천이 발진기이므로 위상조건과 이득조건을 함께 만족해야 한다.

사용할 공식

3단 RC 위상천이 발진기의 발진주파수는
$f = \frac{1}{2\pi RC\sqrt{6}}$
이다.
이 공식을 쓰는 이유: 동일한 RC 3단 네트워크가 180 °의 위상천이를 만들고, 반전 증폭기가 추가로 180 °를 만들어 전체 위상이 360 °가 되는 조건에서 유도되는 표준식이기 때문이다. 또한 이때 RC 네트워크의 감쇠가 1/29이므로 증폭기 이득 크기가 29여야 하며, $R_f = 29R$ 조건이 바로 그 이득조건에 대응한다.

NoteBase

계산 과정

1. 회로는 반전 연산증폭기와 RC 3단 네트워크로 구성된 위상천이 발진기이다.
2. 동일한 RC 3단 위상천이 회로의 발진 조건은
$\omega = \frac{1}{RC\sqrt{6}}$
이다.
3. 따라서 발진주파수는
$f = \frac{\omega}{2\pi} = \frac{1}{2\pi RC\sqrt{6}}$
이다.
4. 보기와 비교하면 ④와 일치한다.

선지별 해설

① X: $\frac{1}{6\pi RC}$는 3단 RC 위상천이 발진기의 표준 발진주파수 식과 맞지 않는다. 틀린 표현은 분모가 $6\pi RC$인 점이며, 올바르게는 $2\pi RC\sqrt{6}$가 분모가 되어야 한다.
② X: $\frac{1}{2\pi\sqrt{2}RC}$는 RC 단수나 상호부하 효과를 잘못 본 값으로, 3단 위상천이 회로의 발진 조건에서 나오지 않는다. 틀린 표현은 분모의 $\sqrt{2}$이며, 올바르게는 $\sqrt{6}$이다.
③ X: $\frac{1}{2\pi\sqrt{3}RC}$도 3단 RC 위상천이 발진기의 발진주파수 식이 아니다. 틀린 표현은 분모의 $\sqrt{3}$이며, 올바르게는 $\sqrt{6}$이다.
④ O: 동일한 RC 3단 위상천이 발진기의 발진주파수는 $\frac{1}{2\pi RC\sqrt{6}}$이고, 보기 ④가 정확히 일치한다.

오답 포인트

이 문제의 함정은 $R_f = 29R$만 보고 이득조건만 기억하고 주파수식을 혼동하는 점이다. 3단 RC 위상천이 발진기에서는 감쇠 1/29와 발진주파수의 분모 $\sqrt{6}$을 함께 묶어서 기억해야 한다.

다시 나오면 이렇게 판단

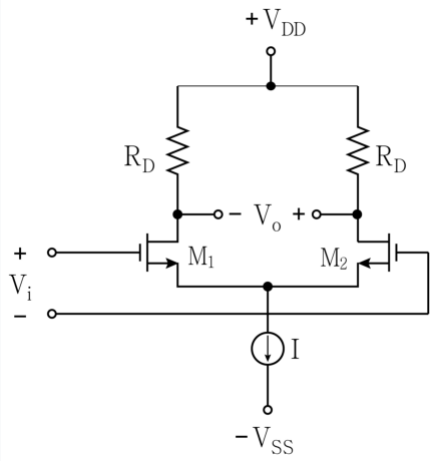
연산증폭기와 RC 3단이 직렬로 보이면 먼저 위상천이 발진기인지 확인하고, 그다음 $R_f = 29R$이면 3단 RC 위상천이 발진기의 이득조건이라는 점을 떠올린 뒤 발진주파수를 $\frac{1}{2\pi RC\sqrt{6}}$로 바로 연결하면 된다.

암기 포인트

3단 RC 위상천이 발진기는 이득 29, 주파수 분모는 $2\pi RC\sqrt{6}$이다.

NoteBase

문 22. 다음 차동 증폭기에서 M_1과 M_2의 모든 특성이 완벽하게 같을 때, 전압이득 $\frac{V_o}{V_i}$은? (단, g_m은 전달컨덕턴스이다)



① $g_m R_D$

② $-g_m R_D$

③ $\frac{g_m R_D}{2}$

④ $-\frac{g_m R_D}{2}$

정답 1번

출제 포인트

이 문제는 꼬리 전류원이 이상적이라고 볼 때 MOS 차동쌍의 차동 전압이득 V_o/V_i를 구하는 문제이다.

조건 정리

주어진 값은 두 MOSFET의 특성이 동일하고 각 드레인에 R_D가 연결되어 있으며 g_m는 전달컨덕턴스라는 점이다.
구해야 할 값은 오른쪽 출력에서 왼쪽 출력을 뺀 차동출력 V_o에 대한 전압이득 V_o/V_i이다.
출력 극성은 그림의 표시에 따라 $V_o = v_{o2} - v_{o1}$이다.

NoteBase

사용할 공식

이상적인 차동쌍에서는 공통 소스점의 소신호 전압이 입력의 중간값이 되어 $v_s = V_i/2$가 된다.
따라서
$+v_{gs1} = V_i - v_s = \frac{V_i}{2}, \qquad v_{gs2} = 0 - v_s = -\frac{V_i}{2} +$
드레인 소신호 전압은
$+v_{o1} = -g_m R_D \frac{V_i}{2}, \qquad v_{o2} = +g_m R_D \frac{V_i}{2} +$
이 된다.
이 공식을 쓰는 이유는 이 회로가 대칭 차동쌍이고, 이상적인 꼬리 전류원 때문에 두 소자의 전류 변화가 크기는 같고 부호는 반대로 나뉘기 때문이다.

계산 과정

1. M_2의 게이트는 기준점에 연결되어 있고 M_1의 게이트에만 V_i가 가해지므로 두 게이트의 평균 전압은 $V_i/2$가 된다.
2. 따라서 공통 소스점의 소신호 전압은 $v_s = V_i/2$, 각 소자의 소신호 게이트-소스 전압은 $v_{gs1} = +V_i/2$, $v_{gs2} = -V_i/2$이다.
3. 드레인 전압 변화는 $v_{o1} = -g_m R_D (V_i/2)$, $v_{o2} = +g_m R_D (V_i/2)$이다.
4. 차동출력은 $V_o = v_{o2} - v_{o1}$이므로
$+V_o = \frac{g_m R_D V_i}{2} - \left(-\frac{g_m R_D V_i}{2}\right) = g_m R_D V_i +$
이다.
5. 따라서 전압이득은 $V_o/V_i = g_m R_D$이다.

선지별 해설

1번 O: 계산 결과 $V_o/V_i = g_m R_D$이므로 맞는 식이다. 차동출력은 양쪽 드레인 전압 변화가 서로 더해져 단일 출력의 1/2 항이 상쇄된다.
2번 X: $-g_m R_D$는 출력 극성을 $v_{o1} - v_{o2}$로 거꾸로 잡았을 때의 값이다. 이 문제의 출력은 오른쪽이 +, 왼쪽이 −이므로 올바르게는 $g_m R_D$이다.
3번 X: $g_m R_D/2$는 한쪽 드레인만 단일 출력으로 볼 때의 크기이다. 이 문제는 차동출력 $v_{o2} - v_{o1}$를 묻기 때문에 올바르게는 $g_m R_D$이다.
4번 X: $-g_m R_D/2$는 단일 출력의 1/2를 남겨 둔 상태에서 부호까지 반대로 잡은 값이다. 차동출력의 정의와 극성을 함께 바로잡으면 $g_m R_D$가 된다.

오답 포인트

가장 흔한 실수는 한쪽 드레인 전압만 계산한 뒤 그대로 차동이득으로 착각해 1/2를 남기는 경우이다. 또 출력 표시에 있는 $-V_o$ +를 놓치면 부호를 반대로 적기 쉽다.

NoteBase

다시 나오면 이렇게 판단

차동쌍 이득 문제는 먼저 출력이 단일 출력인지 차동출력인지 확인하고, 다음으로 공통 소스점이 입력 평균값으로 움직이는지 본다. 그 뒤 각 드레인 전압 변화를 구해 출력 정의대로 빼면 부호와 1/2를 안정적으로 정리할 수 있다.

암기 포인트

대칭 MOS 차동쌍에서 단일 출력 이득은 $\pm g_m R_D/2$, 차동 출력 이득은 $g_m R_D$이다.

NoteBase

문 23. MOSFET 증폭기에 대한 설명으로 옳은 것은?

① 공통 게이트 증폭기의 전압이득은 공통 드레인 증폭기의 전압이득보다 작다.

② 공통 소스 증폭기의 전압이득은 공통 드레인 증폭기의 전압이득보다 크다.

③ 공통 게이트 증폭기는 입력저항이 매우 커서 전압증폭기로 사용하기 적합하다.

④ 공통 드레인 증폭기는 출력저항이 매우 커서 전압증폭기로 사용하기 적합하다.

정답 2번

출제 포인트

이 문제는 MOSFET의 공통 소스, 공통 게이트, 공통 드레인 증폭기의 전압이득과 입출력저항 특성을 비교할 수 있는지를 묻는다.

핵심 개념

공통 소스 증폭기는 게이트에 입력하고 드레인에서 출력을 얻는 기본 전압증폭기이며 전압이득이 크다.
공통 게이트 증폭기는 게이트를 공통단으로 두고 소스에 입력하는 구조이며 입력저항이 작고 전압이득은 비교적 크다.
공통 드레인 증폭기는 소스 팔로어 구조로서 전압이득은 1보다 약간 작고 출력저항이 작아 버퍼로 쓰인다.

선지별 해설

1번 X: 틀린 부분은 "공통 드레인 증폭기의 전압이득보다 작다"이다. 공통 드레인 증폭기의 전압이득은 소스 팔로어 특성상 거의 1 이하이므로, 공통 게이트 증폭기의 전압이득이 보통 더 크다. 올바르게는 "공통 게이트 증폭기의 전압이득은 공통 드레인 증폭기의 전압이득보다 크다"이다.
2번 O: 공통 소스 증폭기는 대표적인 전압증폭기로서 전압이득의 크기가 큰 편이고, 공통 드레인 증폭기는 전압이득이 1에 가까운 버퍼이므로 공통 소스의 전압이득이 더 크다.
3번 X: 틀린 부분은 "입력저항이 매우 커서"이다. 공통 게이트 증폭기는 입력을 소스로 받기 때문에 입력저항이 작다. 올바르게는 "공통 게이트 증폭기는 입력저항이 작고 고주파 특성에 유리한 구조이다"이다.
4번 X: 틀린 부분은 "출력저항이 매우 커서 전압증폭기로 사용하기 적합하다"이다. 공통 드레인 증폭기는 출력저항이 작고 전압이득이 1에 가까워 전압을 크게 키우는 용도보다 버퍼나 임피던스 변환에 적합하다.
올바르게는 "공통 드레인 증폭기는 출력저항이 작아 버퍼로 사용하기 적합하다"이다.

오답 포인트

공통 드레인 증폭기를 이름만 보고 드레인 쪽 출력이므로 이득이 클 것이라고 오해하면 1번과 4번에서 흔들린다.
또한 공통 게이트는 게이트가 입력단이 아니므로 입력저항이 크다고 연결하면 3번에서 틀리게 된다.

NoteBase

다시 나오면 이렇게 판단

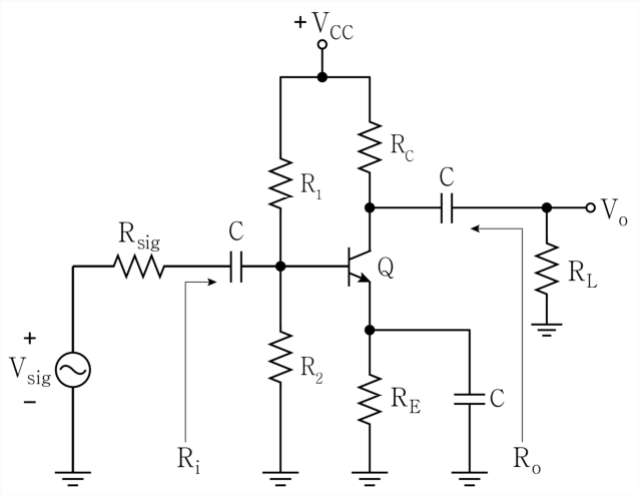
MOSFET 3대 증폭기는 먼저 입력 단자와 출력 단자를 확인한 뒤, 공통 소스는 큰 전압이득, 공통 게이트는 작은 입력저항, 공통 드레인은 1에 가까운 이득과 작은 출력저항으로 대응시키면 빠르게 판별된다.

암기 포인트

공소는 전압이득, 공게는 저입력저항, 공드는 소스 팔로어 버퍼이다.

NoteBase

문 24. 다음 회로에서 R_E의 역할에 대한 설명으로 옳은 것은? (단, $C = \infty$이다)



① 입력저항 R_i를 증가시킨다.

② 출력저항 R_o를 감소시킨다.

③ 교류신호 전압이득을 감소시킨다.

④ 부궤환(negative feedback) 작용을 하여 바이어스 안정화에 도움을 준다.

정답 4번

출제 포인트

이 문제는 공통 이미터 증폭기 회로에서 R_E와 바이패스 커패시터의 역할을 구분하여, $C = \infty$일 때 R_E가 직류 바이어스 안정화에는 기여하지만 교류 경로에서는 우회된다는 점을 판단하는 문제이다.

NoteBase

선지별 해설

① X

- R_E가 입력저항 R_i를 증가시키는 효과는 이미터 퇴화가 교류적으로 살아 있을 때 나타난다. 이 회로는 $C = \infty$이므로 이미터 바이패스 커패시터가 교류에 대해 단락으로 동작하여 R_E가 우회된다. 틀린 표현은 "입력저항 R_i를 증가시킨다"이고, 올바르게는 "바이패스되지 않은 R_E는 입력저항을 증가시킬 수 있으나, 이 회로의 R_E는 교류적으로 거의 영향을 주지 않는다"이다.

② X

- R_E가 출력저항 R_o를 감소시키는 것이 이 회로의 핵심 역할은 아니다. $C = \infty$이면 R_E는 교류적으로 접지에 바이패스되어 출력단에서 보이는 저항 변화에 거의 기여하지 않는다. 틀린 표현은 "출력저항 R_o를 감소시킨다"이고, 올바르게는 "이 회로에서 R_E의 주된 역할은 직류 동작점 안정화이다"이다.

③ X

- R_E가 교류신호 전압이득을 감소시키는 효과도 이미터 퇴화가 남아 있을 때의 설명이다. 이 회로에서는 바이패스 커패시터 때문에 이미터가 교류적으로 거의 접지와 같아져 이득 감소 효과가 사라진다. 틀린 표현은 "교류신호 전압이득을 감소시킨다"이고, 올바르게는 "바이패스되지 않은 R_E는 전압이득을 감소시키지만, 이 회로의 R_E는 교류 이득에 거의 영향을 주지 않는다"이다.

④ O

- R_E는 직류적으로는 부궤환을 만들어 바이어스를 안정화한다. 이미터 전류가 증가하면 V_E가 올라가고 V_{BE}가 줄어들어 전류 증가가 억제된다. 즉 $I_E \uparrow \rightarrow V_E \uparrow \rightarrow V_{BE} \downarrow \rightarrow I_C \downarrow$의 흐름으로 동작점이 안정된다.

오답 포인트

수험생이 R_E의 일반론만 기억하면 ① 또는 ③을 고르기 쉽다. 그러나 이 문항은 반드시 $C = \infty$ 조건을 먼저 읽어야 한다. 이 조건은 이미터 바이패스 커패시터가 교류적으로 R_E를 우회시킨다는 뜻이므로, 교류 입력저항 증가와 교류 이득 감소는 이 회로의 정답 근거가 되지 않는다.

다시 나오면 이렇게 판단

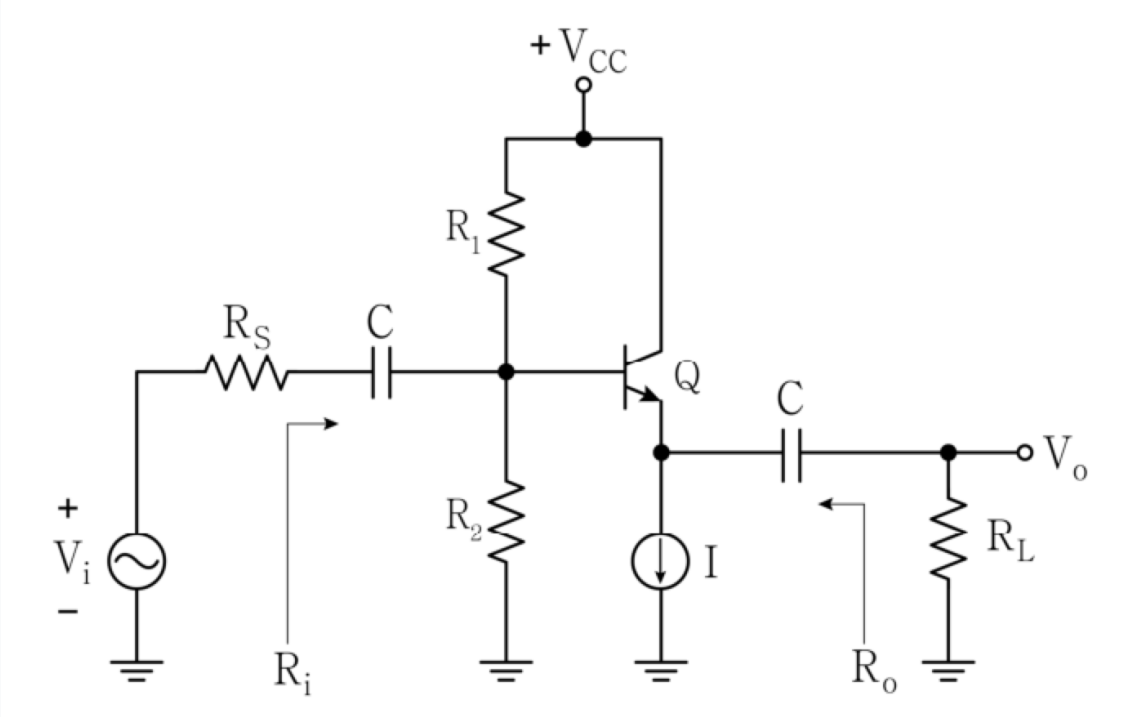
공통 이미터 회로에서 이미터 저항이 보이면 먼저 바이패스 커패시터 유무와 크기를 확인한다. 바이패스되면 R_E는 주로 직류 바이어스 안정화로 판단하고, 바이패스되지 않으면 입력저항 증가와 전압이득 감소까지 함께 판단한다.

암기 포인트

바이패스된 R_E는 직류 안정화, 비바이패스된 R_E는 교류 퇴화까지 만든다.

NoteBase

문 25. 다음 회로에 대한 설명으로 옳지 않은 것은? (단, /는 정전류원으로 이상적이며, 베이스-이미터 간 교류 입력 저항은 r_π, 교류 출력 저항 $r_o = \infty$, $C = \infty$이다.)



① 전체 전력이득은 전류이득과 거의 같다.

② 출력 임피던스 R_o는 $\frac{(R_S \parallel R_1 \parallel R_2) + r_\pi}{1+\beta}$이다.

③ 전체 전압이득은 $\frac{R_1 \parallel R_2}{R_S + (R_1 \parallel R_2)} \frac{(1+\beta)R_L}{r_\pi + (1+\beta)R_L}$이다.

④ 입력 임피던스 R_i는 $R_1 \parallel R_2 \parallel [r_\pi + (1+\beta)R_L]$이다.

정답 3번

출제 포인트

이 문제는 이미터 폴로어의 소신호 등가회로에서 입력 임피던스, 출력 임피던스, 전체 전압이득을 올바르게 세우는지를 묻는 문제이다.

조건 정리

커플링 커패시터 $C = \infty$ 이므로 교류적으로 단락으로 본다.

V_{CC}는 교류 접지이다.

이상적인 정전류원은 소신호에서 개방으로 본다.

$r_o = \infty$ 이므로 컬렉터-이미터 출력저항 효과는 무시한다.

따라서 회로는 부하 R_L를 단 이미터 폴로어로 해석하면 된다.

NoteBase

사용할 공식

베이스에서 본 트랜지스터 입력은 $r_\pi + (1+\beta)R_L$ 이다.
전체 입력 임피던스는 $R_i = R_1 \parallel R_2 \parallel [r_\pi + (1+\beta)R_L]$ 이다.
입력을 0으로 두었을 때 베이스 쪽 접지 저항을 $R_B = R_S \parallel R_1 \parallel R_2$ 라고 두면 출력 임피던스는 $R_o = \frac{R_B + r_\pi}{1+\beta}$ 이다.
전체 전압이득은 $A_v = \frac{R_i}{R_S + R_i} \cdot \frac{(1+\beta)R_L}{r_\pi + (1+\beta)R_L}$ 이다.

계산 과정

이미터 폴로어의 베이스 입력은 이미터 저항 R_L가 $(1+\beta)$배 반사되어 $r_\pi + (1+\beta)R_L$ 로 보인다.
따라서 소스가 실제로 보는 입력은 $R_1 \parallel R_2$ 만이 아니라 $R_1 \parallel R_2 \parallel [r_\pi + (1+\beta)R_L]$ 이다.
이 입력 임피던스로 소스 저항 R_S 와 분압이 먼저 생기고, 그다음 베이스-이미터 전달이 $\frac{(1+\beta)R_L}{r_\pi + (1+\beta)R_L}$ 로 결정된다.
이 구조를 반영하면 ③의 입력 분압항이 빠졌음을 바로 확인할 수 있다.

선지별 해설

① O. 전력이득은 $A_p = A_v A_i$ 이다. 이미터 폴로어의 전압이득은 1보다 약간 작은 값이므로 전체 전력이득은 전류이득과 거의 같다고 볼 수 있다.
② O. 출력을 바라볼 때 입력 전압원을 0으로 두면 베이스는 $R_S \parallel R_1 \parallel R_2$ 를 통해 교류 접지에 연결된다. 이미터에서 본 저항은 $\frac{(R_S \parallel R_1 \parallel R_2) + r_\pi}{1+\beta}$ 이므로 식이 맞다.
③ X. 틀린 부분은 입력 분압항을 $\frac{R_1 \parallel R_2}{R_S + (R_1 \parallel R_2)}$ 로 둔 점이다. 실제 전체 입력 임피던스는 트랜지스터 입력까지 포함한 $R_i = R_1 \parallel R_2 \parallel [r_\pi + (1+\beta)R_L]$ 이다. 따라서 전체 전압이득은 $\frac{R_i}{R_S + R_i} \cdot \frac{(1+\beta)R_L}{r_\pi + (1+\beta)R_L}$ 가 되어야 한다.
④ O. 입력 임피던스는 바이어스 저항망 $R_1 \parallel R_2$ 와 트랜지스터 베이스 입력 $r_\pi + (1+\beta)R_L$ 의 병렬값이다. 따라서 $R_i = R_1 \parallel R_2 \parallel [r_\pi + (1+\beta)R_L]$ 는 옳다.

오답 포인트

③은 바이어스 저항 R_1, R_2 만 입력망으로 보고 트랜지스터 입력 $r_\pi + (1+\beta)R_L$ 를 분압식에서 빼먹게 만드는 함정이다. 이미터 폴로어에서는 입력 임피던스가 크게 보이므로, 전체 전압이득을 구할 때도 그 입력 임피던스 전체가 R_S 와 분압을 만든다는 점을 놓치면 안 된다.

다시 나오면 이렇게 판단

이미터 폴로어가 나오면 먼저 C 는 단락, 이상적인 전류원은 개방, 전원은 교류 접지로 바꾼다. 그다음 베이스에서 본 입력 $r_\pi + (1+\beta)R_E$ 를 만든 뒤, 이것이 바이어스 저항과 어떻게 병렬이 되는지 확인하고 마지막에 소스 저항과의 분압까지 붙이면 된다.

암기 포인트

이미터 폴로어는 입력에서 $r_\pi + (1+\beta)R_E$, 출력에서 $\frac{r_\pi + R_B}{1+\beta}$, 전압이득은 1에 가깝다고 정리하면 된다.

NoteBase